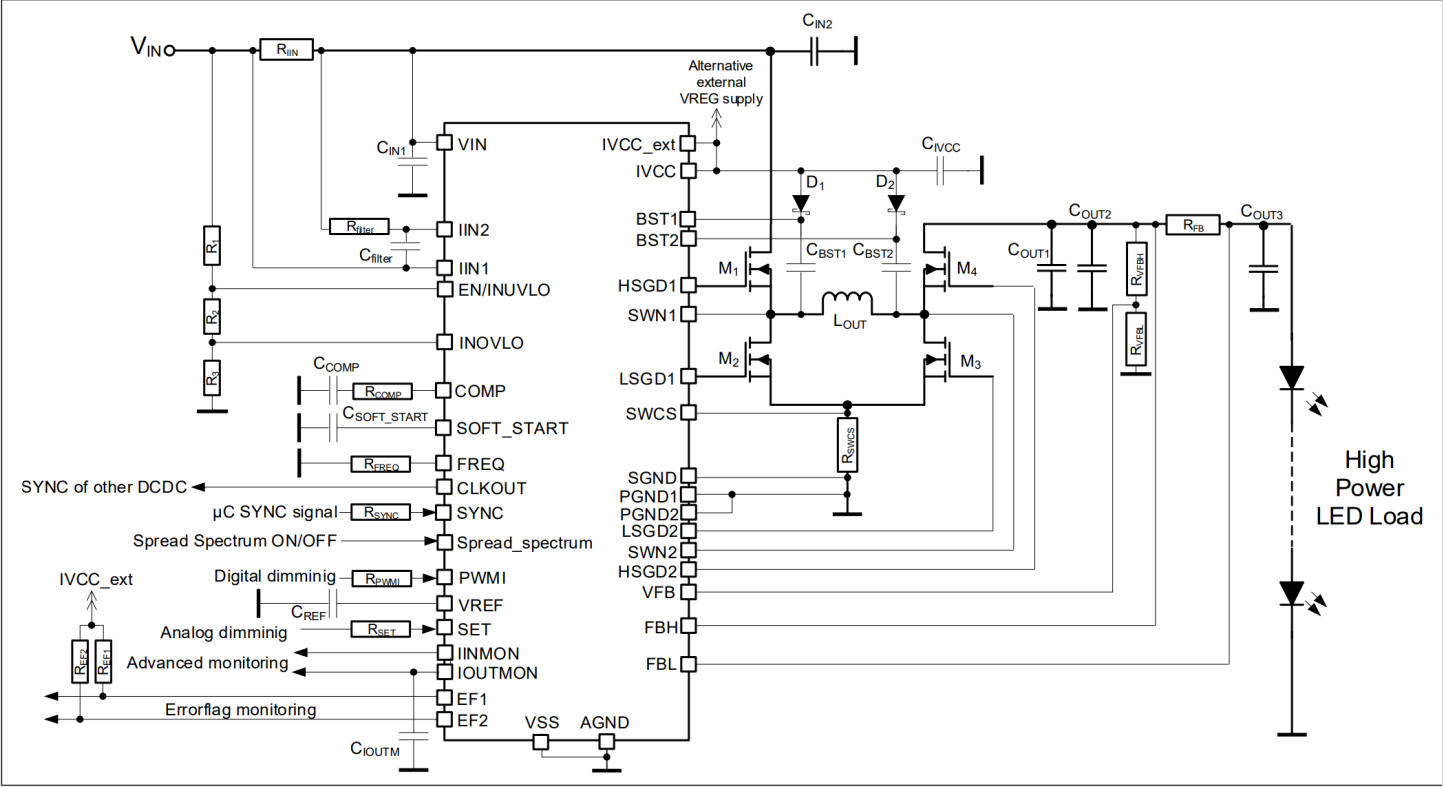


英飞凌CLD5190QV
Infineon® LITIX™ Power

特性

- 单电感高功率升降压控制器
- 宽 LED 正向电压范围 (2 V 至 55 V)
- 宽 VIN 范围 (IC 4.5 V 至 40 V, 电源 4.5 V 至 55 V)
- 开关频率范围为 200 kHz 至 700 kHz
- 在任何条件下均实现最高效率 (高达 96%)
- 恒流 (LED) 和恒压调节
- 电磁兼容优化器件: 具有展频特性
- 负载开路、过压、短路LED故障和过温诊断输出
- 带专用监测输出的LED和输入电流采样
- 先进的器件和负载保护功能
- 增强调光特性: 模拟和 PWM 调光
- LED 电流精度 +/- 3%
- 采用小型热增强 PG-VQFN-48或PG-TQFP-48封装
- 符合汽车级 AEC 标准



应用图 - CLD5190 作为电流调节器

描述

CLD5190QV是一款具有内置保护功能的同步MOSFET H桥直流/直流 (DC/DC) 控制器。这一概念有利于以最高的系统效率和最少的外围元件数量驱动高功率LED。CLD5190QV提供模拟和数字 (PWM) 调光。开关频率可在 200 kHz 至 700 kHz 范围内调节。它可以同步至外部时钟源。内置的展频调制和强制连续电流调节模式提高了整体的电磁兼容性 (EMC) 行为。此外, 电流模式调节方案提供了一个稳定的调节环路, 由小型外部补偿元件维持。可调软启动的特性限制启动时的电流峰值和过冲电压。CLD5190QV适合在恶劣的汽车环境中使用。

表 1 产品概要

Power Stage input voltage range	VPOW	4.5 V ... 55 V
Device Input supply voltage range	VVIN	4.5 V ... 40 V

(表格续下页.....)

本数据手册的原文使用英文撰写。为方便起见, 英飞凌提供了译文; 由于翻译过程中可能使用了自动化工具, 英飞凌不保证译文的准确性。为确认准确性, 请务必访问infineon.com 参考最新的英文版本 (控制文档)。

描述

表1 (续) 产品概要

Maximum output voltage (depending by the application conditions)	$V_{OUT(max)}$	55 V as LED Driver Boost Mode 50 V as LED Driver Buck Mode 50 V as Voltage regulator
Switching Frequency range	f_{SW}	200 kHz... 700 kHz
Typical NMOS driver on-state resistance at $T_j = 25^{\circ}C$ (Gate Pull Up)	$R_{DS(ON_PU)}$	2.3 Ω
Typical NMOS driver on-state resistance at $T_j = 25^{\circ}C$ (Gate Pull Down)	$R_{DS(ON_PD)}$	1.2 Ω

保护功能

- 外部 MOSFET 的过载保护
- 负载短路、负载开路、输出过压保护
- 输入过压和欠压保护
- 具有自动重启行为的器件热关断
- 静电放电防护 (ESD)

诊断功能

- 通过错误标志获取诊断信息
- ON (开通) 状态下的负载开路检测。
- 器件过温关断
- 高级诊断功能提供 I_{LED} 和 I_{IN} 信息

应用

- 专为驱动汽车应用中的高功率 LED 而设计
- 汽车外部照明：全 LED 头灯组件 (近光灯、远光灯、矩阵灯、像素灯)
- 通用电流/电压控制直流/直流LED驱动器

Sales Name	Package	Marking
CLD5190QV	PG-VQFN-48	CLD5190QV

目录

	目录	3
1	框图	5
2	引脚配置.....	6
2.1	引脚分配.....	6
2.2	引脚定义和功能.....	7
3	一般产品特性.....	11
3.1	绝对最大额定值.....	11
3.2	工作范围.....	13
3.3	热阻抗.....	14
4	电源	15
4.1	不同的电源状态.....	17
4.2	电气特性.....	18
5	调节器描述	19
5.1	调节器示意图描述.....	19
5.2	可调软启动斜坡.....	21
5.3	开关频率设置.....	22
5.4	4 开关 H桥架构的工作原理	23
5.4.1	升压模式 ($V_{IN} < V_{OUT}$)	24
5.4.2	降压模式 ($V_{IN} > V_{OUT}$)	25
5.4.3	Buck-Boost模式 ($V_{IN} \sim V_{OUT}$).....	26
5.5	灵活电流采样.....	26
5.6	可编程输出电压 (恒定电压调节).....	28
5.7	电气特性.....	29
6	数字调光功能.....	32
6.1	描述.....	32
6.2	电气特性.....	34
7	模拟调光.....	35
7.1	描述.....	35
7.2	电气特性.....	36
8	线性调节器	38
8.1	IVCC 描述	38
8.2	电气特性.....	39
9	保护和诊断功能	40
9.1	描述.....	40
9.2	输出过压、负载开路、短路保护.....	41
9.2.1	短路保护.....	41
9.2.2	输出过压保护.....	41

目录

9.2.3 负载开路保护..... 42

9.3 输入电压监测、保护及功率降额..... 42

9.4 输入电流监测限幅器..... 43

9.5 输出电流监测..... 44

9.6 器件温度监测..... 45

9.7 电气特性..... 46

10 Infineon FLAT SPECTRUM功能集 47

10.1 描述..... 47

10.2 同步功能..... 47

10.3 CLKOUT功能..... 47

10.4 展频..... 48

10.5 电磁兼容优化原理图..... 49

10.6 电气特性..... 50

11 应用信息 51

11.1 更多应用信息..... 54

12 封装外形 57

13 修订记录 58

 免责声明..... 59

1 框图

1 框图

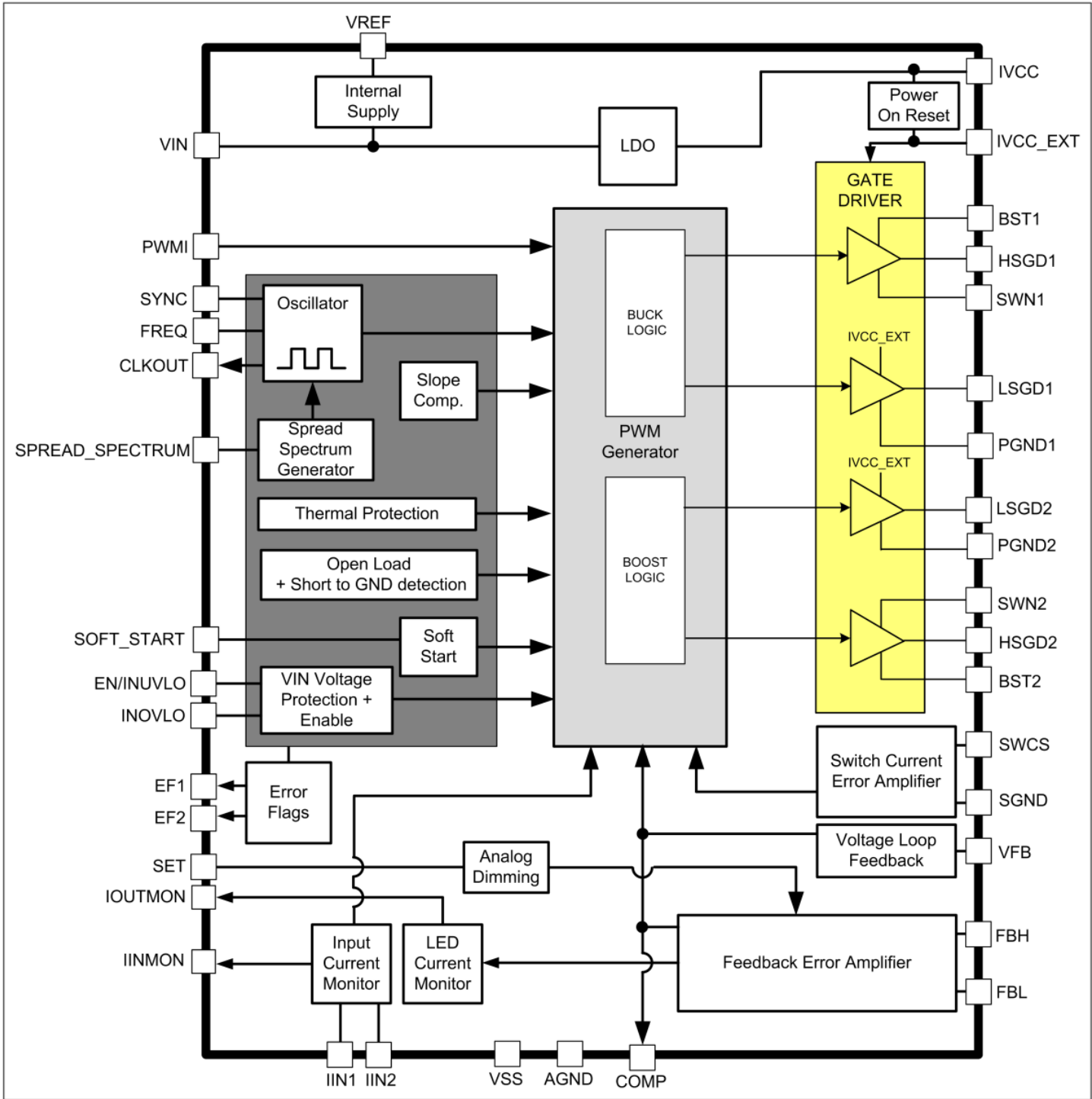


图 2 框图 - CLD5190

2 引脚配置

2.1 引脚分配

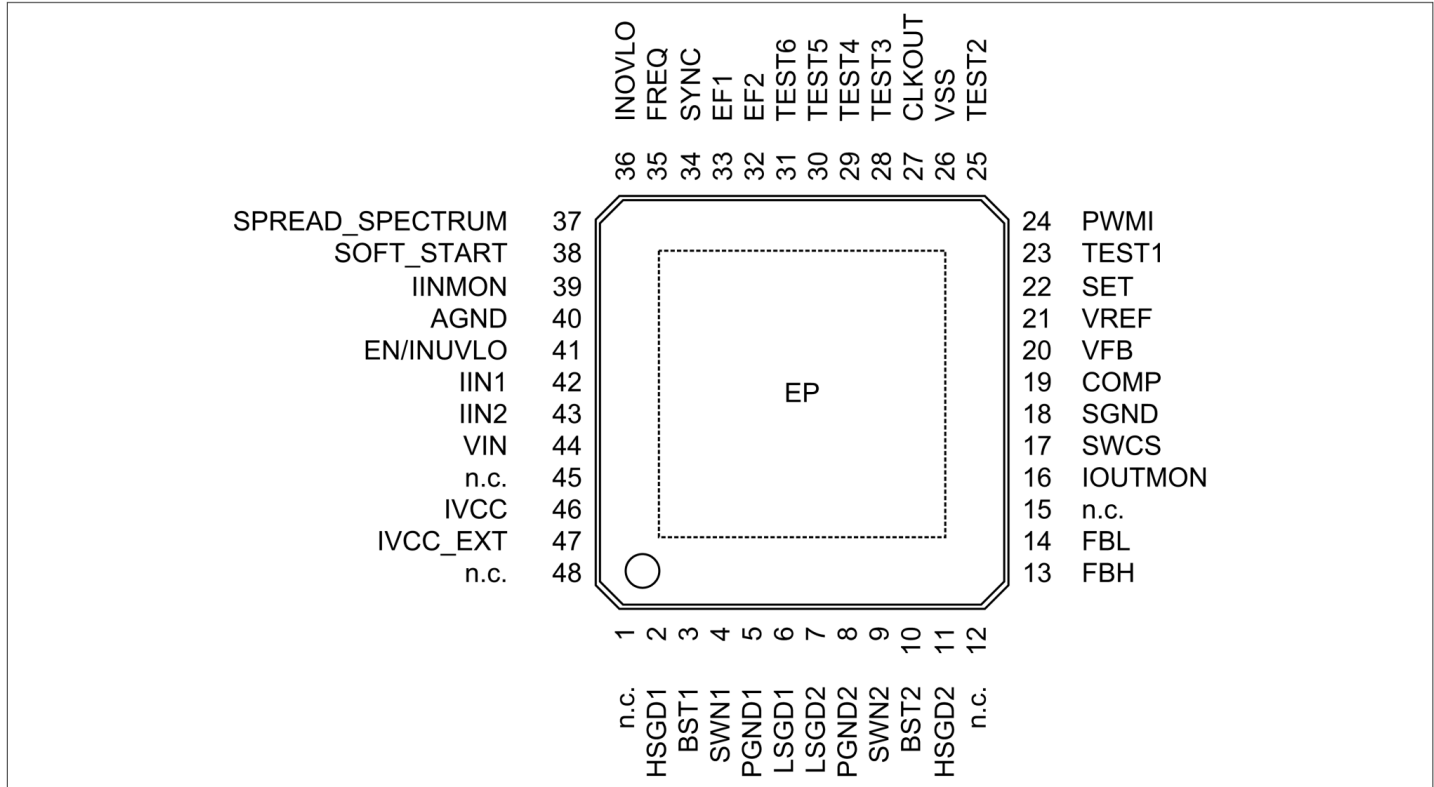


图 3 引脚配置 - CLD5190

2.2 引脚定义和功能

Pin	Symbol	I/O ¹⁾		Function
Power Supply				
1, 12, 15, 45, 48	n.c.	-		Not connected, tie to AGND on the Layout;
44	VIN	-		Power Supply Voltage; Supply for internal biasing.
47	IVCC_EXT	I	PD	External LDO input; Input to alternatively supply internal Gate Drivers via an external LDO. Connect to IVCC pin to use internal LDO to supply gate drivers. Must not be left open.
5, 8	PGND1, 2	-		Power Ground; Ground for power potential. Connect externally close to the chip.
26	VSS	-		Digital GPIO Ground; Ground for GPIO pins.
40	AGND	-		Analog Ground; Ground Reference
-	EP	-		Exposed Pad; Connect to external heatspreading Cu area (e.g. inner GND layer of multilayer PCB with thermal vias).
Gate Driver Stages				
2	HSGD1	O		Highside Gate Driver Output 1; Drives the top n-channel MOSFET with a voltage equal to V_{IVCC_EXT} superimposed on the switch node voltage SWN1. Connect to gate of external switching MOSFET.
11	HSGD2	O		Highside Gate Driver Output 2; Drives the top n-channel MOSFET with a voltage equal to V_{IVCC_EXT} superimposed on the switch node voltage SWN2. Connect to gate of external switching MOSFET.
6	LSGD1	O		Lowside Gate Driver Output 1; Drives the lowside n-channel MOSFET between GND and V_{IVCC_EXT} . Connect to gate of external switching MOSFET.
7	LSGD2	O		Lowside Gate Driver Output 2; Drives the lowside n-channel MOSFET between GND and V_{IVCC_EXT} .Connect to gate of external switching MOSFET.
4	SWN1	IO		Switch Node 1; SWN1 pin swings from a diode voltage drop below ground up to V_{IN} .
9	SWN2	IO		Switch Node 2; SWN2 pin swings from ground up to a diode voltage drop above V_{OUT} .

2 引脚配置

Pin	Symbol	I/O ¹⁾		Function
46	IVCC	O		Internal LDO output; Used for internal biasing and gate driver supply. Bypass with external capacitor close to the pin. Pin must not be left open.
Inputs and Outputs				
23	TEST1	-		Test Pin; Used for Infineon end of line test, connect to GND in application.
25	TEST2	-		Test Pin; Used for Infineon end of line test, connect to GND in application.
28	TEST3	-		Test Pin; Used for Infineon end of line test, connect to GND in application.
29	TEST4	-		Test Pin; Used for Infineon end of line test, connect to GND in application.
30	TEST5	-		Test Pin; Used for Infineon end of line test, connect to GND in application.
31	TEST6	-		Test Pin; Used for Infineon end of line test, connect to GND in application.
41	EN/INUVLO	I	PD	Enable/Input Under Voltage Lock Out; Used to put the device in a low current consumption mode, with additional capability to fix an undervoltage threshold via external components. Pin must not be left open.
35	FREQ	I		Frequency Select Input; Connect external resistor to GND to set frequency.
34	SYNC	I	PD	Synchronization Input; Apply external clock signal for synchronization.
24	PWMI	I	PD	Control Input; Digital input 5 V or 3.3 V.
13	FBH	I		Output current Feedback Positive; Non inverting Input (+).
14	FBL	I		Output current Feedback Negative; Inverting Input (-).
3	BST1	IO		Bootstrap capacitor; Used for internal biasing and to drive the Highside Switch HSGD1. Bypass to SWN1 with external capacitor close to the pin. Pin must not be left open.
10	BST2	IO		Bootstrap capacitor; Used for internal biasing and to drive the Highside Switch HSGD2. Bypass to SWN2 with external capacitor close to the pin. Pin must not be left open.
17	SWCS	I		Current Sense Input; Inductor current measurement - Non Inverting Input (+).

2 引脚配置

Pin	Symbol	I/O ¹⁾		Function
18	SGND	I		Current Sense Ground; Inductor current sense - Inverting Input (-). Route as Differential net with SWCS on the Layout.
42	IIN1	I		Input Current Monitor Positive; Non Inverting Input (+), connect to VIN if input current monitor is not needed.
43	IIN2	I		Input Current Monitor Negative; Inverting Input (-), connect to VIN if input current monitor is not needed.
19	COMP	O		Compensation Network Pin; Connect R and C network to pin for stability phase margin adjustment.
38	SOFT_START	O		Softstart configuration Pin; Connect a capacitor C_{SOFT_START} to GND to fix a soft start ramp default time.
36	INOVLO	I		Input Overvoltage Protection Pin; Define an upper voltage threshold and switches OFF the device in case of overvoltages on the VIN supply. Must not be left open.
20	VFB	I		Voltage Loop Feedback Pin; VFB is intended to set output protection functions.
22	SET	I		Analog current sense adjustment Pin; A voltage V_{SET} between 0.2 V and 1.5 V will adjust the I_{LED} or V_{OUT} in a linear relation.
37	SPREAD_SPECTRUM	I	PD	Spread Spectrum Pin; This pin is enabling and disabling the SPREAD SPECTRUM function. This feature is beneficial to improve the EMC performance.
39	IINMON	O		Input current monitor output; Monitor pin that produces a voltage that is 20 times the voltage $V_{IIN1-IIN2}$. IINMON will be equal 1 V when $V_{IIN1}-V_{IIN2} = 50$ mV.
16	IOUTMON	O		Output current monitor output; Monitor pin that produces a voltage that is 200 mV + 8 times the voltage $V_{FBH-FBL}$. IOUTMON will be equal 1.4 V when $V_{FBH-FBL} = 150$ mV.
21	VREF	O	PD	Voltage Reference Output Pin; Supplies an accurate 2 V output voltage for standalone analog dimming and LED temperature compensation via external resistors. Bypass with an external 100nF capacitor close to the pin. Pin must not be left open.

Logic Outputs

27	CLKOUT	O		Clock Output Pin; Switching Oscillator output signal to supply additional SYNC Inputs of other DCDC devices (beneficial for standalone operations without μC).
33	EF1	O		Error Flag 1; An open drain output which is pulled to LOW when an output Short to GND or Overtemperature occurs.

2 引脚配置

Pin	Symbol	I/O ¹⁾	Function
32	EF2	O	Error Flag 2; An open drain output which is pulled to LOW when an OPEN load, Overvoltages or Overtemperature occurs.

1) O: 输出, I: 输入,
PD: 集成下拉电路,
PU: 集成上拉电路

3 一般产品特性

3.1 绝对最大额定值

表 2 绝对最大额定值¹⁾

TJ = -40°C 至 +150°C ; 所有电压均相对于 AGND, (除非另有说明)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Supply Voltages							
VIN Supply Input	V _{VIN}	-0.3	–	60	V	–	P_4.1.1
IVCC Internal Linear Voltage Regulator Output voltage	V _{IVCC}	-0.3	–	6	V	–	P_4.1.3
IVCC_EXT External Linear Voltage Regulator Input voltage	V _{IVCC_EXT}	-0.3	–	6	V	–	P_4.1.4
VREF Voltage reference output	V _{REF}	-0.3	–	3.6	V	–	P_4.1.5
Gate Driver Stages							
LSGD1,2 - PGND1,2 Lowside Gatedriver voltage	V _{LSGD1,2-PGND1,2}	-0.3	–	5.5	V	–	P_4.1.54
HSGD1,2 - SWN1,2 Highside Gatedriver voltage	V _{HSGD1,2-SWN1,2}	-0.3	–	5.5	V	–	P_4.1.55
SWN1, SWN2 switching node voltage	V _{SWN1, 2}	-1	–	60	V	–	P_4.1.6
(BST1-SWN1), (BST2-SWN2) Bootstrap voltage	V _{BST1,2-SWN1,2}	-0.3	–	6	V	–	P_4.1.7
BST1, BST2 Bootstrap voltage related to GND	V _{BST1, 2}	-0.3	–	65	V	–	P_4.1.8
SWCS Switch Current Sense Input voltage	V _{SWCS}	-0.3	–	0.3	V	–	P_4.1.9
SGND Switch Current Sense GND voltage	V _{SGND}	-0.3	–	0.3	V	–	P_4.1.10
SWCS-SGND Switch Current Sense differential voltage	V _{SWCS-SGND}	-0.5	–	0.5	V	–	P_4.1.11
PGND1,2 Power GND voltage	V _{PGND1,2}	-0.3	–	0.3	V	–	P_4.1.28

High voltage Pins

(表格续下页.....)

表 2 (续) 绝对最大额定值¹⁾

T_J = -40°C 至 +150°C ; 所有电压均相对于 AGND, (除非另有说明)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
IIN1, IIN2 Input Current monitor voltage	V _{IIN1,2}	-0.3	–	60	V	–	P_4.1.12
IIN1-IIN2 Input Current monitor differential voltage	V _{IIN1-IIN2}	-0.5	–	0.5	V	–	P_4.1.13
FBH, FBL Feedback Error Amplifier voltage	V _{FBH, FBL}	-0.3	–	60	V	–	P_4.1.14
FBH-FBL Feedback Error Amplifier differential voltage	V _{FBH-FBL}	-0.5	–	0.5	V	–	P_4.1.15
EN/INUVLO Device enable/input undervoltage lockout	V _{EN/INUVLO}	-0.3	–	60	V	–	P_4.1.16

Digital (I/O) Pins

PWMI Digital Input voltage	V _{PWMI}	-0.3	–	5.5	V	–	P_4.1.17
SYNC Synchronization Input voltage	V _{SYNC}	-0.3	–	5.5	V	–	P_4.1.22
CLKOUT Clock Output voltage	V _{CLKOUT}	-0.3	–	5.5	V	–	P_4.1.23
SPREAD_SPECTRUM Spread Spectrum Input voltage	V _{SPREAD_SP ECTRUM}	-0.3	–	5.5	V	–	P_4.1.24

Analog Pins

VFB Loop Input voltage	V _{VFB}	-0.3	–	5.5	V	–	P_4.1.25
INOVLO Input overvoltage lockout	V _{INOVLO}	-0.3	–	5.5	V	–	P_4.1.26
EF1, 2 Error Flags output voltage	V _{EF1,2}	-0.3	–	5.5	V	–	P_4.1.27
SET Analog dimming Input voltage	V _{SET}	-0.3	–	5.5	V	–	P_4.1.29
COMP Compensation Input voltage	V _{COMP}	-0.3	–	3.6	V	–	P_4.1.30
SOFT_START Softstart Voltage	V _{SOFT_STAR T}	-0.3	–	3.6	V	–	P_4.1.31

(表格续下页.....)

3 一般产品特性

表 2 (续) 绝对最大额定值¹⁾

T_J = -40°C 至 +150°C ; 所有电压均相对于 AGND, (除非另有说明)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
FREQ Voltage at frequency selection pin	V _{FREQ}	-0.3	–	3.6	V	–	P_4.1.32
IINMON Voltage at input monitor pin	V _{IINMON}	-0.3	–	3.6	V	–	P_4.1.33
IOUTMON Voltage at output monitor pin	V _{IOUTMON}	-0.3	–	5.5	V	–	P_4.1.34

Temperatures

Junction Temperature	T _j	-40	–	150	°C	–	P_4.1.35
Storage Temperature	T _{stg}	-55	–	150	°C	–	P_4.1.36

ESD Susceptibility

ESD Resistivity of all Pins	V _{ESD,HBM}	-2	–	2	kV	HBM ²⁾	P_4.1.37
ESD Resistivity to GND	V _{ESD,CDM}	-500	–	500	V	CDM ³⁾	P_4.1.38
ESD Resistivity of corner Pins to GND	V _{ESD,CDM_corner}	-750	–	750	V	CDM ³⁾	P_4.1.39

- 1) 未经过生产测试, 由设计指定。
2) ESD 耐受性, HBM符合ANSI /ESDA/ JEDEC JS001 (1.5 kΩ , 100 pF)
3) ESD 耐受性符合带电器件模型“CDM” ESDA STM5.3.1 或ANSI / ESD S.5.3.1

注释 超过此处所列的压力可能会对器件造成永久性损坏。长时间在绝对最大额定值条件下工作可能会影响器件的可靠性。

集成的保护功能旨在防止IC在数据手册所述故障条件下被毁坏。故障情况被认为超出了正常工作范围。保护功能不是为了连续重复的操作而设计的。

3.2 工作范围

表 3 工作范围

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Device Extended Supply Voltage Range	V _{VIN}	4.5	–	40	V	¹⁾	P_4.2.1
Device Nominal Supply Voltage Range	V _{VIN}	8	–	36	V	–	P_4.2.2
Power Stage Voltage Range	V _{POW}	4.5	–	55	V	¹⁾	P_4.2.5
Junction Temperature	T _j	-40	–	150	°C	–	P_4.2.4

- 1) 未经过生产测试, 由设计指定。

注释： 在工作范围内，IC按照电路描述正常工作。电气特性是在电气特性表中注明的条件下指定的。

3.3 热阻抗

注释： 热学数据是根据JEDEC JESD51 标准生成的。如需了解更多信息，请访问www.jedec.org。

表 4

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Junction to Case	R_{thJC}	–	0.9	–	K/W	1) 2)	P_4.3.1
Junction to Ambient	R_{thJA}	–	25	–	K/W	3) 2s2p	P_4.3.2

- 1) 未经过生产测试，由设计指定。
- 2) 指定的 R_{thJC} 值在冷板设置上以自然对流下仿真（所有引脚和裸露的散热焊盘均固定为环境温度）。Ta = 25°C; IC的耗散功率为 1 W。
- 3) 指定的 R_{thJA} 值根据JEDEC 2s2p (JESD 51-7) + (JESD 51-5) 和JEDEC 1s0p (JESD 51-3) + FR4 板上自然对流的散热器面积；该器件在 76.2 x 114.3 x 1.5 mm 板上进行仿真。2s2p 板有 2 个外铜层 (2 x 70 μm Cu) 和 2 个内铜层 (2 x 35 μm Cu)。一个热过孔阵列（直径 = 0.3 mm 和 25 μm 电镀）应用于裸露散热焊盘下方，并将第一外层（顶部）连接到JEDEC PCB的第一内层和第二外层（底部）。Ta = 25°C; IC的耗散功率为 1 W。

4 电源

CLD5190QV 由以下引脚供电：

- VIN（主供电电压）
- IVCC_EXT（为内部栅极驱动器级供电）

VIN 电源为模拟和数字模块提供内部电源电压。

IVCC_EXT 是低边驱动器级的电源。该电源还用于通过外部肖特基二极管为自举电容器充电，从而为高边驱动器级提供电源电压。如果没有外部电压，则必须将此引脚短接至 IVCC，IVCC 是内部 5 V LDO 的输出。

电源引脚 VIN 和 IVCC_EXT 具有欠压检测功能。

IVCC_EXT 或 IVCC 电压欠压会强制驱动器级停用，从而停止开关活动。

此外，通过在 VIN 和接地之间放置电阻分压器，双功能引脚 EN/INUVLO 可以用作输入欠压保护（请参阅第 9.3 章）。

若检测到 EN/INUVLO 欠压，则关闭 IVCC 稳压器，停止开关动作。

图 4 显示了电源域和引脚 VIN 和 IVCC/IVCC_EXT 之间相互作用的基本概念图。

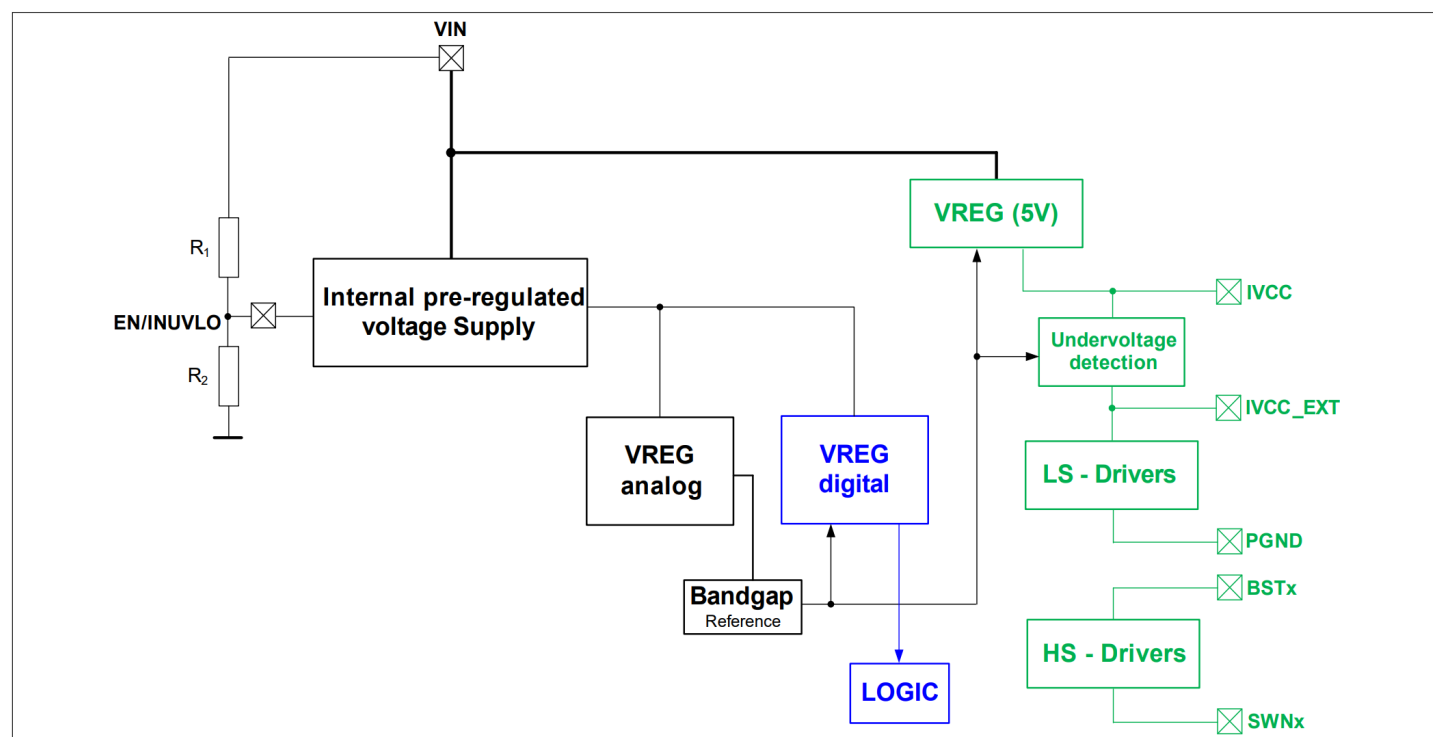


图 4 电源概念图

EN/INUVLO 引脚在不同应用中的使用

EN/INUVLO 引脚是双功能引脚，可用于将器件置于低电流消耗模式。应通过放置外部电阻分压器（A）来固定欠压阈值，以避免低电压运行条件。该引脚可以由 μC 端口驱动，如 (B) 所示。

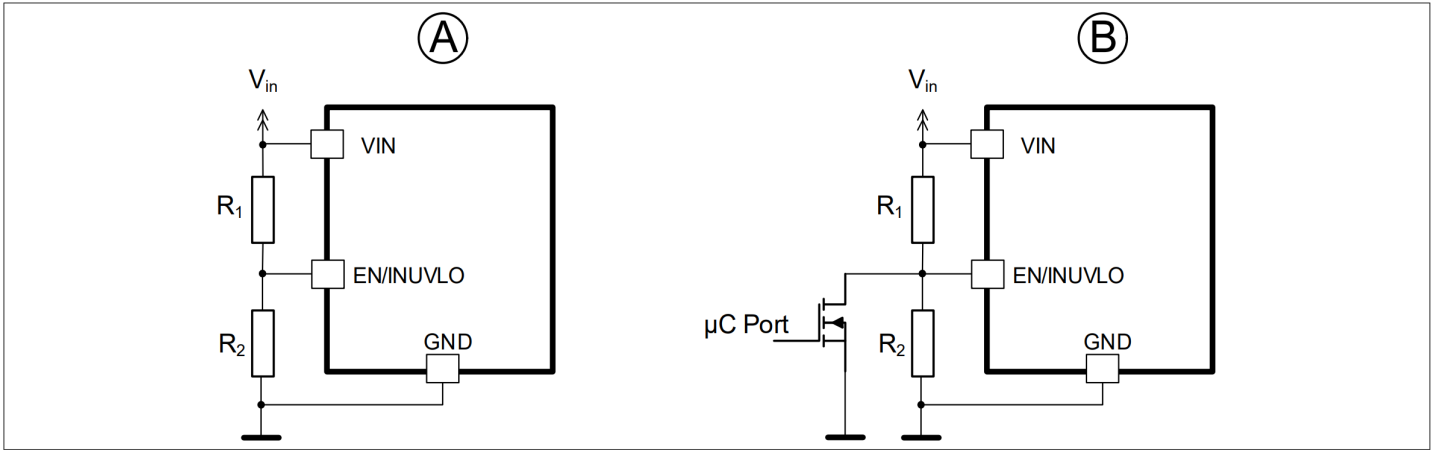


图 5 EN/INUVLO 引脚在不同应用中的使用情况

4 电源

4.1 不同的电源状态

CLD5190QV具有以下电源状态：

- 休眠状态
- 空闲状态
- 激活状态

根据这些变量，在最多3个时钟周期的滤波时间后，确定了电源状态之间的转换：

- VIN电平
- EN/INUVLO 电平
- IVCC 电平
- IVCC_EXT电平

包含可能转换的状态图如图 6所示。

当供电电压 V_{IN} 超过其最小供电电压阈值 $V_{IN(ON)}$ 时，进入上电条件。

休眠

当 CLD5190QV 处于休眠状态时，所有输出均关闭，与电源电压 V_{IN} 、IVCC 和 IVCC_EXT 无关。消耗电流较低。请参阅参数： $I_{VIN(SLEEP)}$ 。

从休眠到激活状态的转变需要一个指定的时间： t_{ACTIVE} 。

空闲

空闲状态下，内部稳压器工作。诊断功能不可用。输出驱动器关闭，与电源电压 V_{IN} 、IVCC和IVCC_EXT无关。

激活

在激活状态下，仅当 PWM1 = 高电平时，器件才会开始开关活动以在输出端提供功率。要启动高侧栅极驱动器 HSGD1,2，电压电平 $V_{BST1,2} - V_{SWN1,2}$ 需要高于阈值 $V_{BST1,2} - V_{SWN1,2_UVth}$ 。在激活状态下，通过 V_{IN} 的器件消耗电流取决于所使用的外部MOSFET和开关频率 f_{SW} 。

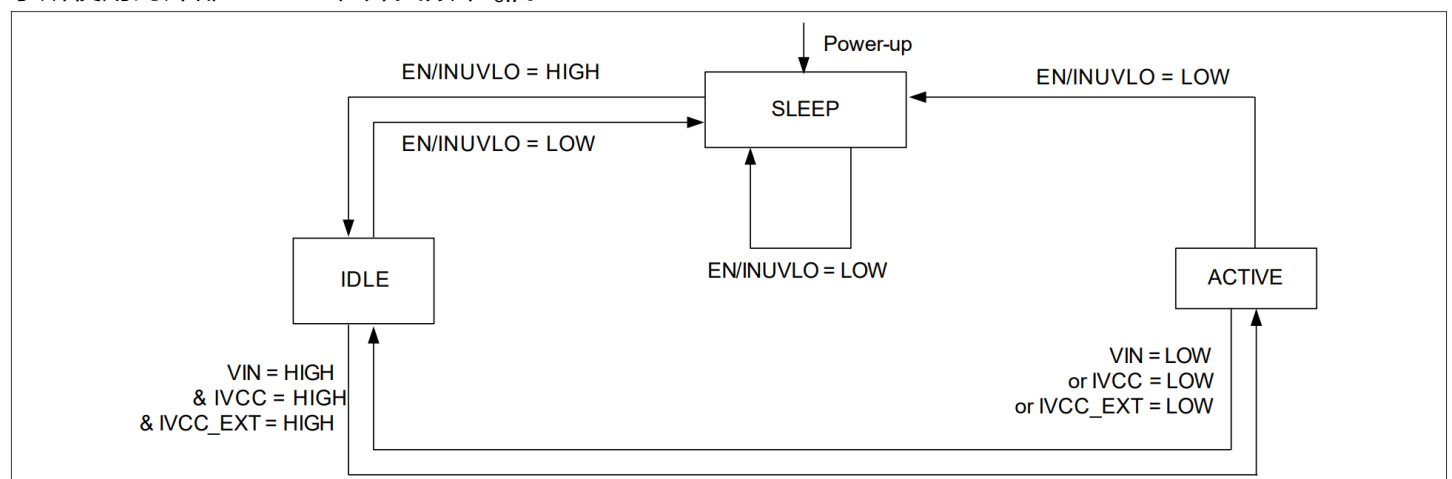


图 6 简化状态图

4 电源

4.2 电气特性

表 5 EC 电源

$V_{IN} = 8\text{ V}$ 至 36 V , $T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$, 所有电压均相对于 AGND; (除非另有说明)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Power Supply V_{IN}							
Input Voltage Startup	$V_{VIN(ON)}$	–	–	4.7	V	V_{IN} increasing; $V_{EN/INUVLO}$ = HIGH; $IVCC$ = $IVCC_EXT$ = 0 mA;	P_5.3.1
Input Undervoltage switch OFF	$V_{VIN(OFF)}$	–	–	4.5	V	V_{IN} decreasing; $V_{EN/INUVLO}$ = HIGH; $IVCC$ = $IVCC_EXT$ = 10 mA;	P_5.3.14
Device operating current	$I_{VIN(ACTIVE)}$	–	4.4	6	mA	¹⁾ ACTIVE mode; CLKOUT freq. 300 KHz; V_{PWTMI} = 0 V;	P_5.3.2
V_{IN} Sleep mode supply current	$I_{VIN(SLEEP)}$	–	–	1.5	μA	$V_{EN/INUVLO}$ = 0 V; V_{IN} = 13.5 V; V_{IVCC} = V_{IVCC_EXT} = 0 V;	P_5.3.3
EN/INUVLO Pin characteristics							
Input Undervoltage falling Threshold	$V_{EN/INUVLOth}$	1.6	1.75	1.9	V	–	P_5.3.7
EN/INUVLO Rising Hysteresis	$V_{EN/INUVLO(hyst)}$	–	90	–	mV	¹⁾	P_5.3.8
EN/INUVLO input Current LOW	$I_{EN/INUVLO(LOW)}$	0.45	0.89	1.34	μA	$V_{EN/INUVLO}$ = 0.8 V;	P_5.3.9
EN/INUVLO input Current HIGH	$I_{EN/INUVLO(HIGH)}$	1.1	2.2	3.3	μA	$V_{EN/INUVLO}$ = 2 V;	P_5.3.10
Timings							
SLEEP mode to ACTIVE time	t_{ACTIVE}	–	–	0.7	ms	¹⁾ V_{IVCC} = V_{IVCC_EXT} ; C_{IVCC} = 10 μF; V_{IN} = 13.5 V;	P_5.3.11

1) 未经过生产测试, 由设计指定。

5 调节器描述

CLD5190QV包括驱动LED所需的所有功能，可为输出提供恒定电流。还可实现恒压模式调节（请参阅第5.6章）。该设计旨在通过仅使用一个电感和4个外部MOSFET，以H桥拓扑结构控制4个栅极驱动输出。该拓扑能够在高功率BOOST、BUCK-BOOST和BUCK模式应用中实现最高效率运行。

器件可以根据应用的边界条件自动在不同的调节模式之间进行切换。

不同模式之间的转换是无缝的。

5.1 调节器示意图描述

CLD5190QV 包括两个模拟电流控制输入（IIN1、IIN2），用于限制最大输入电流（图7中的功能块A1和A7）。第二个模拟电流控制环路连接到感测引脚FBL、FBH的（A5、A6，综合增益 = $IFB \times g_m$ ）来调节输出电流。调节器功能由脉冲宽度调制（PWM）电流模式控制器实现。输出电流环路中的误差用于确定适当的占空比，以获得恒定输出电流。

外部补偿网络（ R_{COMP} 、 C_{COMP} ）用于调整控制环路以适应各种应用边界条件。

电流模式环路的电感电流由 R_{SWCS} 电阻感应。

R_{SWCS} 还用于限制最大外部开关/电感器电流。

如果 R_{SWCS} 两端的电压在buck模式下超过其过流阈值（ V_{SWCS_buck} 或在boost模式下超过 V_{SWCS_boost} ），则该器件会降低占空比，以使开关电流低于规定的限值。

电流模式控制器还具有内置斜率补偿，以防止次谐波振荡。

控制环路逻辑模块(逻辑)向四个内部栅极驱动器提供PWM信号。栅极驱动器（HSGD1,2和LSGD1,2）用于驱动H桥设置中的外部MOSFET。一旦软启动到期，就会执行强制CCM调节模式。

图7中显示的控制环路展示了一个典型的恒流应用。 R_{FB} 两端的电压用于设定输出电流。 R_{IN} 用于固定最大输入电流。

5 调节器描述

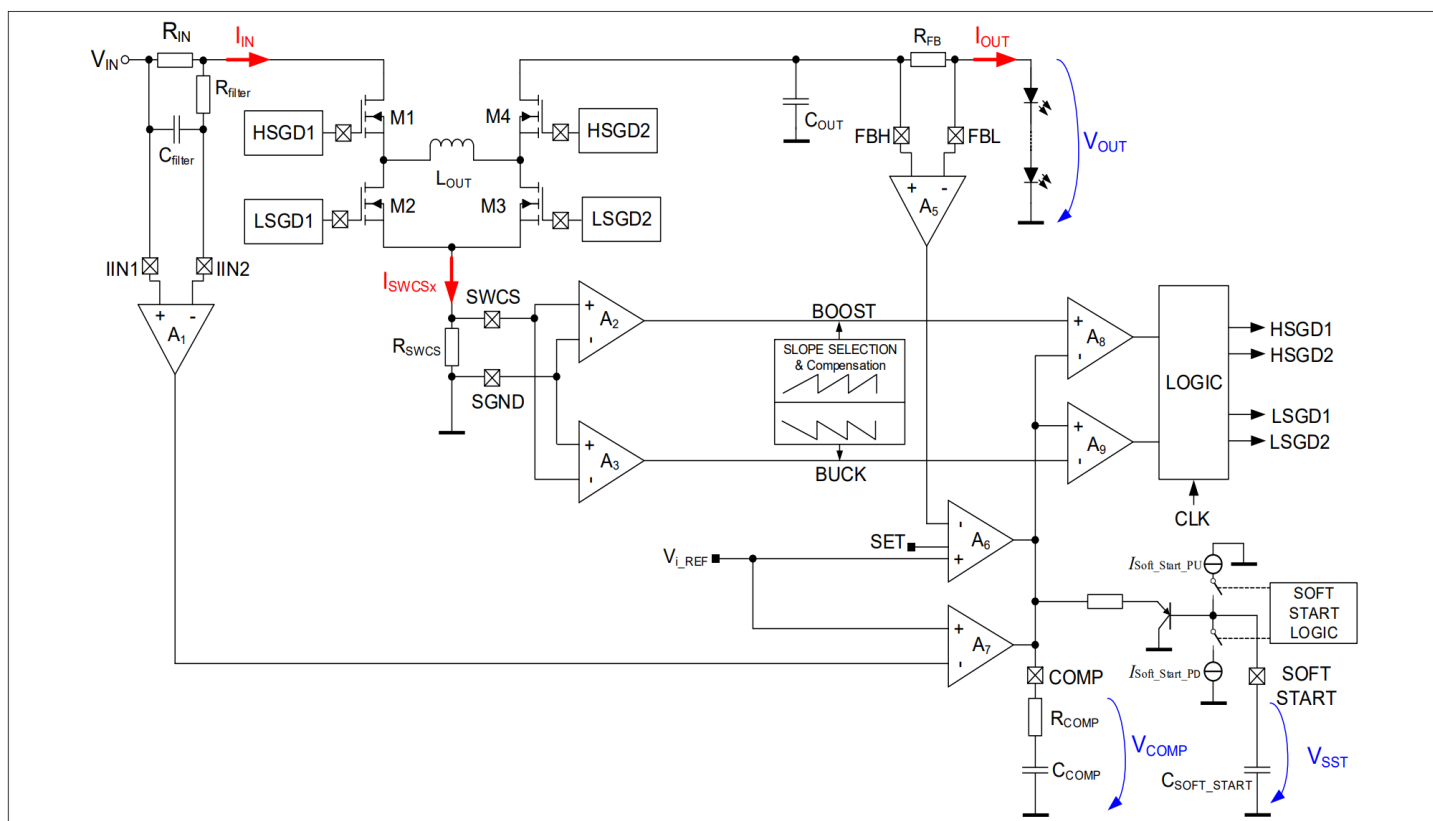


图 7 带有软启动电路的调节器 - CLD5190QV

5.2 可调软启动斜坡

软启动程序有两个功能：

- 故障管理：故障屏蔽和重试前等待时间（图 8 和 章节 9.2）
- 通过限制 Vcomp（图 7）来限制输入浪涌电流和输出过冲在升压模式下应用软启动程

序：

- 首次导通（EN = 高后第一个 PWM 上升沿）
- 输出接地短路或负载开路检测后
- 输入过压检测后

软启动程序在 VSST 的上升沿和下降沿期间激活。软启动时序由放置在 SOFT_START 引脚上的电容器以及软启动上拉和下拉电流源（ $I_{\text{Soft_Start_PU}}$ 、 $I_{\text{Soft_Start_PD}}$ ）来定义。

软启动电容器的最小值必须设计成，在启动时，输出电压在软启动电压达到 $V_{\text{SOFT_START_LOFF}}$ 之前超过短路接地阈值（VFB 引脚超过 $V_{\text{FB_S2G_INC}}$ ）。最低温度和最低输入电压应被视为上述计算的最坏情况条件。

软启动上升沿时间大约为：

$$t_{\text{SOFT_START}} = V_{\text{Soft_Start_LOFF}} \cdot \frac{C_{\text{Soft_Start}}}{I_{\text{Soft_Start_PU}}} \quad (1)$$

软启动程序通过缓冲器钳位 COMP 引脚来限制浪涌电流，如图 7 所示。因此，此功能仅当软启动电容足够大于 COMP 电容时才有效，其效果主要体现在降压-升压或升压调节模式下。

如果检测到负载开路或输出短路，则下拉电流源 $I_{\text{SOFT_START_PD}}$ （P_6.4.20）被激活。该电流降低 $V_{\text{SOFT_START}}$ 直到达到 $V_{\text{SOFT_START_RESET}}$ （P_6.4.22）。随后上拉电流源 $I_{\text{SOFT_START_PU}}$ （P_6.4.19）再次导通。如果故障条件在达到 $V_{\text{SOFT_START_LOFF}}$ （P_6.4.21）之前尚未消除，下拉电流源将再次打开，启动新的循环。在软启动上升时间期间，器件进行切换，在下降时间内，器件停止（图 8）。这种打嗝模式将持续到故障消除为止。

通过在 VREF 和 SOFT START 引脚之间连接一个外部上拉电阻，提供高于 $I_{\text{SOFT_START_PD}}$ 的电流，可以锁定 CLD5190 上的故障条件。在此条件下，仅当 EN/INUVLO 引脚被切换时，器件才会重新开始调节。

如果检测到输入过压，只要过压仍然存在，软启动就会保持低位。

在 EN = 高电平后 PWM1 第一次上升时，内部 PWM 信号会延长，直到达到以下两个条件之一：

- 直到 $V_{\text{SOFT_START}}$ 超过 $V_{\text{Soft_Start_LOFF}}$
- 直到 $V_{\text{FBH_FBL}}$ 超过 $V_{\text{FBH_FBL_OL}}$

5 调节器描述

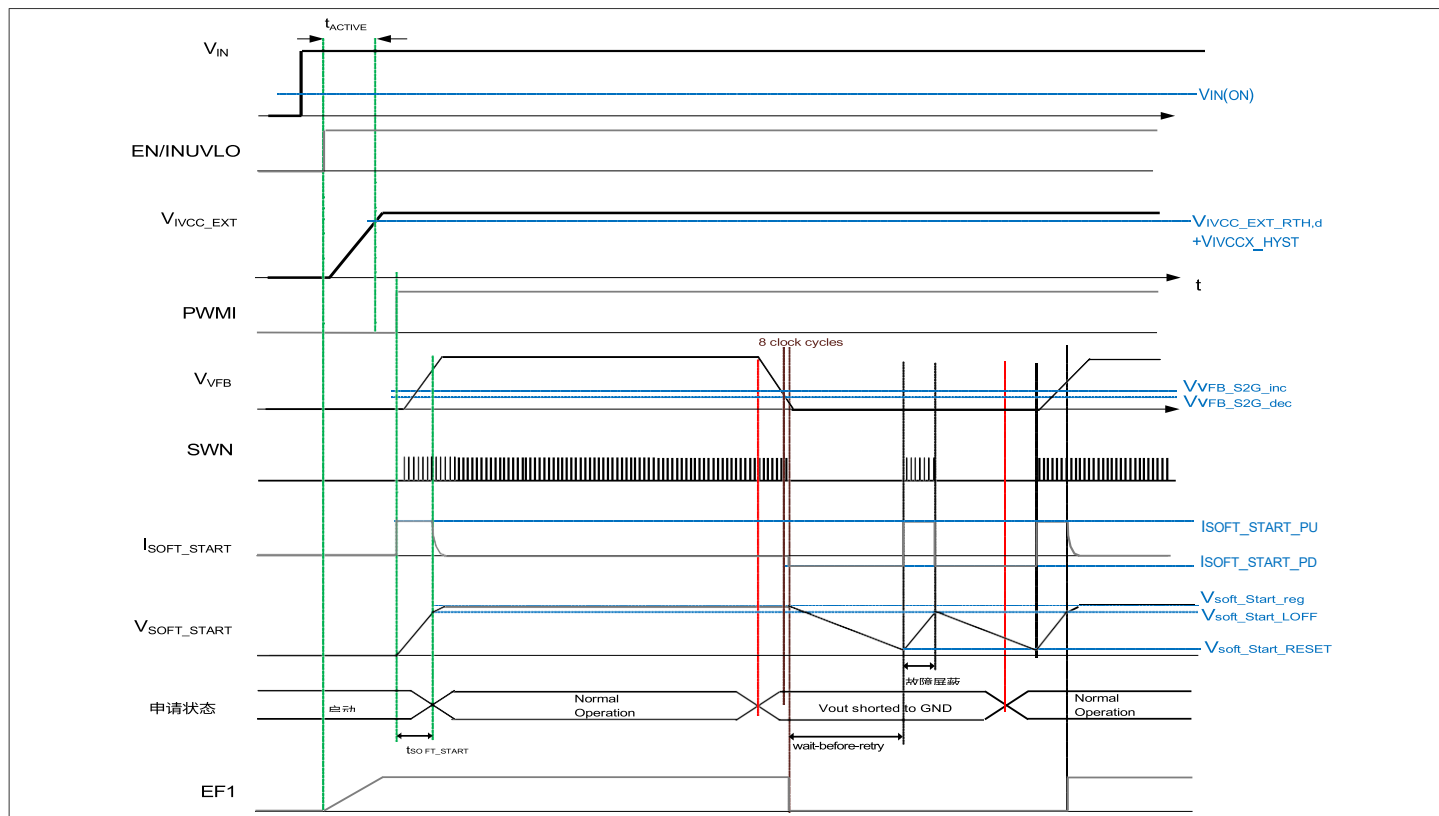


图 8 VFB 引脚检测到短路到地时的软启动时序图

5.3 开关频率设置

开关频率可以通过从 FREQ 引脚连接到 GND 的外部电阻器或通过提供[章节 10.2](#)中指定的同步信号在 200 kHz 至 700 kHz 之间设置。根据[图 9](#)中的曲线图，用外部电阻选择开关频率或使用以下近似公式。

$$f_{SW}[kHz] = 5375 * (R_{FREQ}[k\Omega])^{-0.8} \quad (2)$$

$$R_{FREQ}[k\Omega] = 46023 * (f_{SW}[kHz])^{-1.25} \quad (3)$$

5 调节器描述

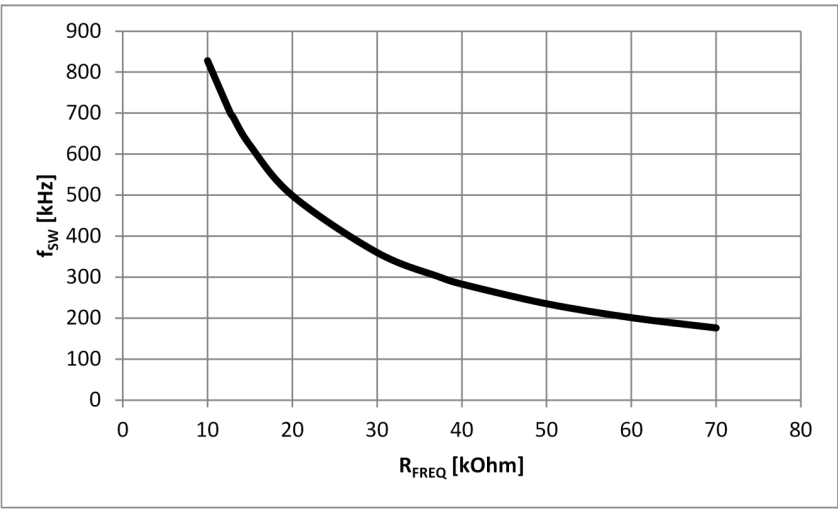


图 9 开关频率 f_{SW} 与到GND频率选择电阻 R_{FREQ} 的关系

5.4 4 开关 H 桥架构的工作原理

电感器 L_{OUT} 以 H 桥接器配置与 4 个外部 N 沟道 MOSFET（M1、M2、M3 和 M4）连接

- 晶体管 M1和 M3通过 L_{OUT} 在 V_{IN} 和地之间提供一条单向路径（由顶部和底部栅极驱动器 HSGD1 和 LSGD2 驱动）
- 晶体管 M2和M4通过 L_{OUT} 在 V_{OUT} 和地之间提供一条单向路径（由顶部和底部栅极驱动器 HSGD2 和 LSGD1 驱动）
- 节点 SWN1、SWN2、 R_{SWCS} 两端的电压、输入和负载电流也由 CLD5190 监控

	BOOST MODE	BUCK-BOOST MODE	BUCK MODE
M1	ON	PWM	PWM
M2	OFF	PWM	PWM
M3	PWM	PWM	OFF
M4	PWM	PWM	ON

图 10 4开关H桥架构晶体管状态汇总

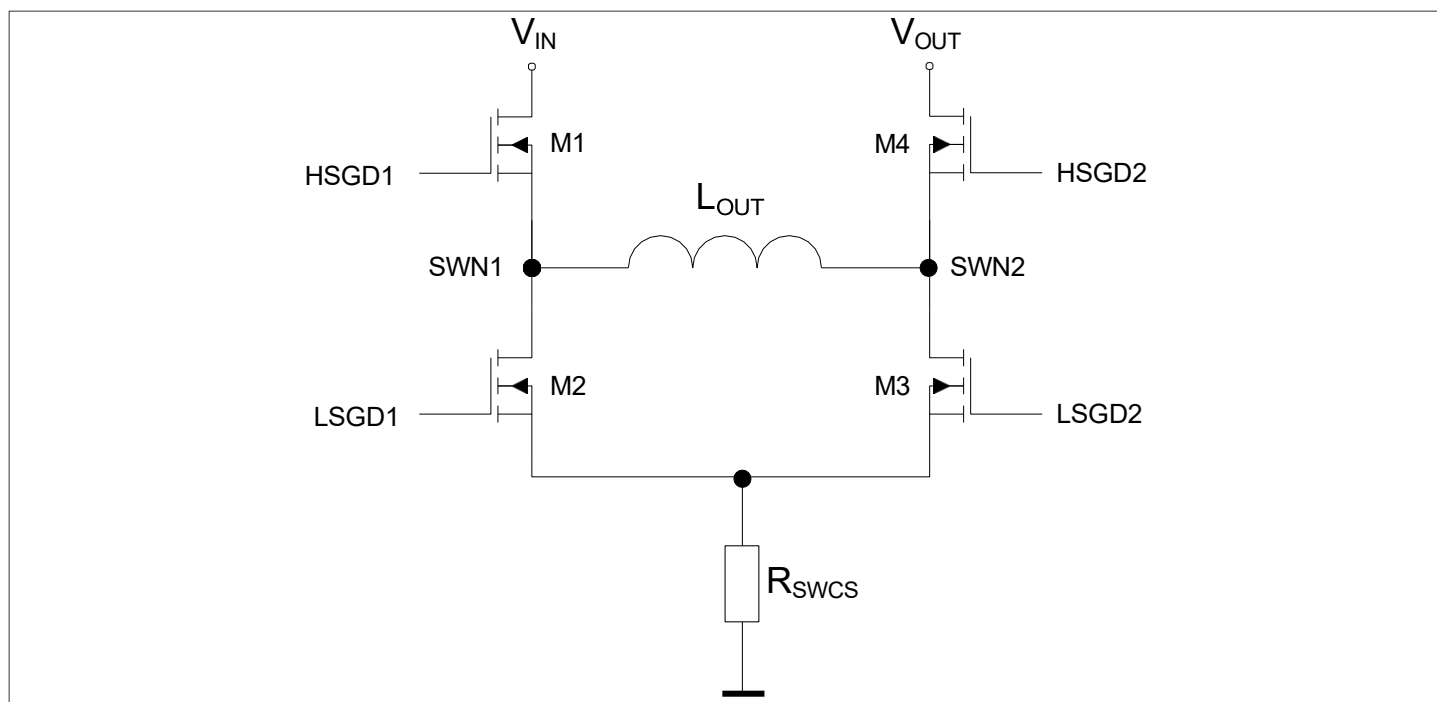


图 11 4开关H桥架构概述

5.4.1 升压模式 ($V_{IN} < V_{OUT}$)

- M1 始终为 ON, M2 始终为 OFF
- 每个周期 M3 首先导通并感应电感电流 (峰值电流控制)
- M3 保持开启状态, 直到达到 R_{SWCS} 上基准阈值 (通电)
- M3 关断、M4 导通直至循环结束 (续流)
- 开关 M3 和 M4 交替工作, 其行为类似于典型的同步升压调节器 (见图 12)

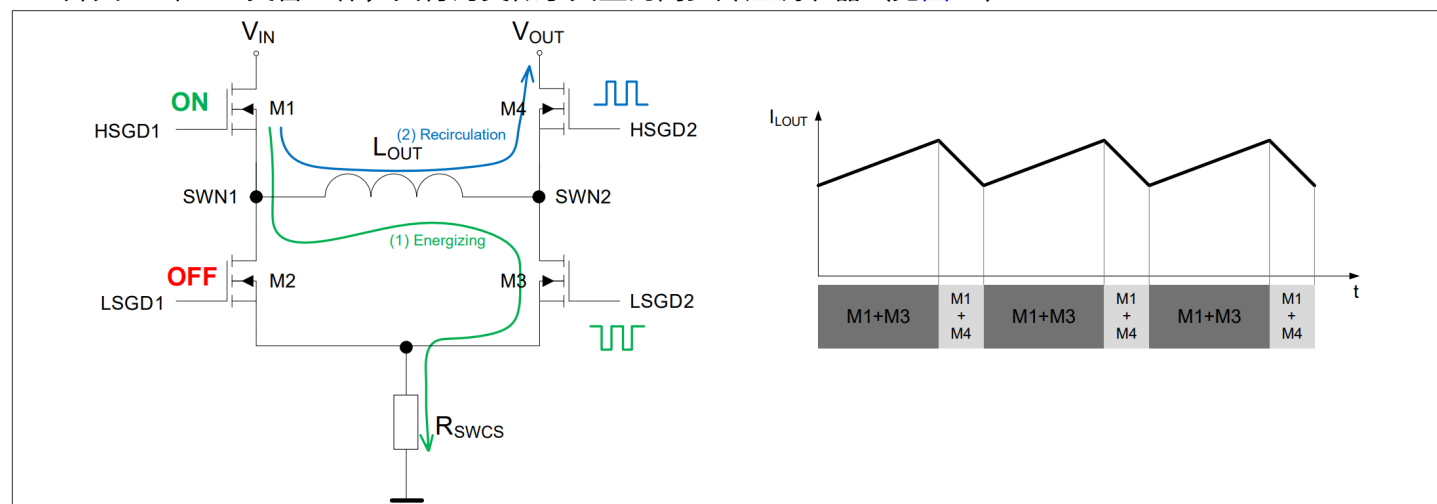


图 12 升压模式下的 4 开关 H 桥架构

4 开关 H 桥架构与传统异步升压方法的简单比较

- 在此模式下, M2 始终处于 OFF 状态 (开路)
- 在此模式下, M1 始终处于 ON (电感器与 V_{IN} 的闭合连接)
- M4 充当同步二极管, 具有显著较低的通态功率损耗 ($I^2 \times R_{DS(on)}$ 与 $0.7 V \times I$)

5 调节器描述

注释： 二极管是损耗源，会降低系统效率！

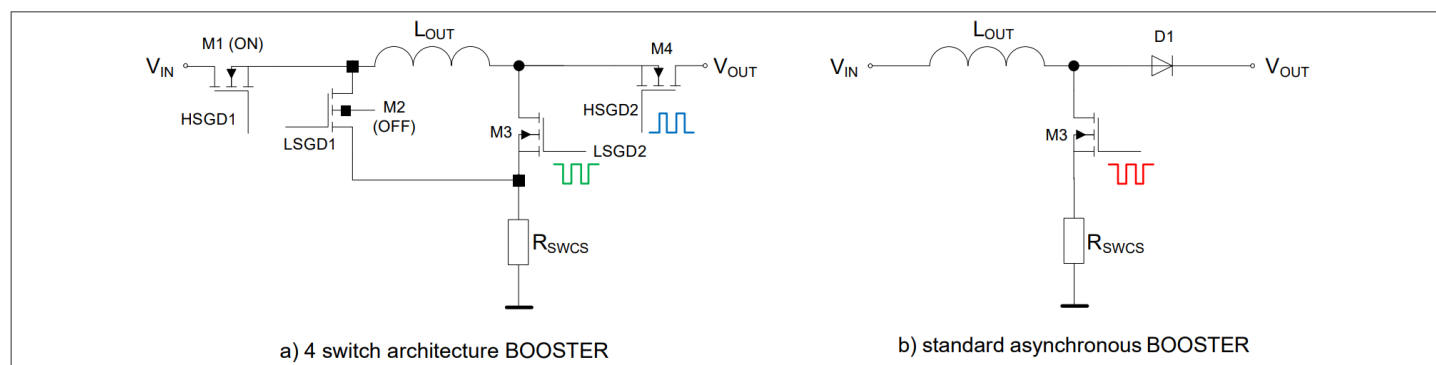


图 13 升压模式下的 4 开关 H 桥架构与标准异步升压器的比较

5.4.2 降压模式 ($V_{IN} > V_{OUT}$)

- M4常开，M3常关
- 每个周期 M2 导通并感应电感电流（谷值电流控制）
- M2 保持开启状态，直到 R_{SWCS} （续流）达到较低的基准阈值
- M2 OFF，M1 ON，直到循环结束（通电）
- 开关 M1 和 M2 交替使用，其行为类似于典型的同步降压调节器（参见图 14）

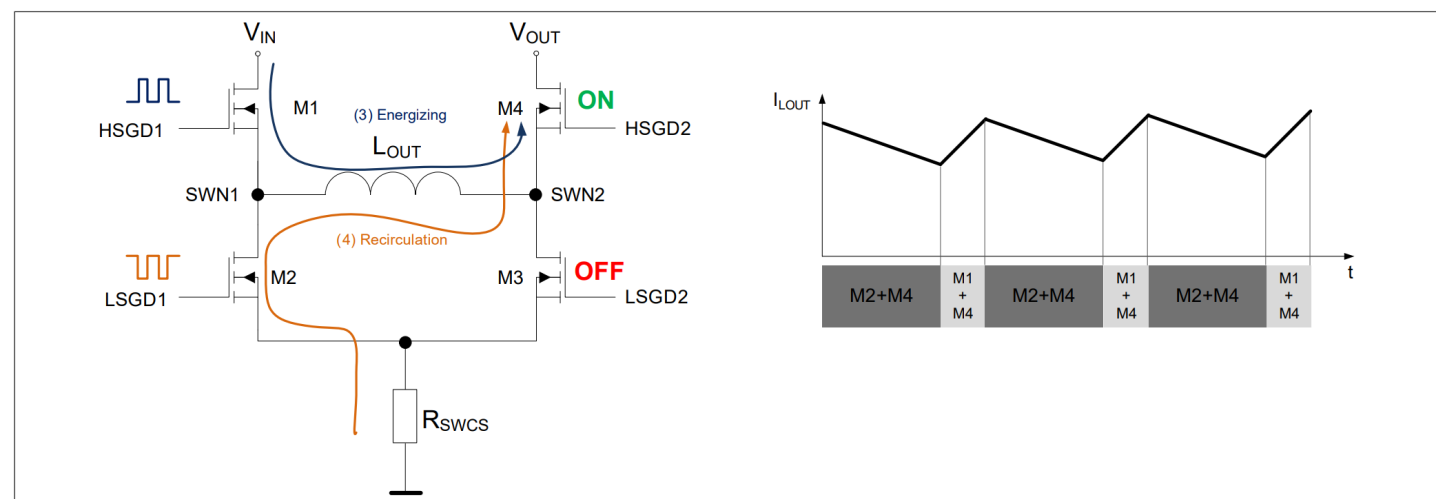


图14 降压模式下4开关H桥架构

4 开关架构与传统异步降压方法的简单比较

- 在此模式下，M3 始终处于 OFF 状态（开路）。
- 在此模式下，M4 始终处于 ON 状态（电感器与 V_{OUT} 之间的连接闭合）。
- M2 充当同步二极管，具有显著较低的通态损耗 ($I^2 \times R_{DS_{ON}}$ 与 $0.7 V \times I$)

5 调节器描述

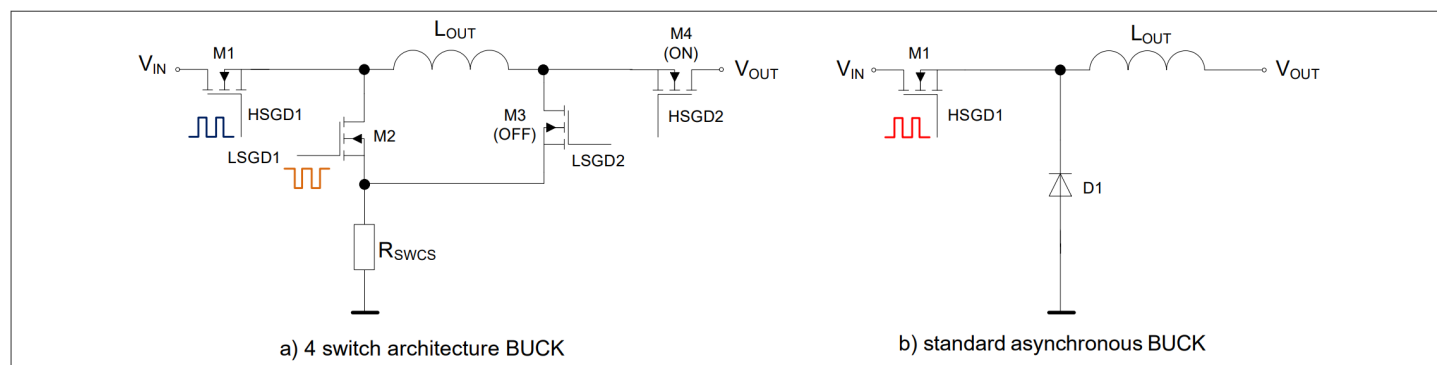


图 15 降压模式下的 4 开关 H 桥架构与标准异步降压模式的比较

5.4.3 Buck-Boost模式 ($V_{IN} \sim V_{OUT}$)

- 当 V_{IN} 接近 V_{OUT} 时，控制器处于降压-升压操作
- 所有开关均采用降压-升压操作。热量从输入端直接转移到输出端 ($M1+M4 = ON$) 有利于减少纹波电流，提高升降压控制方案的能量效率
- 两种升降压波形和开关行为如以下图 16 所示

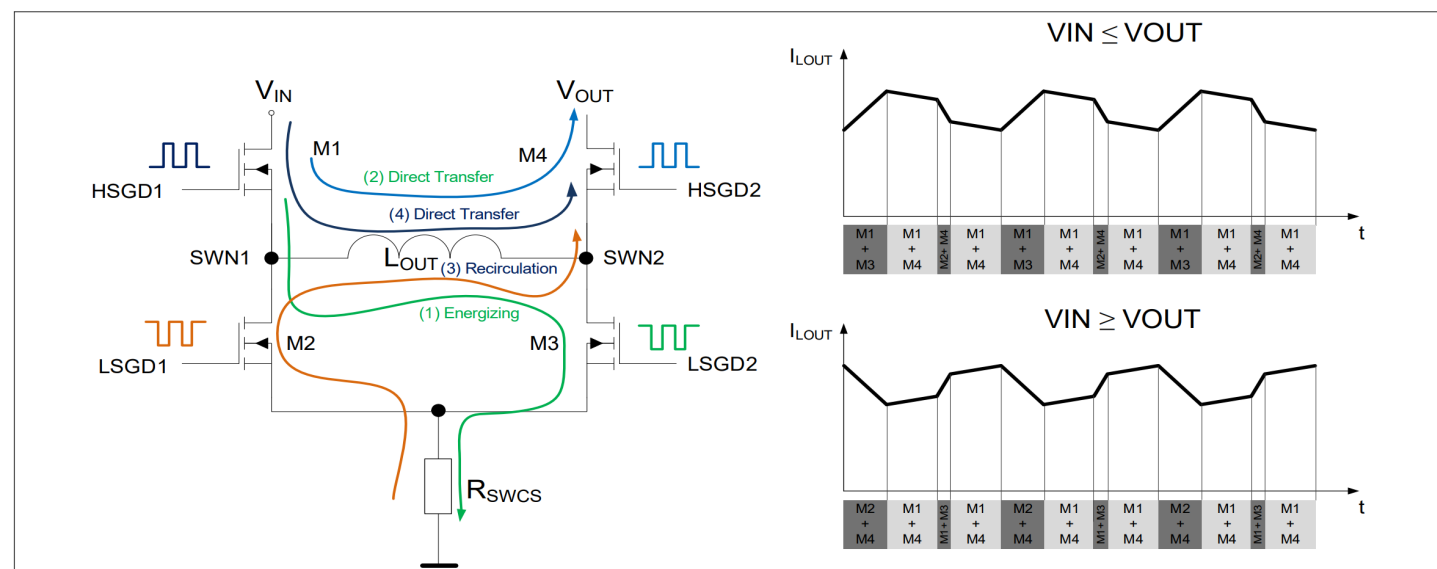


图 16 Buck-Boost模式下的 4 开关 H 桥架构

5.5 灵活电流采样

灵活的电流采样执行器可实现高边和低边电流侦测。

图 17 显示高边和低边电流采样概念的应用示例。

5 调节器描述

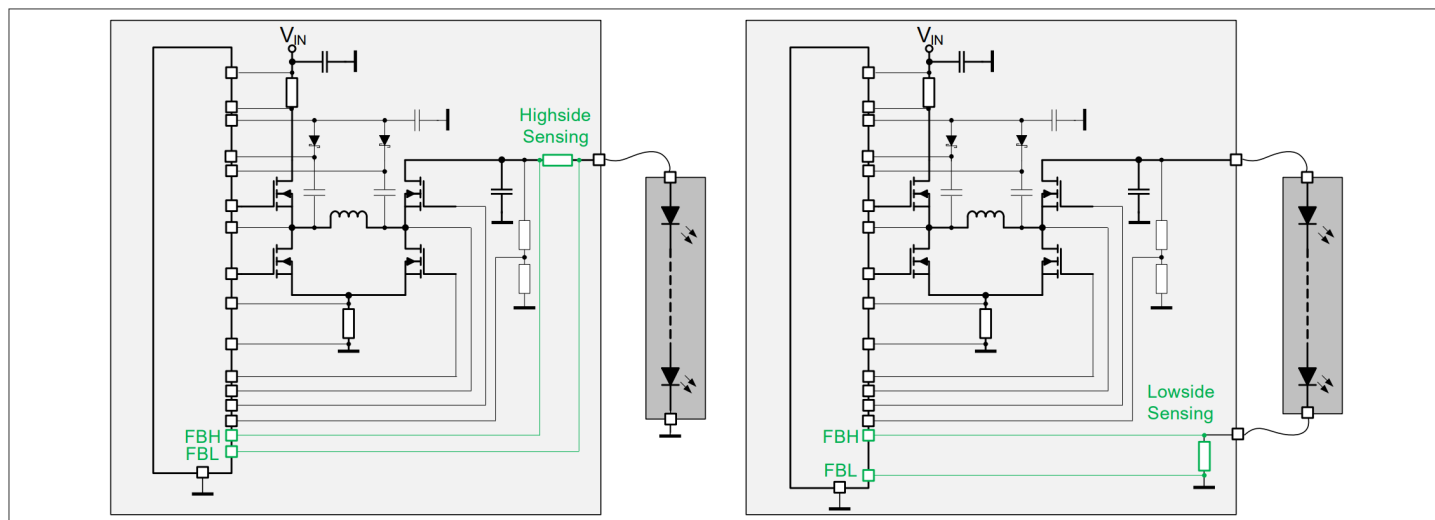


图 17 高边和低边电流侦测 - CLD5190

5.6 可编程输出电压（恒定电压调节）

对于稳压器，可以根据以下 (4) 选择 R_{FB1} 、 R_{FB2} 和 R_{FB3} 值来设置输出电压：

$$V_{OUT} = \left(I_{FBH} + \frac{V_{FBH} - FBL}{R_{FB2}} \right) \cdot R_{FB1} + \left(\frac{V_{FBH} - FBL}{R_{FB2}} - I_{FBL} \right) \cdot R_{FB3} + V_{FBH} - FBL \quad (4)$$

如果进行模拟调光，由于整个电压范围内 I_{FBL} (I_{FBL_HSS} (P_6.4.9) 和 I_{FBL_LSS} (P_6.4.40)) 电流的变化，可能会观察到电感器的非线性。为了尽量减少这种影响， R_{FBx} 电阻器值应适当。

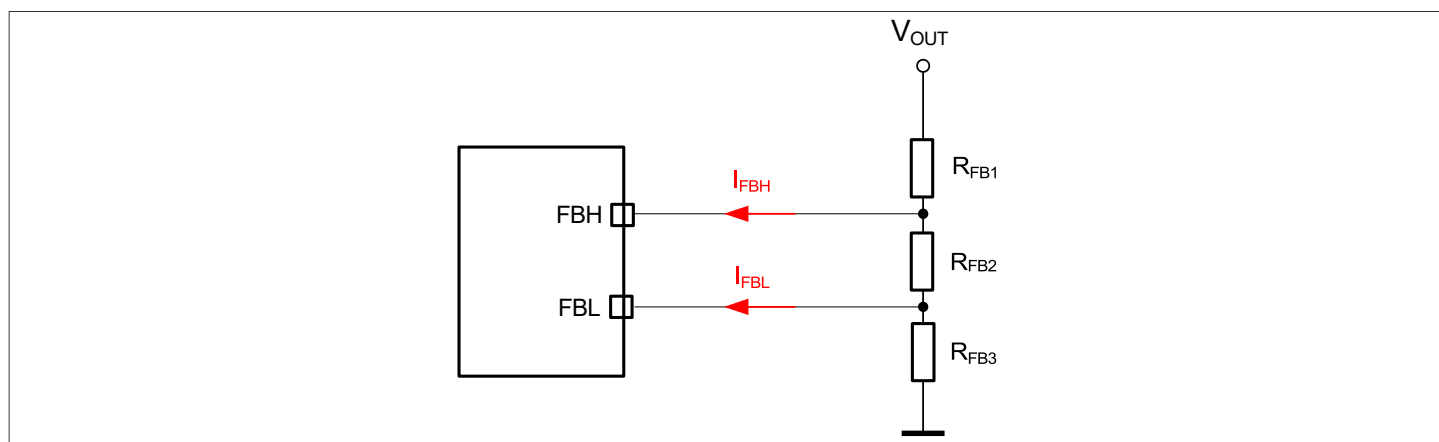


图 18 可编程输出电压 (恒压调节)

5 调节器描述

5.7 电气特性

表 6 EC 调节器

VIN = 8 V 至 36 V, TJ = -40°C 至 +150°C, 所有电压均相对于 AGND (除非另有说明)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Regulator:							
V _(FBH-FBL) threshold	V _(FBH-FBL)	145.5	150	154.5	mV	V _{SET} = 2 V;	P_6.4.1
V _(FBH-FBL) threshold @ analog dimming 10%	V _{(FBH-FBL)_10}	10	15	20	mV	V _{SET} = 0.32 V;	P_6.4.6
FBH Bias current @ highside sensing setup	I _{FBH_HSS}	65	110	155	μA	¹⁾ V _{FBL} = 7 V; V _{FBH - FBL} = 150 mV;	P_6.4.8
FBL Bias current @ highside sensing setup	I _{FBL_HSS}	17	30	43	μA	¹⁾ V _{FBL} = 7 V; V _{FBH - FBL} = 150 mV;	P_6.4.9
FBH Bias current @ lowside sensing setup	I _{FBH_LSS}	-7.5	-4	-2.5	μA	¹⁾ V _{FBL} = 0 V; V _{FBH - FBL} = 150 mV;	P_6.4.39
FBL Bias current @ lowside sensing setup	I _{FBL_LSS}	-45	-30	-20	μA	¹⁾ V _{FBL} = 0 V; V _{FBH - FBL} = 150 mV;	P_6.4.40
FBH-FBL High Side sensing entry threshold	V _{FBH_HSS_inc}	-	2	-	V	¹⁾ V _{FBH1} increasing;	P_6.9.1
FBH-FBL High Side sensing exit threshold	V _{FBH_HSS_de c}	-	1.75	-	V	¹⁾ V _{FBH} decreasing;	P_6.9.2
OUT Current sense Amplifier g _m	I _{FBX} g _m	–	890	–	μS	¹⁾	P_6.4.10
Output Monitor Voltage	V _{IOUTMON}	1.33	1.4	1.47	V	V _{FBH - FBL} = 150 mV;	P_6.4.11
Maximum BOOST Duty Cycle	D _{BOOST_MAX}	89	91	93	%	¹⁾ f _{sw} = 300 kHz;	P_6.4.12
Input Current Sense threshold V _{IIN1-IIN2}	V _{IIN1-IIN2}	46	50	54	mV	–	P_6.4.13
Input Current sense Amplifier g _m	I _{IN} g _m	–	2.12	–	mS	¹⁾	P_6.4.14
Input current Monitor Voltage	V _{IINMON}	0.95	1	1.05	V	¹⁾ V _{IIN1 - IIN2} = 50 mV; V _{IIN1} = V _{VIN(ON)} to 55 V;	P_6.4.15
Switch Peak Over Current Threshold - BOOST	V _{SWCS_boost}	40	50	60	mV	¹⁾	P_10.8.15
Switch Peak Over Current Threshold - BUCK	V _{SWCS_buck}	-60	-50	-40	mV	¹⁾	P_10.8.16
Soft Start							
Soft Start pull up current	I _{Soft_Start_PU}	22	26	32	μA	V _{Soft_Start} = 1 V;	P_6.4.19
Soft Start pull down current	I _{Soft_Start_PD}	2.2	2.6	3.2	μA	V _{Soft_Start} = 1 V;	P_6.4.20
Soft Start Latch-OFF Threshold	V _{Soft_Start_L OFF}	1.65	1.75	1.85	V	–	P_6.4.21

(表格续下页.....)

5 调节器描述

表 6 (续) EC 调节器

VIN = 8 V 至 36 V, TJ = -40°C 至 +150°C, 所有电压均相对于 AGND (除非另有说明)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Soft Start Reset Threshold	$V_{\text{Soft_Start_RESET}}$	0.1	0.2	0.3	V	–	P_6.4.22
Soft Start Voltage during regulation	$V_{\text{Soft_Start_reg}}$	1.9	2	2.1	V	¹⁾ No Faults	P_6.9.3

Oscillator

Switching Frequency	f_{SW}	285	300	315	kHz	$T_J = 25^\circ\text{C};$ $R_{\text{FREQ}} = 37.4 \text{ k}\Omega;$	P_6.4.23
SYNC Frequency	f_{SYNC}	200	–	700	kHz	–	P_6.4.24
SYNC Turn On Threshold	$V_{\text{SYNC,ON}}$	2	–	–	V	–	P_6.4.25
SYNC Turn Off Threshold	$V_{\text{SYNC,OFF}}$	–	–	0.8	V	–	P_6.4.26
SYNC High Input Current	$I_{\text{SYNC,H}}$	15	30	45	μA	$V_{\text{SYNC}} = 2.0 \text{ V};$	P_6.4.62
SYNC Low Input Current	$I_{\text{SYNC,L}}$	6	12	18	μA	$V_{\text{SYNC}} = 0.8 \text{ V};$	P_6.4.63

Gate Driver for external Switch

Gate Driver undervoltage threshold $V_{\text{BST1,2}} - V_{\text{SWN1,2_UVth}}$	$V_{\text{BST1,2}} - V_{\text{SWN1,2_UVth}}$	3.4	–	4	V	$V_{\text{BST1,2}} - V_{\text{SWN1,2}}$ decreasing;	P_6.4.64
HSGD1,2 NMOS driver on-state resistance (Gate Pull Up)	$R_{\text{DS(ON_PU)HS}}$	1.4	2.3	3.7	Ω	$V_{\text{BST1,2}} - V_{\text{SWN1,2}} = 5 \text{ V};$ $I_{\text{source}} = 100 \text{ mA};$	P_6.4.28
HSGD1,2 NMOS driver on-state resistance (Gate Pull Down)	$R_{\text{DS(ON_PD)HS}}$	0.6	1.2	2.2	Ω	$V_{\text{BST1,2}} - V_{\text{SWN1,2}} = 5 \text{ V};$ $I_{\text{sink}} = 100 \text{ mA};$	P_6.4.29
LSGD1,2 NMOS driver on-state resistance (Gate Pull Up)	$R_{\text{DS(ON_PU)L}}$	1.4	2.3	3.7	Ω	$V_{\text{IVCC_EXT}} = 5 \text{ V};$ $I_{\text{source}} = 100 \text{ mA};$	P_6.4.30
LSGD1,2 NMOS driver on-state resistance (Gate Pull Down)	$R_{\text{DS(ON_PD)L}}$	0.4	1.2	1.8	Ω	$V_{\text{IVCC_EXT}} = 5 \text{ V};$ $I_{\text{sink}} = 100 \text{ mA};$	P_6.4.31
HSGD1,2 Gate Driver peak sourcing current	$I_{\text{HSGD1,2_SRC}}$	380	–	–	mA	¹⁾ $V_{\text{HSGD1,2}} - V_{\text{SWN1,2}} = 1 \text{ V to } 4 \text{ V};$ $V_{\text{BST1,2}} - V_{\text{SWN1,2}} = 5 \text{ V}$	P_6.4.32
HSGD1,2 Gate Driver peak sinking current	$I_{\text{HSGD1,2_SNK}}$	410	–	–	mA	¹⁾ $V_{\text{HSGD1,2}} - V_{\text{SWN1,2}} = 4 \text{ V to } 1 \text{ V};$ $V_{\text{BST1,2}} - V_{\text{SWN1,2}} = 5 \text{ V}$	P_6.4.33
LSGD1,2 Gate Driver peak sourcing current	$I_{\text{LSGD1,2_SRC}}$	370	–	–	mA	¹⁾ $V_{\text{LSGD1,2}} = 1 \text{ V to } 4 \text{ V};$ $V_{\text{IVCC_EXT}} = 5 \text{ V};$	P_6.4.34

(表格续下页.....)

5 调节器描述

表 6 (续) EC 调节器

VIN = 8 V 至 36 V，TJ = -40°C 至 +150°C，所有电压均相对于 AGND（除非另有说明）

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
LSGD1,2 Gate Driver peak sinking current	$I_{\text{LSGD1,2_SNK}}$	550	–	–	mA	¹⁾ $V_{\text{LSGD1,2}} = 4 \text{ V to } 1 \text{ V};$ $V_{\text{IVCC_EXT}} = 5 \text{ V};$	P_6.4.35
LSGD1,2 OFF to HSGD1,2 ON delay	$t_{\text{LSOFF-HSON_delay}}$	15	30	40	ns	¹⁾	P_6.4.36
HSGD1,2 OFF to LSGD1,2 ON delay	$t_{\text{HSOFF-LSON_delay}}$	35	60	75	ns	¹⁾	P_6.4.37

1) 未经过生产测试，由设计指定。

6 数字调光功能

采用 PWM 调光来改变 LED 亮度，同时大大减少色度偏移。PWM调光通过改变LED串中恒流的占空比来实现亮度降低。

6.1 描述

PWM 信号可以按照如下所述传输到CLD5190。

通过直接接口的PWM

PWMI 引脚可馈送脉冲宽度调制 (PWM) 信号，当该信号为高电平时启用主开关的栅极驱动器，当该信号为低电平时禁用主开关的栅极驱动器。

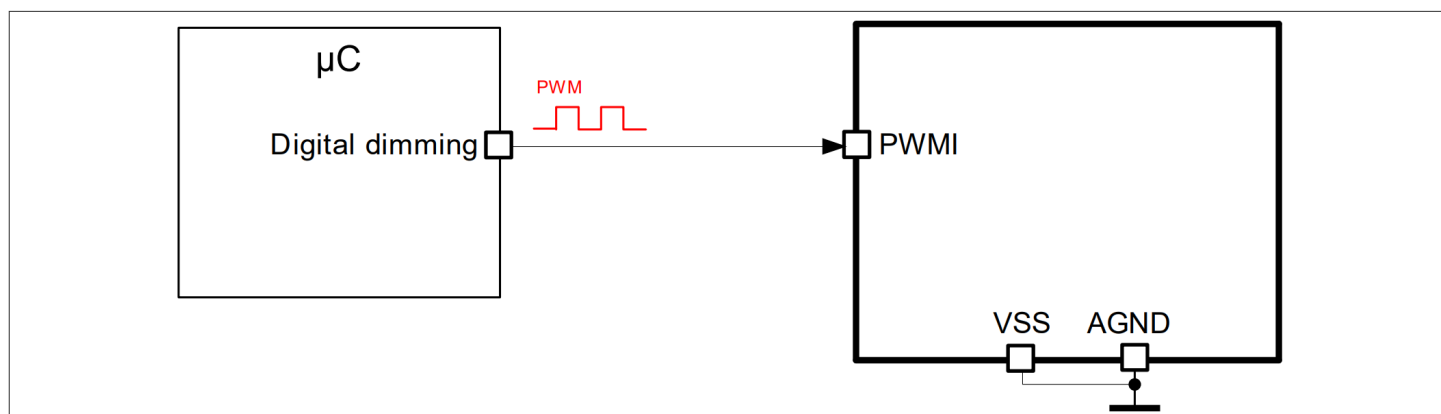


图 19 数字调光概述

为了避免由于没有软启动辅助启动而导致不必要的输出过冲，不应使用低电平状态下的PWM调光来长时间暂停输出电流。为了以安全的方式停止，可以使用 EN/INUVLO=LOW。

6 数字调光功能

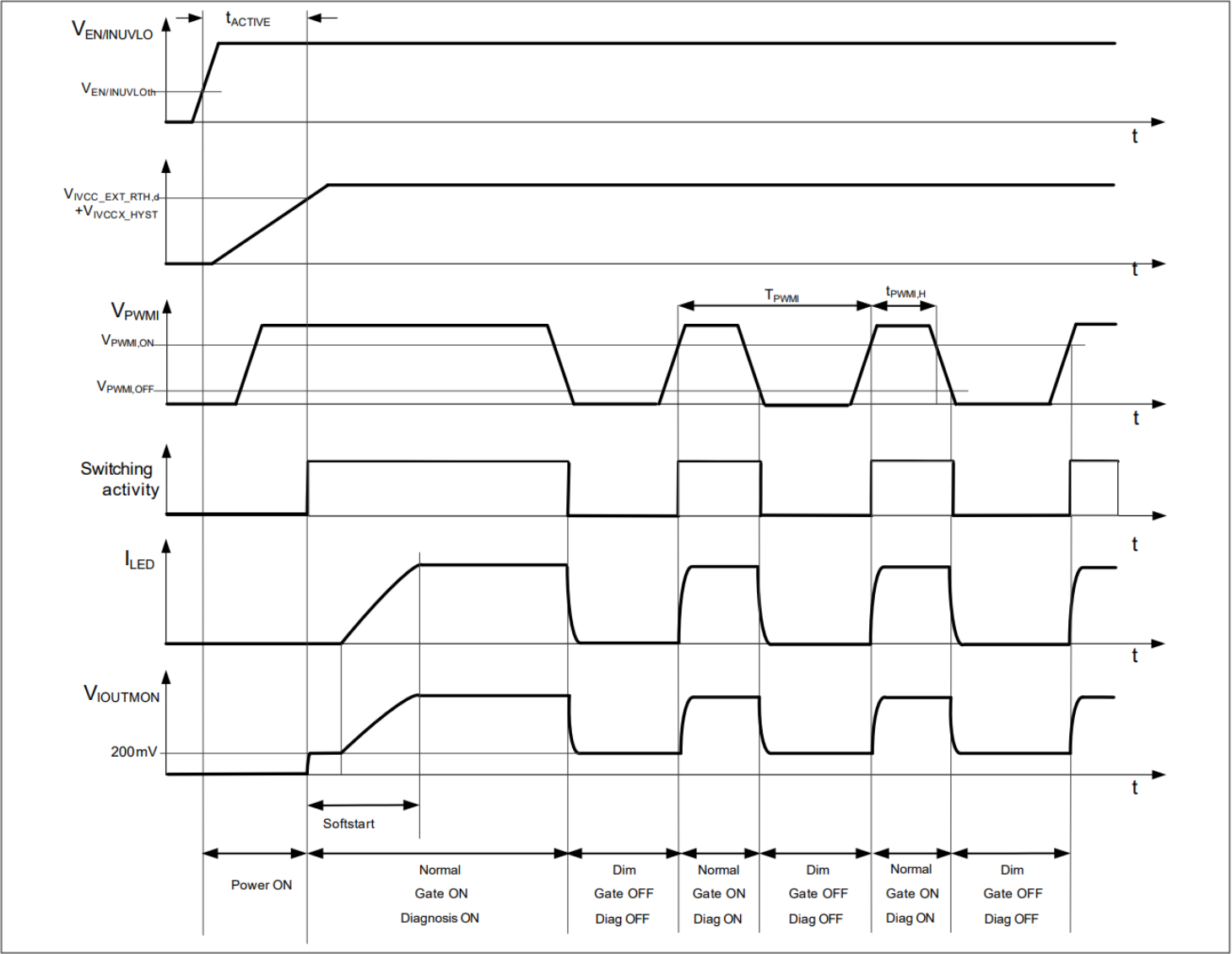


图20 LED调光和启动示例的时序图(V_{VIN} 稳定在功能范围内，并且不是在启动期间)

6.2 电气特性

表 7 EC 数字调光

VIN = 8 V 至 36 V，TJ = -40°C 至 +150°C，所有电压均相对于 AGND；（除非另有说明）

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
PWMI Input:							
PWMI Turn On Threshold	$V_{PWMI,ON}$	2	–	–	V	–	P_7.2.1
PWMI Turn Off Threshold	$V_{PWMI,OFF}$	–	–	0.8	V	–	P_7.2.2
PWMI High Input Current	$I_{PWMI,H}$	15	30	45	μA	$V_{PWMI} = 2.0\text{ V};$	P_7.2.4
PWMI Low Input Current	$I_{PWMI,L}$	6	12	18	μA	$V_{PWMI} = 0.8\text{ V};$	P_7.2.5

7 模拟调光

7 模拟调光

模拟调光特点允许进一步控制输出电流。该方法用于：

- 在较窄的范围内降低默认电流，以适应所用 LED 的不同分档类别。
- 调整负载电流，以便能够将一种硬件用于需要不同电流水平的多种LED类型。
- 降低高温时的电流（保护 LED 免受过热影响）。
- 减少低输入电压下的电流（例如，电源的启动脉冲击穿或功率降额）

7.1 描述

模拟调光的特点是通过反馈误差放大器电压($V_{FBH-FBL}$) 的控制来调节平均负载电流水平。

SET引脚用于调节平均输出电流/电压。模拟调光启用的 V_{SET} 范围为200 mV至1.5 V。不同的应用场景如 图22 所示。

使用SET引脚调节输出电流：

为了计算输出电流 I_{OUT} ，使用如下 (5)：

$$I_{OUT} = \frac{V_{FBH} - V_{FBL}}{R_{FB}} \quad (5)$$

可以在 0.2 V 至 1.4 V 之间通过控制SET引脚电压 (V_{SET}) 来减少平均输出电流，其数学关系如下 (6) 所示：

$$I_{OUT} = \frac{V_{SET} - 200 \text{ mV}}{R_{FB} \cdot 8} \quad (6)$$

如果 V_{SET} 为 200 mV (typ.)，则LED电流仅由比较器的内部电压决定。为确保开关活动停止且 $I_{OUT}=0$ ， V_{SET} 必须小于 100 mV，参见图 21。

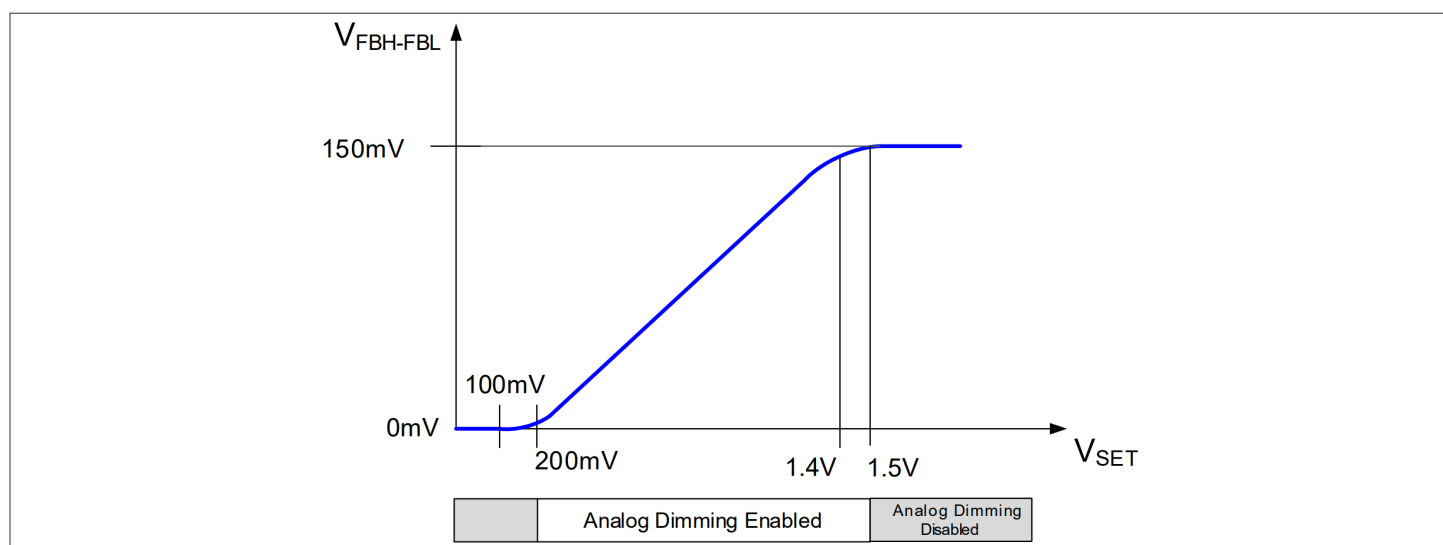


图 21 模拟调光概述

模拟调光特性的多用途使用

- 1) μC 集成数字模拟转换器 (DAC) 输出或独立 DAC 可用于为CLD5190的SET引脚供电。
- 2) 对于没有板载 μC 的系统，可以选择使用连接在 V_{REF} （精确稳压电源输出）SET和GND之间的外部电阻分压器。该概念允许通过放置低功率电阻来控制电流。
- 3) 此外，还可以连接温度敏感电阻器（热敏电阻）来保护 LED 负载免受热损坏。
- 4) 如果不需要模拟调光功能，则应将SET引脚连接至 IVCC 引脚。
- 5) 除了DAC， μC 还可以提供PWM和外部 RC 滤波器，为模拟调光提供恒定电压。电压电平取决于PWM频率 (f_{PWM})，此占空比可通过 μC 软件读取放置在LED 模块上的编码电阻来控制。

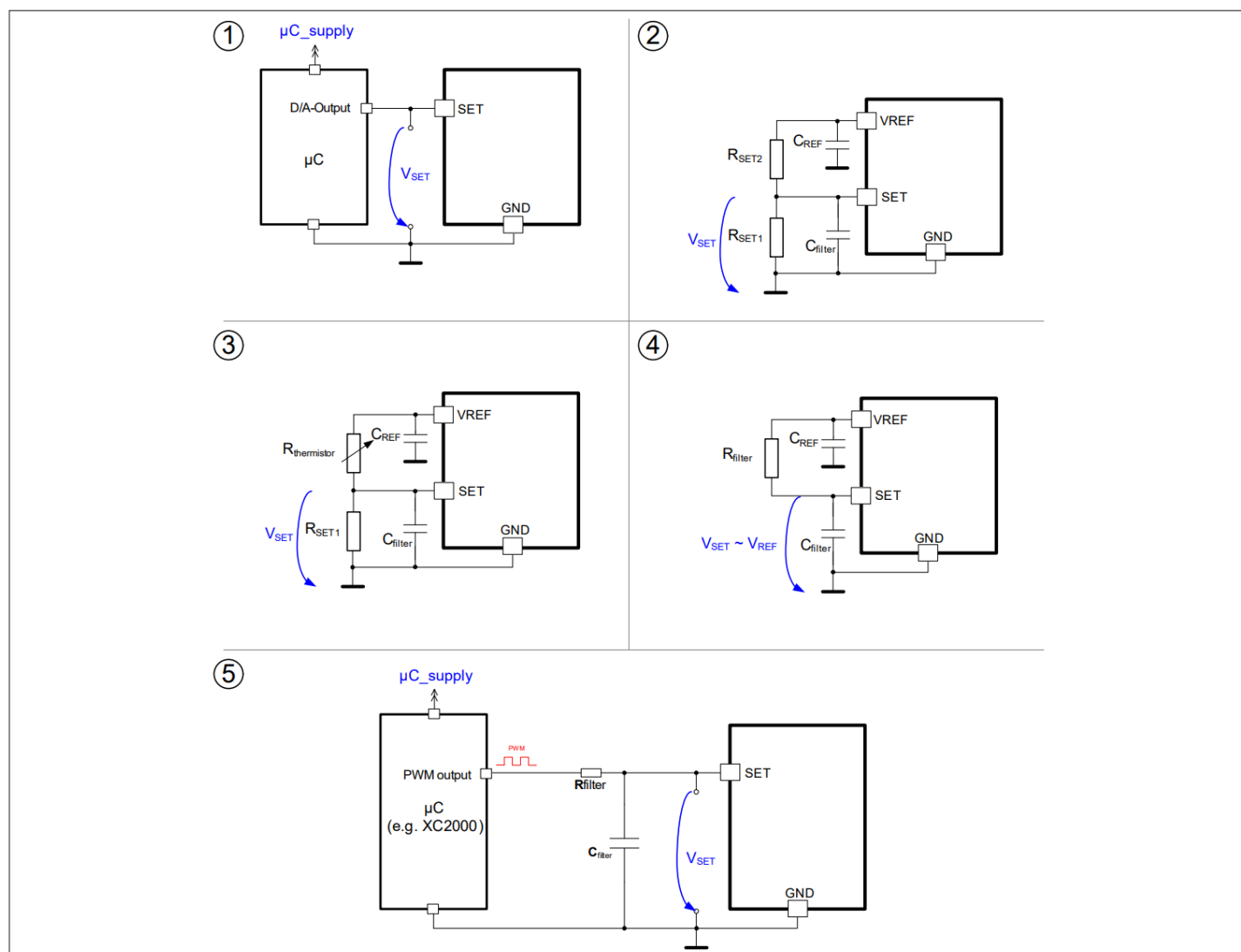


图 22 模拟调光引脚SET的不同用例

7.2 电气特性

表8 EC 模拟调光

VIN = 8 V 至 36 V，TJ = -40°C 至 +150°C，所有电压均相对于 AGND；（除非另有说明）

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Source current on SET Pin	I_{SET_source}	–	–	1	μA	1) $V_{SET} = 0.2\text{ V to }1.4\text{ V}$;	P_8.3.4

1) 由设计指定；未经过生产测试。

8 线性调节器

CLD5190具有一个集成稳压器，用于为内部栅极驱动器级供电。此外，如果需要，可以将外部稳压器连接到IVCC_EXT引脚，以实现替代的栅极驱动器电源。

8.1 IVCC 描述

当IVCC引脚连接到IVCC_EXT引脚时，内部稳压器为内部栅极驱动器提供5 V的典型电压和高达 I_{LIM} (P_9.2.2)的电流。IVCC引脚上需要一个具有低ESR的外部输出电容器，以实现稳定性并缓冲瞬态负载电流。在正常运行期间，外部MOSFET开关将从线性调节器及其输出电容器汲取瞬态电流 (图23，图A)。必须考虑输出电容器的适当尺寸，以便为外部MOSFET开关的反馈提供足够的峰值电流。最小电容值在参数 C_{IVCC} (P_9.2.4)中给出。

替代IVCC_EXT供电概念：

IVCC_EXT引脚可用于外部电压供应，作为一种替代方案为MOSFET栅极驱动器供电。此概念在高输入电压范围内非常有用，可避免IC内部的功率损失 (图23，图B)。

外部开关MOSFET的集成欠压保护：

集成欠压复位阈值电路监控线性调节器输出电压。如果IVCC或IVCC_EXT电压低于其欠压复位关断阈值 $V_{IVCC_RTH,d}$ (P_9.2.9)和 $V_{IVCC_EXT_RTH,d}$ (P_9.2.5)，该欠压复位阈值电路将关闭栅极驱动器。

IVCC和IVCC_EXT引脚的欠压复位阈值有助于保护外部开关免受过度功耗损失的影响，确保栅极驱动电压足以增强外部逻辑级N沟道MOSFET的栅极。这样可以防止MOSFET在低电压下工作，导致过热或损坏。

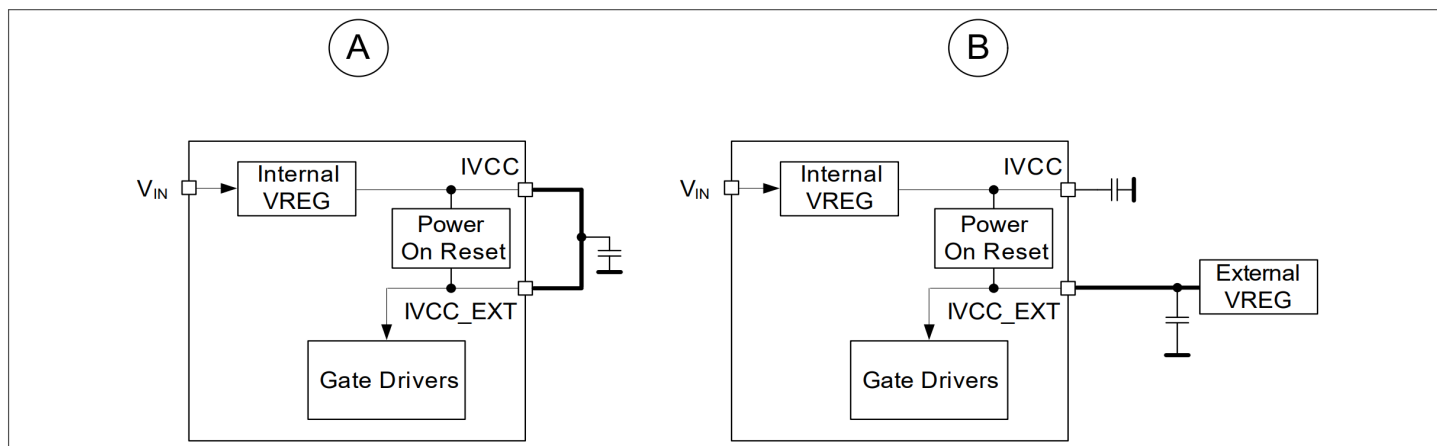


图 23 稳压器配置

8.2 电气特性

表 9 EC 线性调节器

$V_{IN} = 8\text{ V}$ 至 36 V , $T_J = -40^\circ\text{C}$ 至 $+150^\circ\text{C}$, 所有电压均相对于 AGND; (除非另有说明)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
IVCC							
Output Voltage	V _{IVCC}	4.8	5	5.2	V	V _{IN} = 13.5 V; 0.1 mA ≤ I _{IVCC} ≤ 50 mA;	P_9.2.1
Output Current Limitation	I _{LIM}	70	90	110	mA	¹⁾ V _{IVCC} = 4 V;	P_9.2.2
Drop out Voltage (V _{IN} - V _{IVCC})	V _{DR}	–	200	350	mV	V _{IN} = 5 V; I _{IVCC} = 10 mA;	P_9.2.3
IVCC Buffer Capacitor	C _{IVCC}	10	–	–	μF	^{1) 2)}	P_9.2.4
IVCC_EXT Undervoltage Reset switch OFF Threshold	V _{IVCC_EXT_R TH,d}	3.7	3.9	4.1	V	³⁾ V _{IVCC_EXT} decreasing;	P_9.2.5
IVCC Undervoltage Reset switch OFF Threshold	V _{IVCC_RTH,d}	3.7	3.9	4.1	V	³⁾ V _{IVCC} decreasing;	P_9.2.9
IVCC and IVCC_EXT Undervoltage Hysteresis	V _{IVCCX_HYST}	0.3	0.33	0.36	V	V _{IVCC} increasing; V _{IVCC_EXT} increasing;	P_9.2.6
VREF voltage	V _{REF}	1.94	2	2.06	V	0 ≤ I _{VREF} ≤ 200 μA;	P_9.2.8

1) 未经过生产测试, 由设计指定。

2) 给定的最小值是调节器稳定性所必需的; 应用可能需要比最小值更高的电容。使用低ESR的电容器。

3) 外部开关 MOSFET 的选择至关重要。 $V_{IVCC_EXT_RTH,d}$ 和 $V_{IVCC_RTH,d}$ 最小值, 因为最坏情况下的 V_{GS} 必须考虑。

9 保护和诊断功能

9.1 描述

CLD5190具有集成电路，可诊断和保护过压、负载开路、负载短路和过温故障。
空闲状态下，按照规范，仅上报超温停机、超温警告、IVCC或IVCC_EXT欠压监测器或V_EN/INUVLO 欠压监测器。
在 图 24中显示保护、诊断和监测功能的摘要。

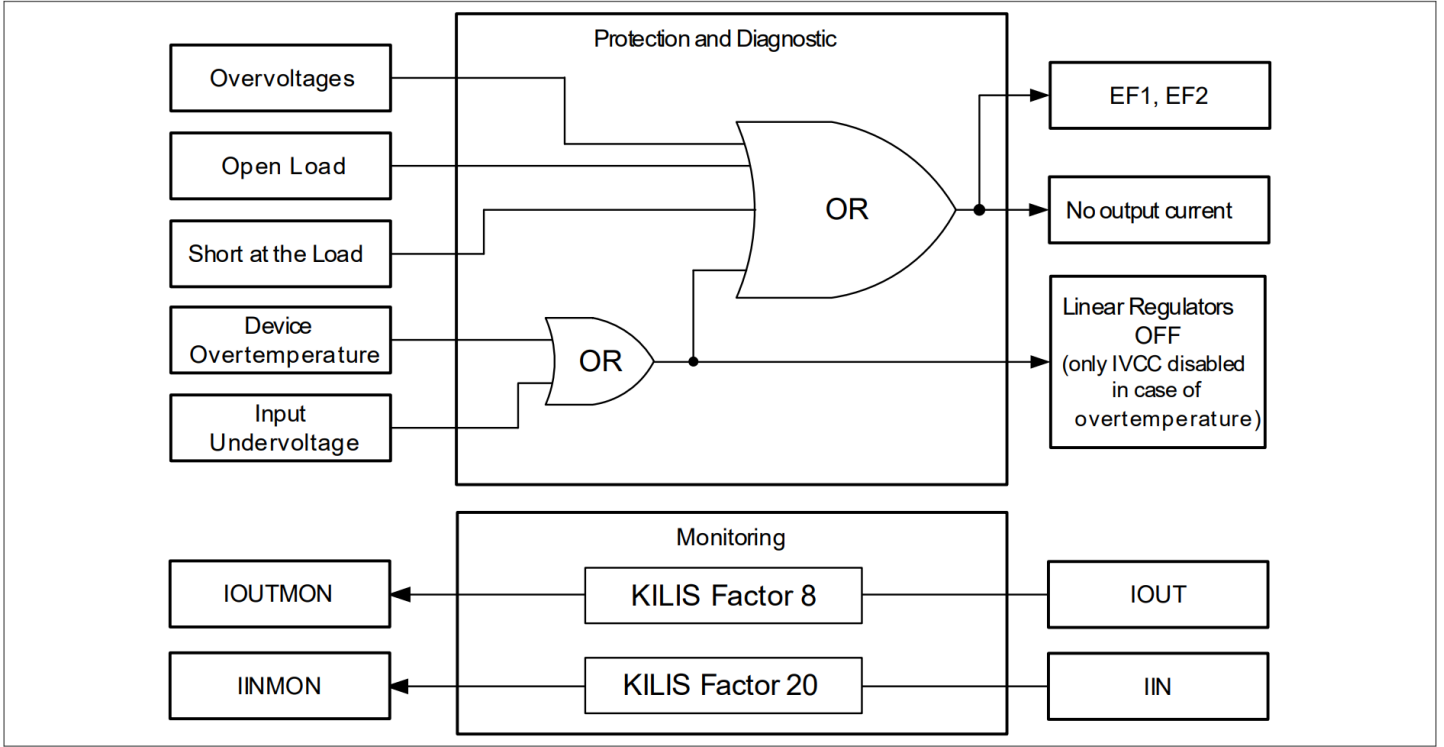


图 24 保护、诊断和监控概述 - CLD5190

Input		Output			
Condition	Level*	EF1	EF2	Gate Drivers	IVCC
Open Load / Overvoltages	False	High	High	Sw*	Active
	True	High	Low	BL	Active
Shorted LED fault	False	High	High	Sw*	Active
	True	Low	High	BL	Active
Overtemperature	False	High	High	Sw*	Active
	True	Low	Low	AL	Shutdown

*Note:
Sw = Switching
False = Condition does not exist
True = Condition does exist
BL = Brake-Low: both LS MOSFETs ON
AL = All gate drivers outputs are low

图 25 诊断真值表 - CLD5190

注释： 器件过热事件会优于所有其他故障事件！

9.2 输出过压、负载开路、短路保护

VFB 引脚测量应用输出上的电压，并根据安装的分压电阻、短路到地、负载开路和输出过压阈值进行置位。参见图 26 了解更多详情。

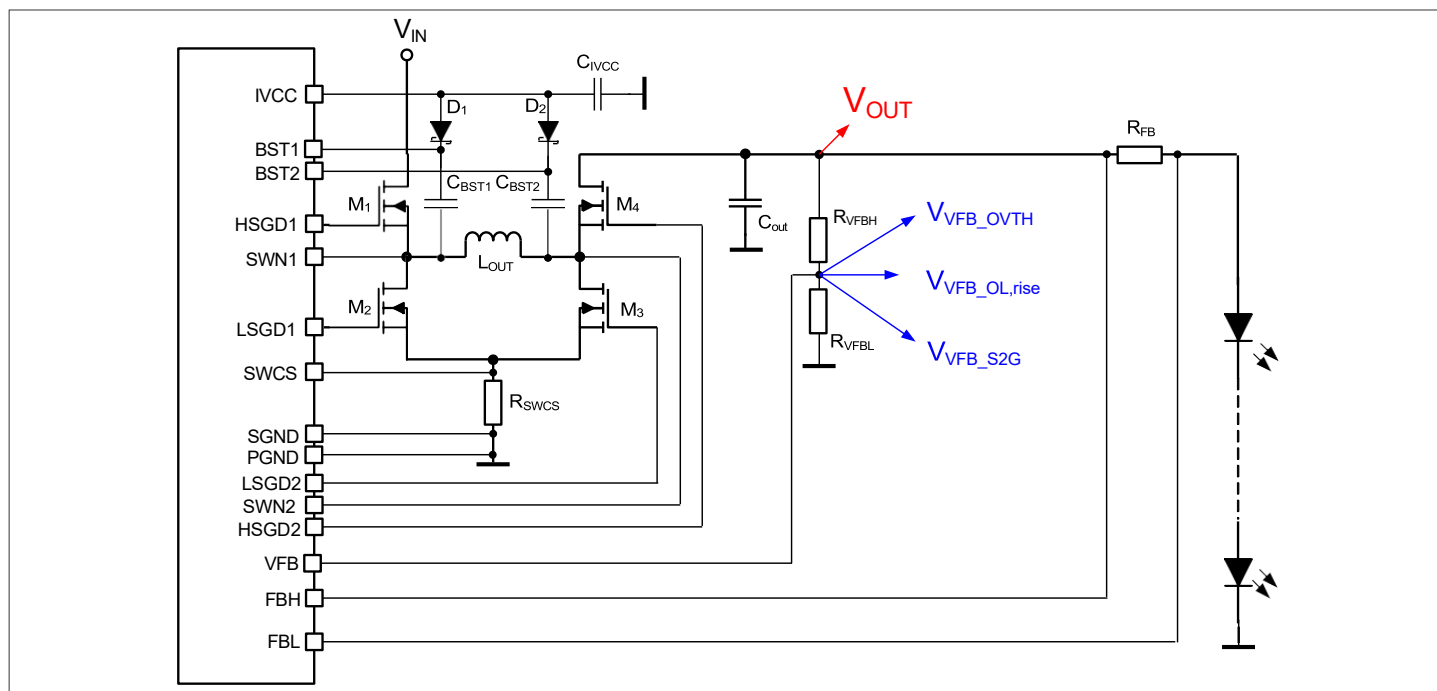


图 26 VFB 保护引脚 - 概述

9.2.1 短路保护

如果验证了以下条件，则该器件检测到输出短路：

- 引脚 VFB 的电压低于阈值电压 V_{VFB_S2G} 至少 8 个时钟周期。

在软启动的上升沿期间，通过 VFB 进行的短路检测将被忽略，直到 $V_{SOFT_START_LOFF}$ (见图 8)。

在 V_{OUT} 、VFB 引脚和 AGND 之间使用分压器来调整应用短路阈值，如 (7) 所示。

$$V_{short_led} = V_{VFB_S2G} \cdot \frac{R_{VFBH} + R_{VFBL}}{R_{VFBL}} \quad (7)$$

CLD5190 提供一个开路漏极状态引脚 EF1，当检测到短路时该引脚拉低。FB 引脚唯一低于 V_{VFB_S2G} 的时间是在启动期间或 LED 短路时。在启动期间，CLD5190 会忽略短路或负载开路的检测，直到软启动电容器达到 1.75 V。为了防止启动后误跳闸，必须使用足够大的软启动电容器，以使输出达到最终值的大约 50%。

注释： 如果短路条件消失，器件将按照软启动程序重新启动，如章节 5.2。

9.2.2 输出过压保护

V_{OUT} 、VFB 引脚和 AGND 之间的分压器用于调整过压保护阈值。（参见图 26）。

为了固定过压保护阈值，使用以下 (8)：

$$V_{OUT_OV} = V_{VFB_OVTH} \cdot \frac{R_{VFBH} + R_{VFBL}}{R_{VFBL}} \quad (8)$$

如果输出端发生过压事件，开路漏极状态引脚 EF2 将切换至低电平，而 EF1 将保持高电平，并且栅极驱动器停止输出调节开关（制动低电平条件两个 LS MOSFET 均开启）。过压事件消失后，器件将自动重启，状态引脚 EF2 将切换至高电平。

如果过压阈值 V_{OUT_OV} 低于最大 V_{IN} 应用工作范围，则需要注意过压行为。

如果在过压事件期间负载电流持续存在，则可能会以高频率发生重复的过压触发。这会阻止电感电流调节，并且输出电流甚至可能会增加。为了避免这种情况，需要适当选择外部元件的尺寸（即增加输出电容或过压阈值以延迟过压触发）。

9.2.3 负载开路保护

为了可靠地检测负载开路事件，需要遵守两个条件：

1) 电压阈值: $V_{VFB} > V_{VFB_OL_rise}$

2) 输出电流信息: $V_{(FBH-FBL)} < V_{FBH_FBL_OL}$

在软启动的上升沿期间，负载开路检测被忽略，直到 $V_{SOFT_START_LOFF}$ 为止。

CLD5190 提供一个开路漏极状态引脚 EF2，当 VFB 引脚高于 $V_{VFB_OL_rise}$ 阈值且 $V_{(FBH-FBL)}$ 两端的电压小于 $V_{FBH_FBL_OL}$ 时，该引脚拉低。如果使用 VFB 引脚正确编程开路钳制电压，则 VFB 引脚不应超过 1.28 V (LED V_{VFBOL_fall} 连接 LED 时)。

发生负载开路错误后，CLD5190 将根据已实施的软启动程序自动重启输出控制。负载开路故障也会导致输出电压增加。过压条件可以与负载开路错误一起报告（一般而言，如果在自动重启功能期间达到更多错误检测阈值，则可能会发生多个错误检测，这可能是负载开路期间输出节点的反应行为的结果）。

COMP 电容器在负载开路条件期间放电，以防止负载重新连接时出现尖峰。该措施可以在开路负载事件后人为地产生短路检测。

9.3 输入电压监测、保护及功率降额

输入过压和欠压关断水平均可通过外部电阻分压器定义，如图27所示。

INOVLO 和 EN/INUVLO 引脚电压均通过滞后比较器在内部与其各自的阈值进行比较。

忽略迟滞，保持以下方程：

$$UV_{th} = \left(1 + \frac{R_1}{R_2 + R_3}\right) \cdot EN/INUVLO_{th} \quad (9)$$

$$OV_{th} = \left(1 + \frac{R_1 + R_2}{R_3}\right) \cdot INOVLO_{th} \quad (10)$$

$$P_{IN} = \frac{V_{OUT} \cdot I_{OUT}}{\eta} \quad (11)$$

$$V_{IN_boundary} = \frac{\left(\frac{V_{OUT} \cdot I_{OUT}}{I_{IN}} \right)}{\eta} \quad (12)$$

$$I_{IN} = \frac{V_{IN1} - V_{IN2}}{R_{IN}} \quad (13)$$

$$I_{OUT} = \frac{V_{FBH} - V_{FBL}}{R_{FB}} \quad (14)$$

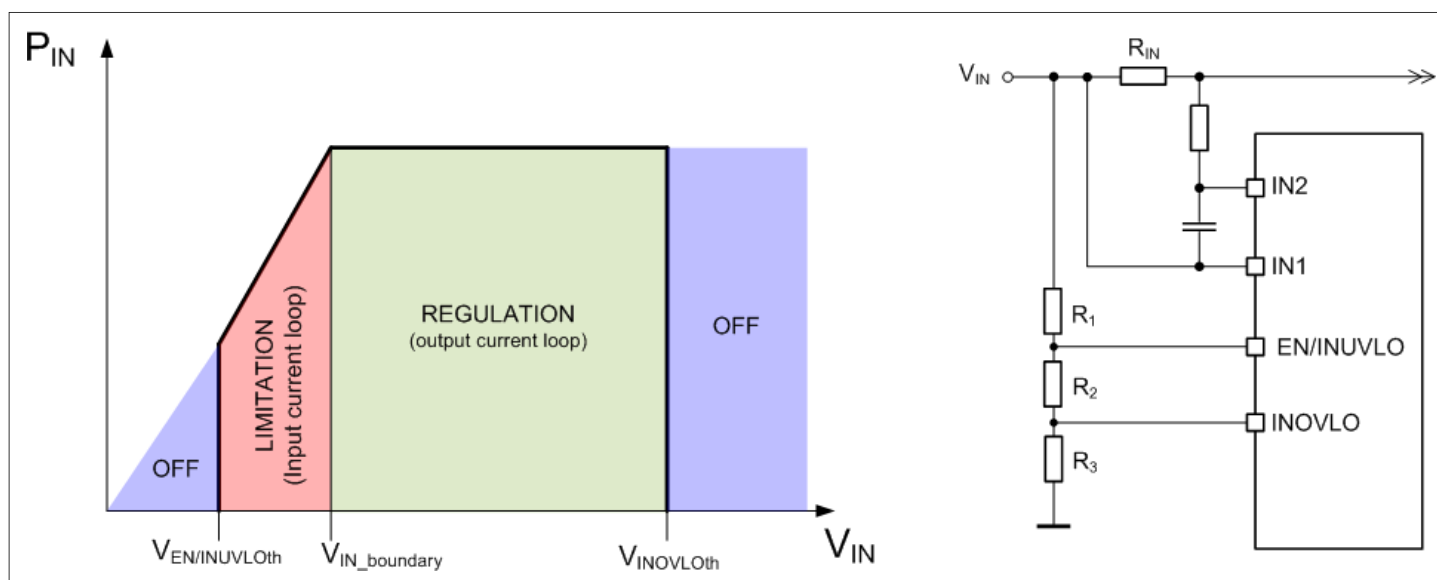


图 27 输入电压保护

如果输入发生过压事件，开漏状态引脚 EF2 将切换至低电平，而 EF1 将保持高电平。软启动电容器将通过内部下拉开关进行放电。

过压事件消失后，器件将自动重启并具有软启动功能，状态引脚 EF2 将切换至高电平。

9.4 输入电流监测限幅器

两个输入（I_{IN1}、I_{IN2}）可用于限制和监测输入电流（图 7 中功能块 A1 和 A7）。

当引脚上的电压达到输入电流监测阈值 $V_{IIN1-IIN2}$ 时，控制环路会降低 Comp 电压，以保持输入电流低于 I_{INMax} (15)

$$I_{INMax} = \frac{V_{IIN1} - V_{IIN2}}{R_{IIN}} \quad (15)$$

I_{INMON} 引脚提供流经输入端的电流的线性指示。以下(16) 适用：

$$V_{IINMON} = I_{IN} \cdot R_{IN} \cdot 20 \quad (16)$$

注释： 如果选择 R_{IN} 值时电流限制远大于应用期间的标称输入电流，则电流测量将变得不准确。通过 V_{IINMON} 引脚进行精确电流测量的最佳结果是将电流限制设置为仅略高于特定应用相关的标称输入电流。

9.5 输出电流监测

IOUTMON 引脚提供流过 LED 的电流的线性指示。以下(17) 适用：

$$V_{IOUTMON} = 200mV + I_{OUT} \cdot R_{FB} \cdot 8 \quad (17)$$

9.6 器件温度监测

芯片集成温度传感器。温度监控电路将测量的温度与关断阈值进行比较。

如果内部温度传感器达到关闭温度，则如图 28所示，感应驱动器和 IVCC 调节器将被关闭。

发生过温事件时，CLKOUT 功能将被禁用，并且当器件冷却下来并且 IVCC 再次出现时，CLKOUT 功能将自动重启。

注释： 过温条件消失后，器件将通过软启动程序启动。

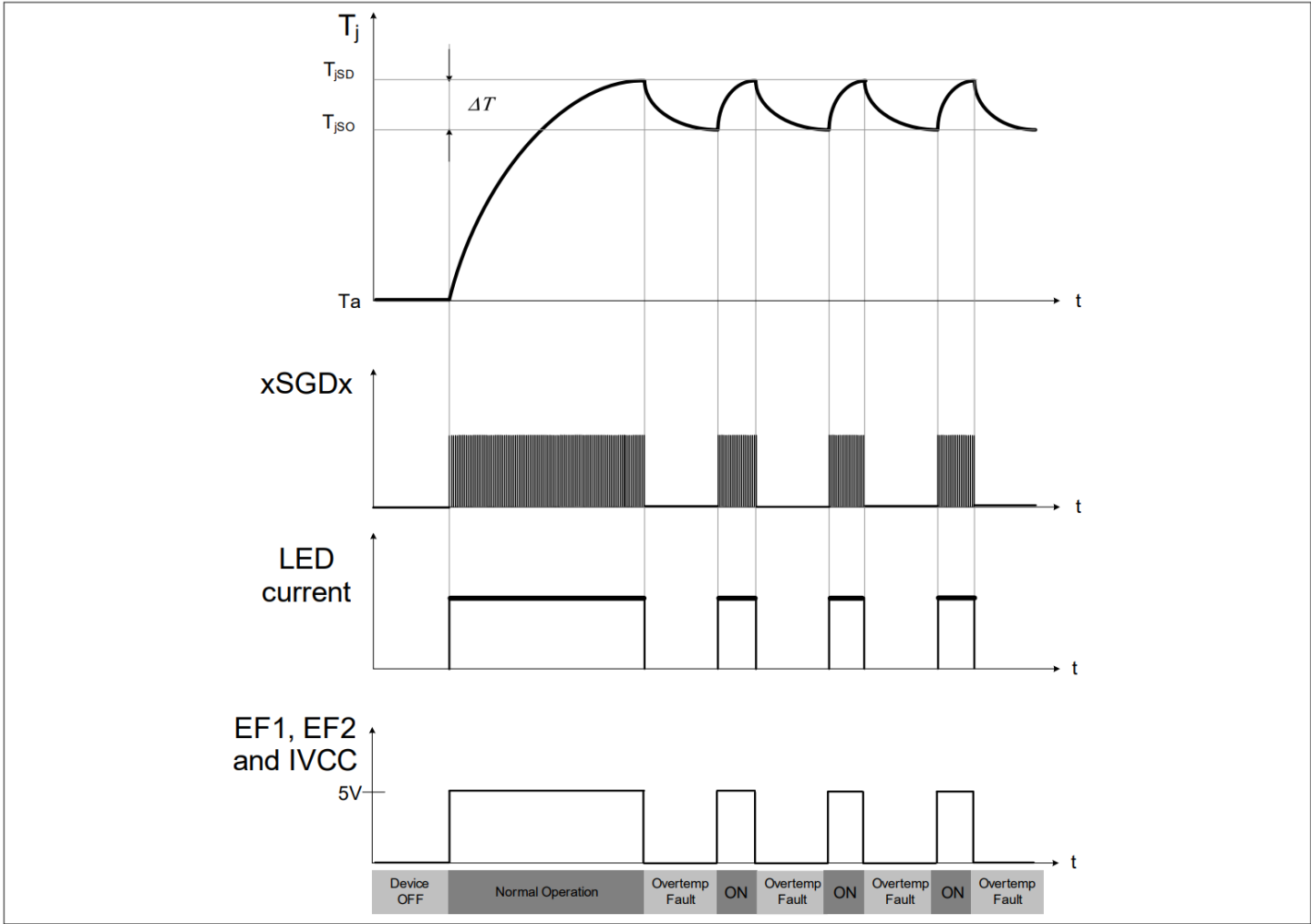


图 28 器件过温保护行为

9.7 电气特性

表 10 EC 保护与诊断

VIN = 8 V 至 36 V, TJ = -40°C 至 +150°C, 所有电压均相对于 AGND; (除非另有说明)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Short Circuit Protection							
Short to GND threshold	V _{VFB_S2G}	0.53	0.563	0.59	V	V _{VFB} decreasing;	P_10.8.1
Temperature Protection:							
Over Temperature Shutdown	T _{j,SD}	160	175	190	°C	1)	P_10.8.4
Over Temperature Shutdown Hysteresis	T _{j,SD,hyst}	–	10	–	°C	1)	P_10.8.5
Overvoltage Protection:							
VFB Over Voltage Feedback Threshold	V _{VFB_OVTH}	1.42	1.46	1.50	V		P_10.8.6
Output Over Voltage Feedback Hysteresis	V _{VFB_OVTH, HYS}	25	40	58	mV	Output Voltage decreasing;	P_10.8.7
Open Load and Open Feedback Diagnostics							
Open Load rising Threshold	V _{VFB_OL,rise}	1.29	1.34	1.39	V	V _{FBH-FBL} = 0 V;	P_10.8.9
Open Load reference Voltage V _{FBH-FBL}	V _{FBH-FBL_OL}	–	15	22.5	mV	V _{FB} = 1.4 V;	P_10.8.10
Open Load falling Threshold	V _{VFB_OL,fall}	1.23	1.28	1.33	V	V _{FBH-FBL} = 0 V;	P_10.8.11
Input Overvoltage protection							
Input Overvoltage rising Threshold	V _{INOVLOth}	1.9	2	2.1	V	–	P_10.8.12
Input Overvoltage Threshold Hysteresis	V _{INOVLO(hyst)}	18	40	62	mV	–	P_10.8.13
Error Flags							
EF1,2 Pin Output Impedance	R _{EF12}	–	2.1	–	kΩ	1) Fault Condition I=100uA	P_10.8.14

1) 由设计指定; 未经过生产测试

注释: 集成的保护功能旨在防止IC在数据表所述故障条件下被毁坏。故障情况被认为超出了正常工作范围。保护功能不是为了连续重复的操作而设计的。

10 Infineon FLAT SPECTRUM功能集

10.1 描述

Infineon FLAT SPECTRUM功能集的目标是尽量减少外围滤波器电路。目标是提供一些有益的概念，以便在布局完成和硬件设计完成后，可以轻松调整电磁兼容改进。

10.2 同步功能

CLD5190 具有一个 SYNC 输入引脚，可以由微控制器 (μC) 的引脚来定义一个振荡器的开关频率。微控制器负责通过向系统中的各个DC/DC器件应用适当的SYNC信号来实现与这些器件的同步。参见图29

注释： 展频处于激活状态时，无法使用同步功能。

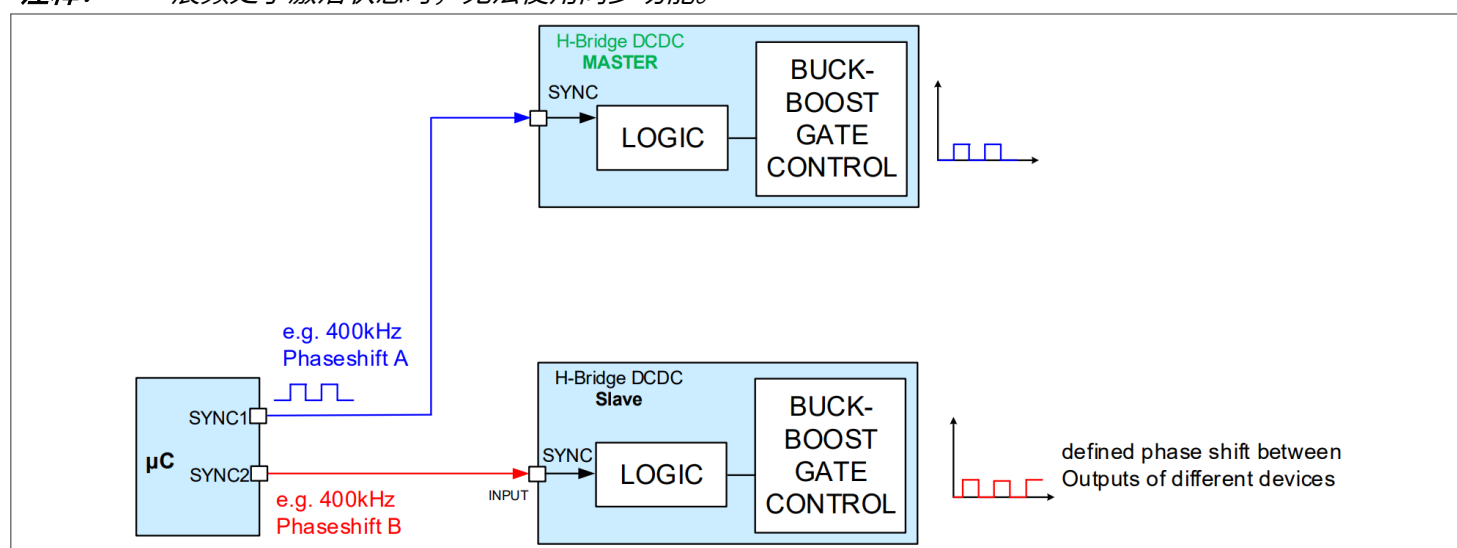


图 29 同步概述

10.3 CLKOUT功能

CLKOUT 引脚提供由内部振荡器提供的同相时钟信号。该信号可用于同步两个器件以扩展输出功率能力。

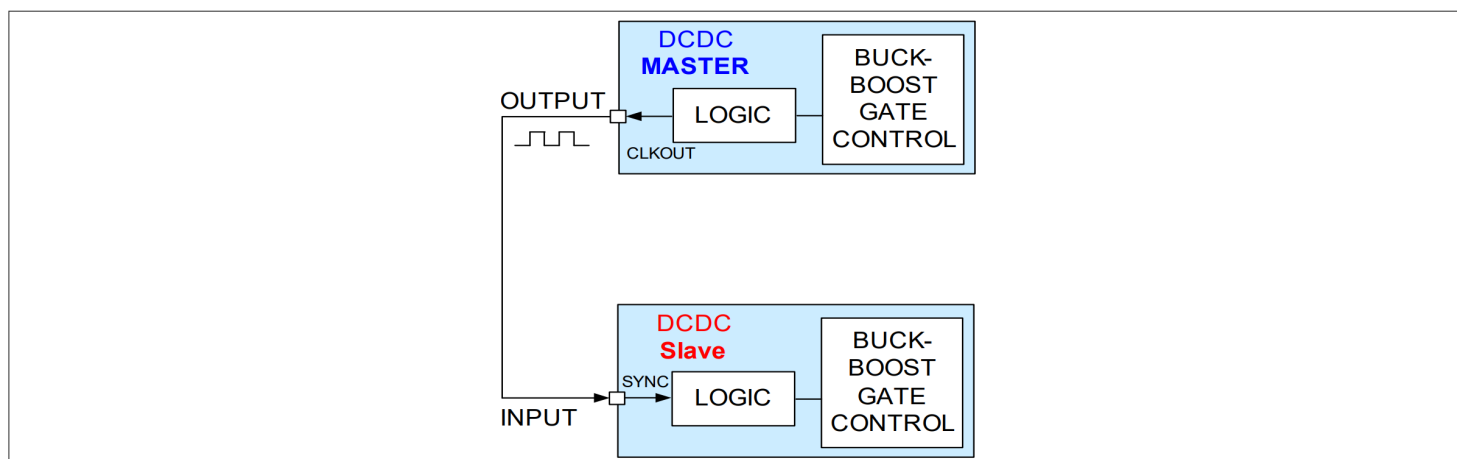


图 30 CLKOUT 概述

10.4 展频

展频调制技术显著改善了频谱的低频范围 ($f < 30 \text{ MHz}$)。

通过使用展频调制技术，可以只优化输入滤波器以满足峰值限制，同时也满足平均限制（平均辐射限制比峰值辐射限制低20dB）。通过使用展频调制技术，低ESR（等效串联电阻）输入电容器的需求得到放松，因为输入电容器的串联电阻对于低频滤波器特性是重要的。如果对平均限值有严格要求，这可以带来经济效益。

CLD5190 具有内置展频功能，可通过外部引脚（ $\text{SPREAD_SPECTRUM} = \text{高电平}$ ）启用。调制频率 f_{FM} ，P_11.6.3 以及偏差频率 f_{dev} ，P_11.6.2 是内部固定的。参见图 31 了解更多详情。

注释： 当使用同步引脚时，不能使用展频功能。

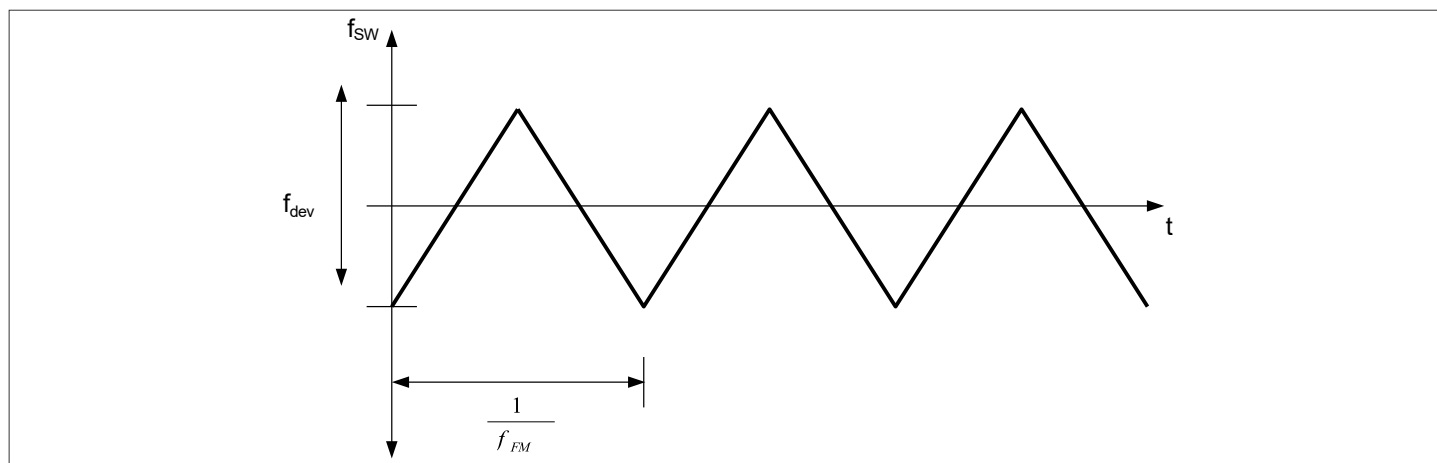


图 31 展频概述

10.5 电磁兼容优化原理图

图 32 下面显示了带有外围元件的应用电路，用于改善电磁兼容行为。

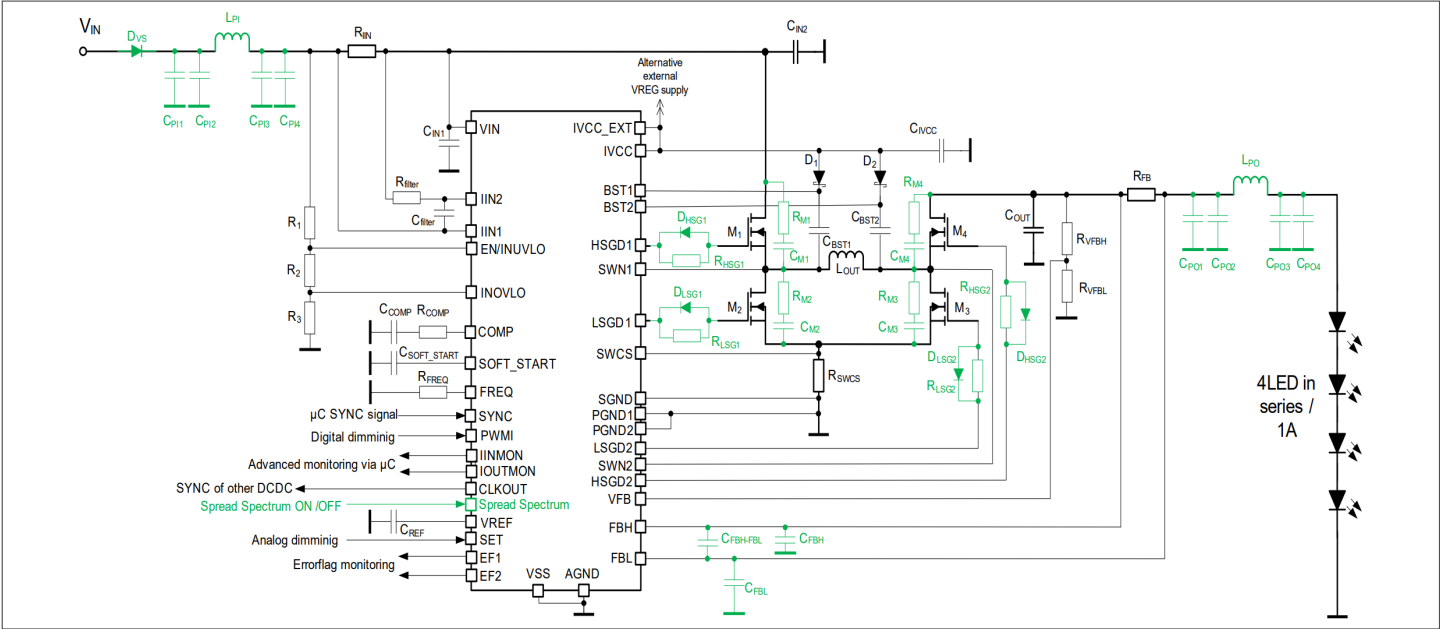


图 32 应用图包括用于改善电磁兼容行为的外围器件

注释： 以下信息仅作为执行器件的提示，不应被视为对器件某种功能、条件或质量的描述或担保。

10.6 电气特性

表 11 EC展频

VIN = 8 V 至 36 V --> , TJ = -40°C 至 +150°C , 所有电压相对于 AGND; (除非另有说明)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Spread Spectrum Parameters							
Frequency Deviation	f_{dev}	–	±16	–	%	¹⁾ SPREAD_SPECTRUM = HIGH;;	P_11.6.2
Frequency Modulation	f_{FM}	–	12	–	kHz	¹⁾ SPREAD_SPECTRUM = HIGH;	P_11.6.3
Input Characteristics (SPREAD_SPECTRUM)							
SPREAD_SPECTRUM Turn On Threshold	$V_{\text{SPREAD_SPECTRUM,ON}}$	2	–	–	V	–	P_11.6.5
SPREAD_SPECTRUM Turn Off Threshold	$V_{\text{SPREAD_SPECTRUM,OFF}}$	–	–	0.8	V	–	P_11.6.6
SPREAD_SPECTRUM High Input Current	$I_{\text{SPREAD_SPECTRUM,H}}$	15	30	45	μA	$V_{\text{SPREAD_SPECTRUM}} = 2.0\text{ V};$	P_11.6.8
SPREAD_SPECTRUM Low Input Current	$I_{\text{SPREAD_SPECTRUM,L}}$	6	12	18	μA	$V_{\text{SPREAD_SPECTRUM}} = 0.8\text{ V};$	P_11.6.9
Output Characteristics (CLKOUT)							
L level output voltage	$V_{\text{CLKOUT(L)}}$	0	–	0.4	V	$I_{\text{CLKOUT}} = -2\text{ mA};$	P_11.6.10
H level output voltage	$V_{\text{CLKOUT(H)}}$	$V_{\text{IVCC}} - 0.4\text{ V}$	–	V_{IVCC}	V	$I_{\text{CLKOUT}} = 2\text{ mA};$	P_11.6.11

¹⁾ 由设计指定; 未经过生产测试。

11 应用信息

注释： 以下信息仅作为执行器件的提示，不应被视为对器件某种功能、条件或质量的描述或担保。

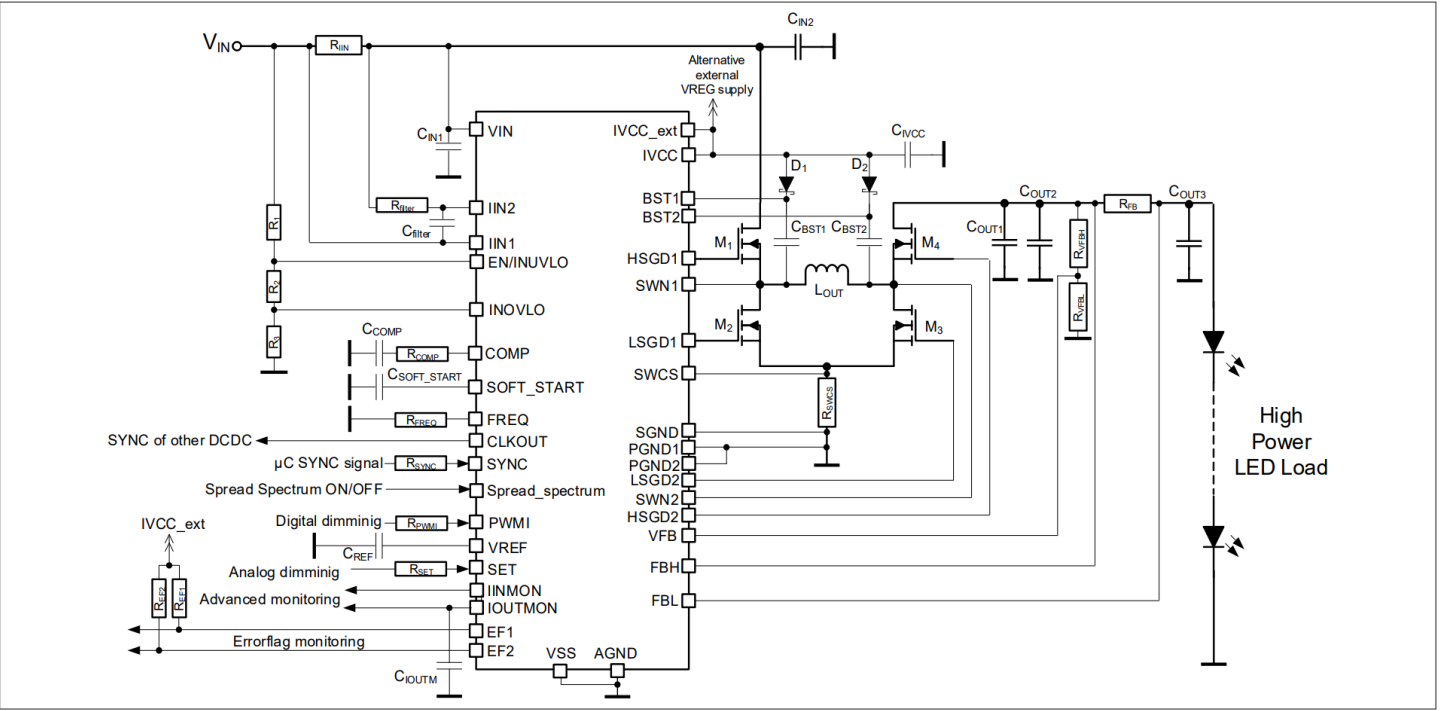


图 33 应用图 - CLD5190 作为电流调节器

表 12 物料清单 - CLD5190 作为电流调节器 ($I_{OUT}=1\text{ A}$, $f_{SW}=300\text{ kHz}$)

Reference Designator	Value	Manufacturer	Part Number	Type
D_1, D_2	BAT46WJ	--	BAT46WJ	Diode
C_{IN1}	1 μF , 100 V	TDK	X7R	Capacitor
C_{IN2}	4.7 μF , 100 V	TDK	X7R	Capacitor
C_{filter}	470 nF, 6.3 V	TDK	X7R	Capacitor
C_{COMP}	22 nF, 16 V	TDK	X7R	Capacitor
C_{SOFT_START}	22 nF, 16 V	TDK	X7R	Capacitor
C_{OUT1}	4.7 μF , 100 V	TDK	X7R	Capacitor
$C_{OUT2}, C_{OUT3}, C_{REF}$	100 nF, 100 V	TDK	X7R	Capacitor
C_{IV}	10 μF , 10 V	TDK	X7R	Capacitor
$C_{IOUTMON}$	220pF, 10 V	TDK	X7R	Capacitor
C_{BST1}, C_{BST2}	100 nF, 16 V	TDK	X7R	Capacitor
IC_1	--	Infineon	CLD5190	IC
L_{OUT}	10 μH	Coilcraft	XAL1010-103MEC	Inductor
R_{filter}	50 Ω , 1%	Panasonic	--	Resistor

(表格续下页.....)

11 应用信息

表 12 (续) 物料清单 - CLD5190 作为电流调节器 ($I_{OUT}=1\text{ A}$, $f_{SW}=300\text{ kHz}$)

Reference Designator	Value	Manufacturer	Part Number	Type
R_{FB}	$0.150\ \Omega$, 1%	Panasonic	--	Resistor
R_{IN}	$0.003\ \Omega$, 1%	Panasonic	--	Resistor
$R_1, R_2, R_3, R_{EN}, R_{PWMI}, R_{Sense1}, R_{Sense2}, R_{SYNC}, R_{EF1}, R_{EF2}, R_{SET}$	XX k Ω , 1%	Panasonic	--	Resistor
R_{VFB1}, R_{VFBH}	$1.5\text{ k}\Omega$, $56\text{ k}\Omega$, 1%	Panasonic	--	Resistor
R_{COMP}	$0\ \Omega$	Panasonic	--	Resistor
R_{FREQ}	$37.4\text{ k}\Omega$, 1%	Panasonic	--	Resistor
R_{SWCS}	$0.005\ \Omega$, 1%	Panasonic	ERJB1CFRO5U	Resistor
M_1, M_2, M_3, M_4	Dual MOSFET: $100\text{ V} / 35\text{ m}\Omega$, N-ch	Infineon	IPG20N10S4L-35	Transistor

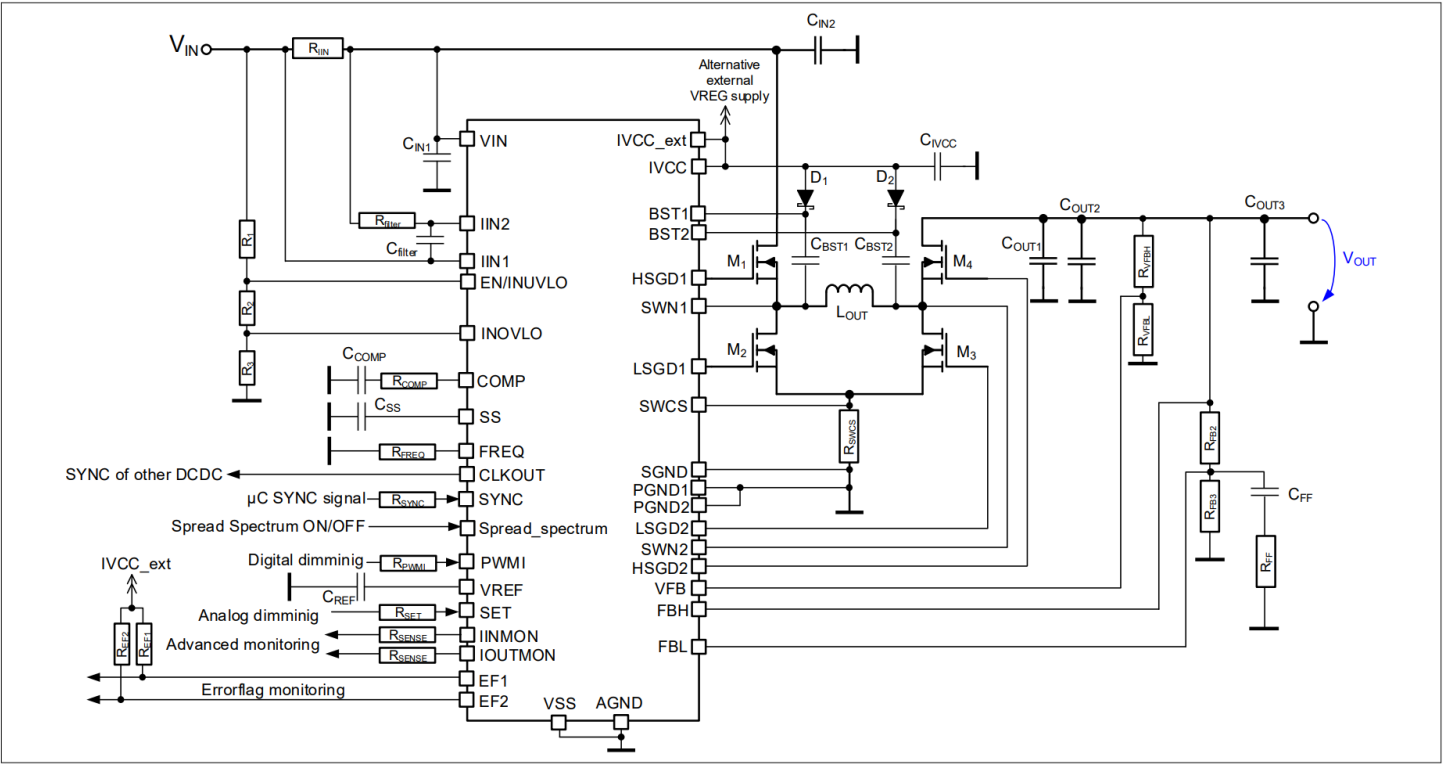


图 34 应用图 - CLD5190 作为 10V 稳压器

表 13 物料清单 - CLD5190 作为稳压器 ($I_{OUT}=1\text{ A}$, $f_{SW}=300\text{ kHz}$)

Reference Designator	Value	Manufacturer	Part Number	Type
D_1, D_2	BAT46WJ	--	BAT46WJ	Diode
C_{IN1}	$1\ \mu\text{F}$, 100 V	TDK	X7R	Capacitor
C_{IN2}	$4.7\ \mu\text{F}$, 100 V	TDK	X7R	Capacitor
C_{filter}	470 nF , 6.3 V	TDK	X7R	Capacitor

(表格续下页.....)

表 13 (续) 物料清单 - CLD5190 作为稳压器 ($I_{OUT} = 1\text{ A}$, $f_{SW} = 300\text{ kHz}$)

Reference Designator	Value	Manufacturer	Part Number	Type
C_{COMP}	22 nF, 16 V	TDK	X7R	Capacitor
C_{FF}	10 nF, 50 V	TDK	X7R	Capacitor
C_{SOFT_START}	22 nF, 16 V	TDK	X7R	Capacitor
C_{OUT1}	4.7 μ F, 100 V	TDK	X7R	Capacitor
C_{OUT2} , C_{OUT3} , C_{REF}	100 nF, 100 V	TDK	X7R	Capacitor
C_{IVCC}	10 μ F, 10 V	TDK	X7R	Capacitor
C_{BST1} , C_{BST2}	100 nF, 16 V	TDK	X7R	Capacitor
IC_1	--	Infineon	CLD5190	IC
L_{OUT}	10 μ H	Coilcraft	XAL1010-103MEC	Inductor
R_{filter}	50 Ω , 1%	Panasonic	--	Resistor
R_{FB2} , R_{FB3}	150 Ω , 10.1k Ω , 1%	Panasonic	--	Resistor
R_{FF}	1.5 k Ω , 1%	Panasonic	--	Resistor
R_{IN}	0.003 Ω , 1%	Panasonic	--	Resistor
R_1 , R_2 , R_3 , R_{EN} , R_{PWM1} , R_{Sense1} , R_{Sense2} , R_{SYNC} , R_{EF1} , R_{EF2} , R_{SET}	XX k Ω , 1%	Panasonic	--	Resistor
R_{VFBL} , R_{VFBH}	1.5 k Ω , 56 k Ω , 1%	Panasonic	--	Resistor
R_{COMP}	0 Ω	Panasonic	--	Resistor
R_{FREQ}	37.4 k Ω , 1%	Panasonic	--	Resistor
R_{SWCS}	0.005 Ω , 1%	Panasonic	ERJB1CFRO5U	Resistor
M_1 , M_2 , M_3 , M_4	Dual MOSFET: 100 V / 35 m Ω , N-ch	Infineon	IPG20N10S4L-35	Transistor

11.1 更多应用信息

器件的典型性能特征

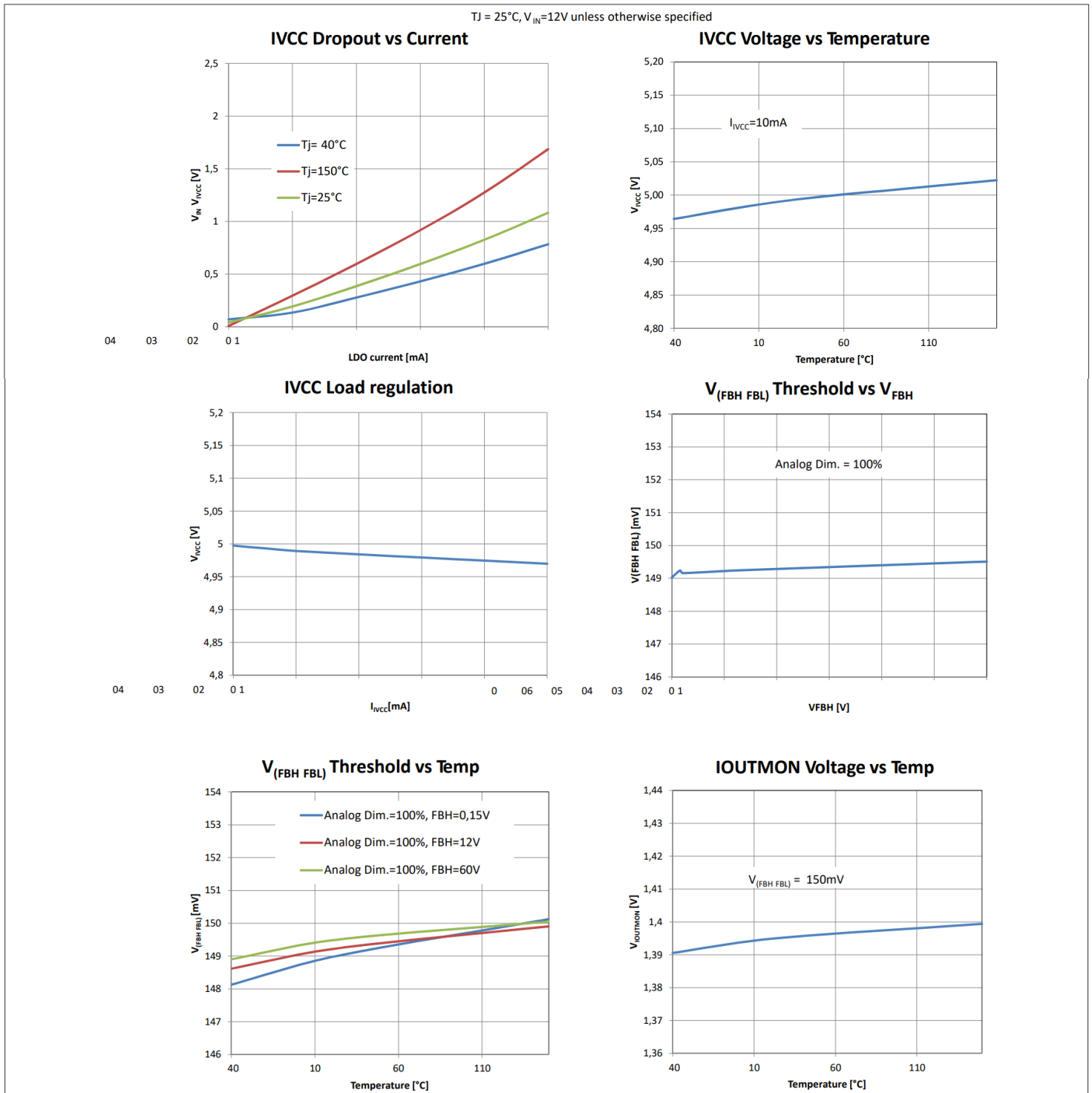


图 35 特性图 1

11 应用信息

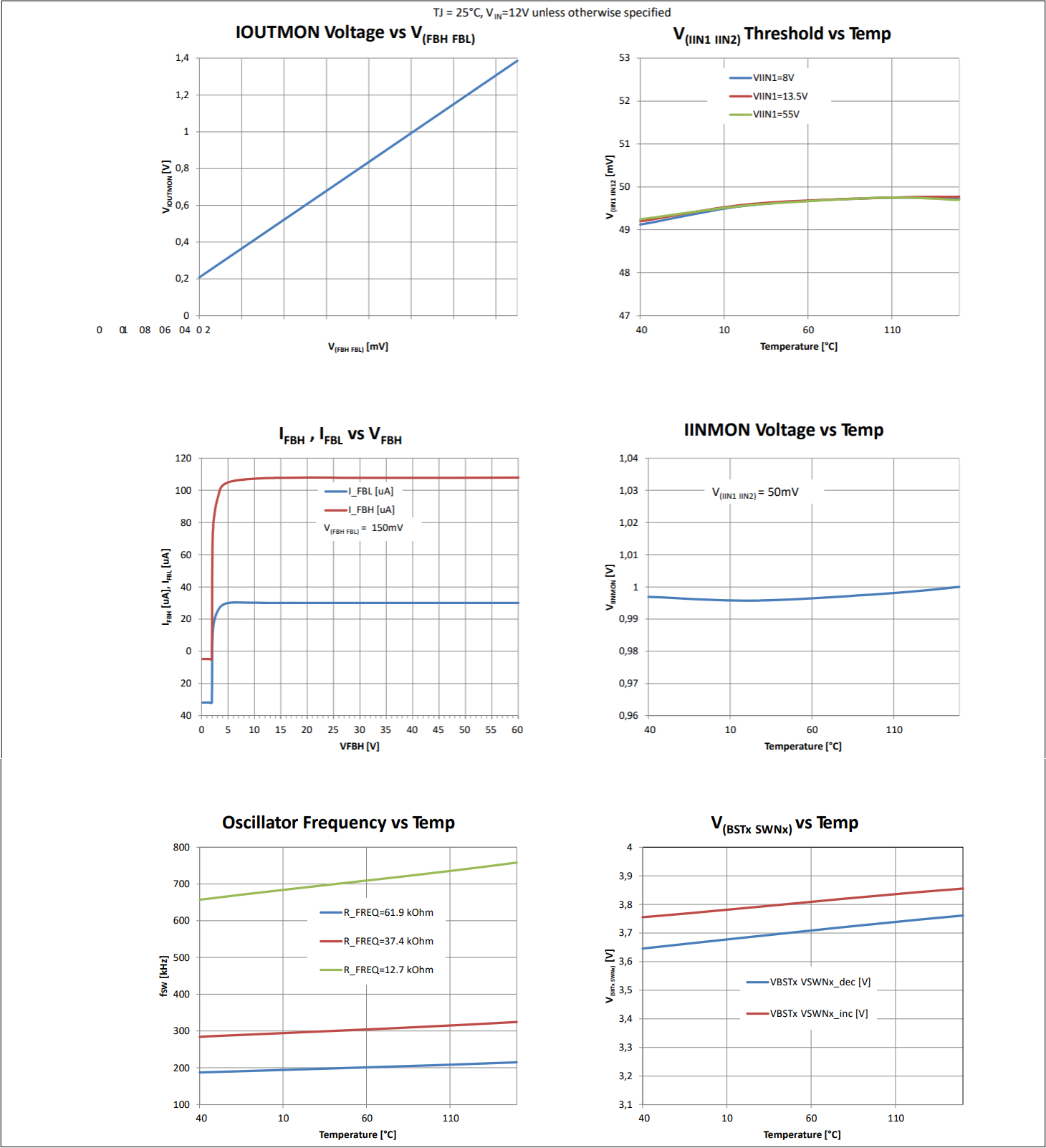


图 36 特性图 2

11 应用信息

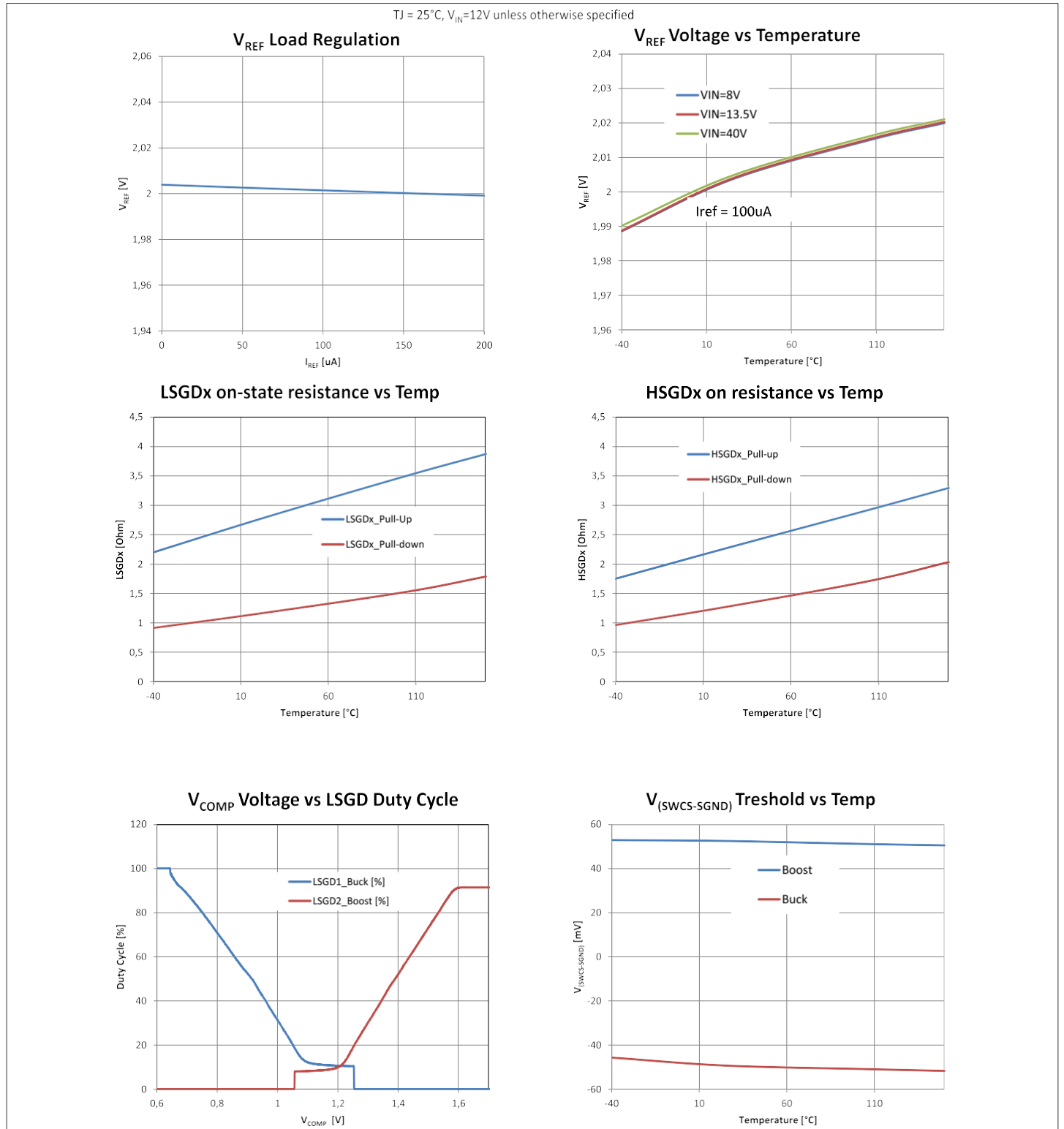


图 37 特性图 3

- 如需了解更多信息，您可以访问<http://www.infineon.com/>

12 封装外形

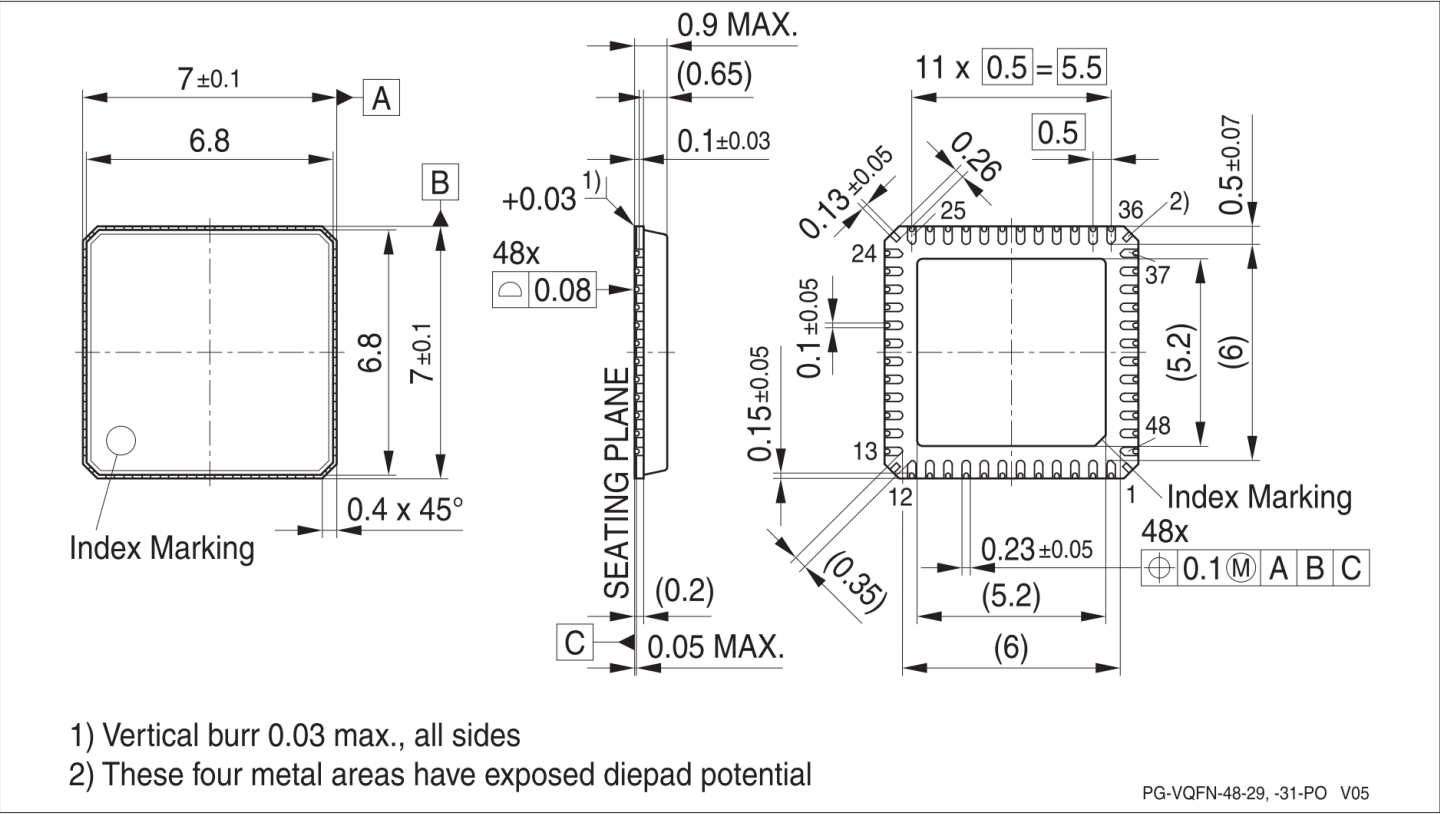


图 38 PG-VQFN-48 (带 LTI)

绿色产品 (符合 RoHS 要求)

为了满足全球客户对环保产品的要求，并遵守政府法规，该器件以绿色产品的形式提供。绿色产品符合 RoHS 标准（即，引线采用无铅涂层，并且符合 IPC/JEDEC J-STD-020 标准，适用于无铅焊接）。

有关替代封装的更多信息，请访问我们的网站：

<http://www.infineon.com/packages>.

Dimensions in mm



13 修订记录

Revision	Date	Changes
Rev. 1.00	2025-11-14	• Initial document release



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2025-12-18

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

**Do you have a question about this
document?**

Email:

erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上述合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据勘探（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。