

英飞凌 BTS7012-1EPA 智能高边功率开关

PROFET™ +2 12V

1x 12 mΩ

智能高边功率开关



RoHS



ISO 26262 ready

Package	PG-TSDSO-14
Marking	7012-1A

1 概述

潜在应用

- 适用于阻性、感性和容性负载
- 取代继电器、保险丝和分立电路
- 驱动能力适合于 8.5 A 负载以及高浪涌电流负载，如 H4 55W 灯泡或等效电子负载（例如 LED 模块）

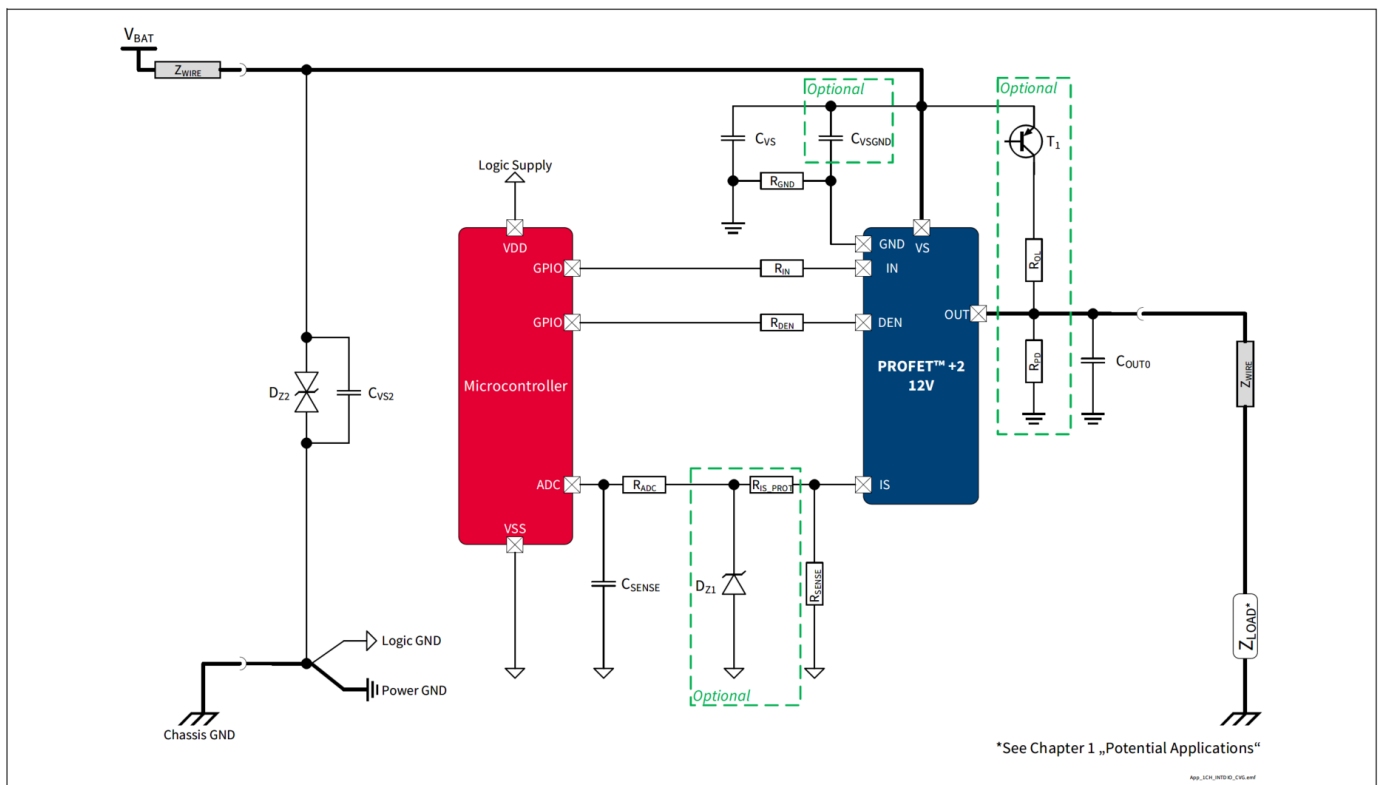
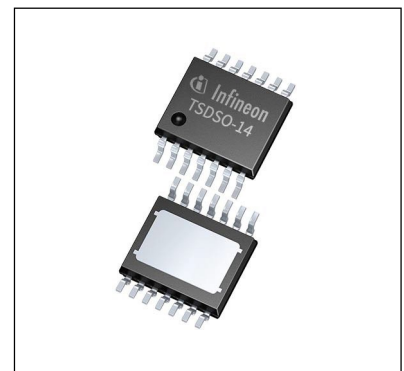


Figure 1 BTS7012-1EPA Application Diagram. Further information in [Chapter 10](#)

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

概述

基本特性

- 具有诊断和嵌入式保护功能的高边开关
- PROFET™ +2 12V 系列产品之一
- 反向连接时支持 ReverseON 功能，实现低功耗
- 逆流条件下的开启功能 (InverseON)
- 绿色产品 (符合 RoHS 标准)

保护功能

- 绝对过温保护和动态过温保护，带受控重启
- 具有智能重启控制的过流保护 (跳闸)
- 欠压关断
- 采用外部元器件的过压保护

诊断特性

- 比例负载电流检测
- ON 或者 OFF 状态下开路检测
- 短路到地和短路到电源检测

产品验证

汽车应用认证。产品符合 AEC-Q100 Grade 1 标准进行验证。

描述

BTS7012-1EPA 是一款智能高边功率开关，提供保护功能和诊断功能。该器件使用 SMART7 技术。

Table 1 Product Summary

Parameter	Symbol	Values
Minimum Operating voltage (at switch ON)	$V_{S(OP)}$	4.1 V
Minimum Operating voltage (cranking)	$V_{S(UV)}$	3.1 V
Maximum Operating voltage	V_S	28 V
Minimum Overvoltage protection ($T_J \geq 25\text{ °C}$)	$V_{DS(CLAMP)_25}$	35 V
Maximum current in Sleep mode ($T_J \leq 85\text{ °C}$)	$I_{VS(SLEEP)_85}$	0.5 μ A
Maximum operative current	$I_{GND(ACTIVE)}$	4 mA
Maximum ON-state resistance ($T_J = 150\text{ °C}$)	$R_{DS(ON)_150}$	21.5 m Ω
Nominal load current ($T_A = 85\text{ °C}$)	$I_{L(NOM)}$	8.5 A
Typical current sense ratio at $I_L = I_{L(NOM)}$	k_{ILIS}	4785

框图和术语

2 框图和术语

2.1 框图

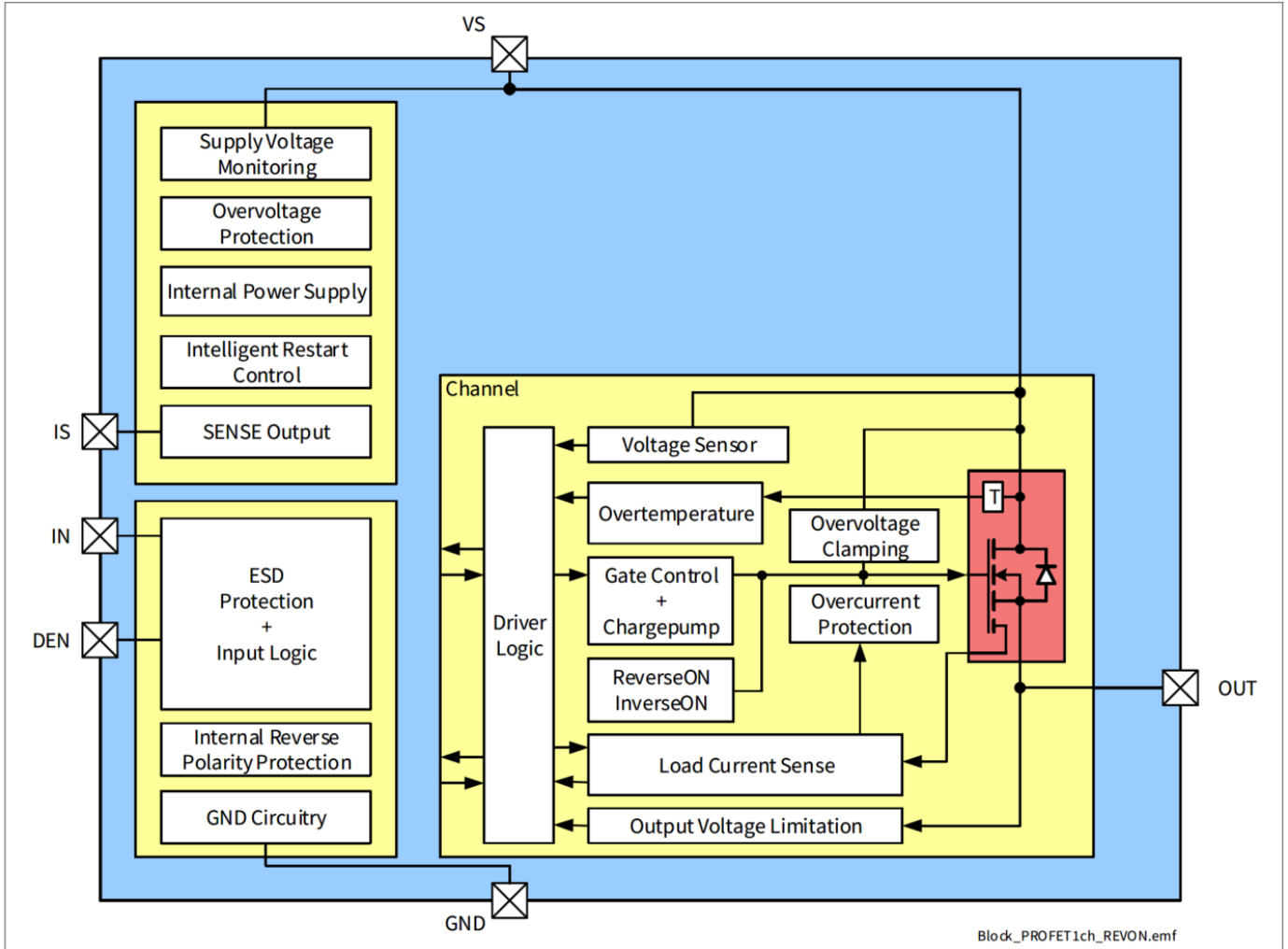


Figure 2 Block Diagram of BTS7012-1EPA

框图和术语

2.2 术语

图 3 显示了本数据手册中使用的所有术语及其正值约定。

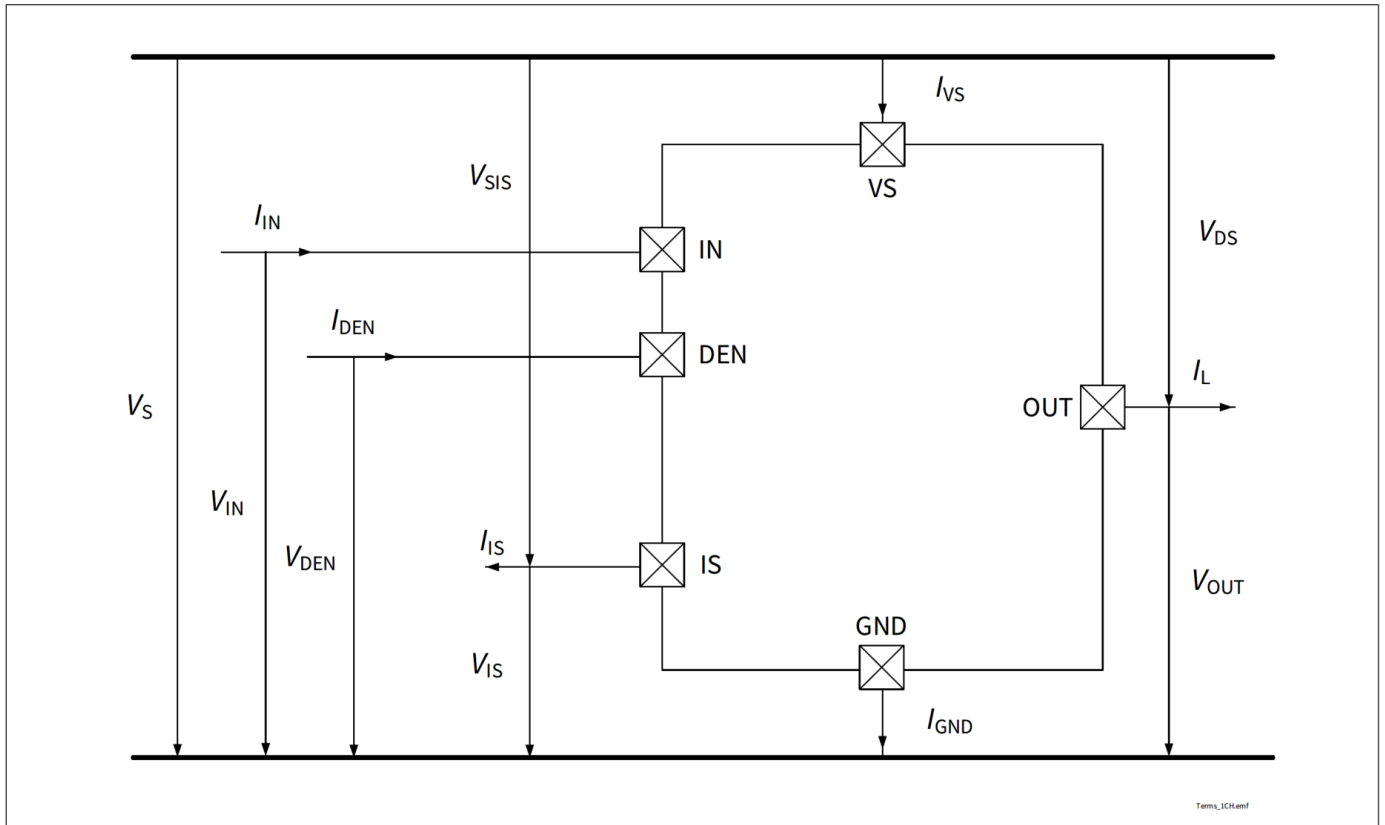


Figure 3 Voltage and Current Convention

引脚配置

3 引脚配置

3.1 引脚分配

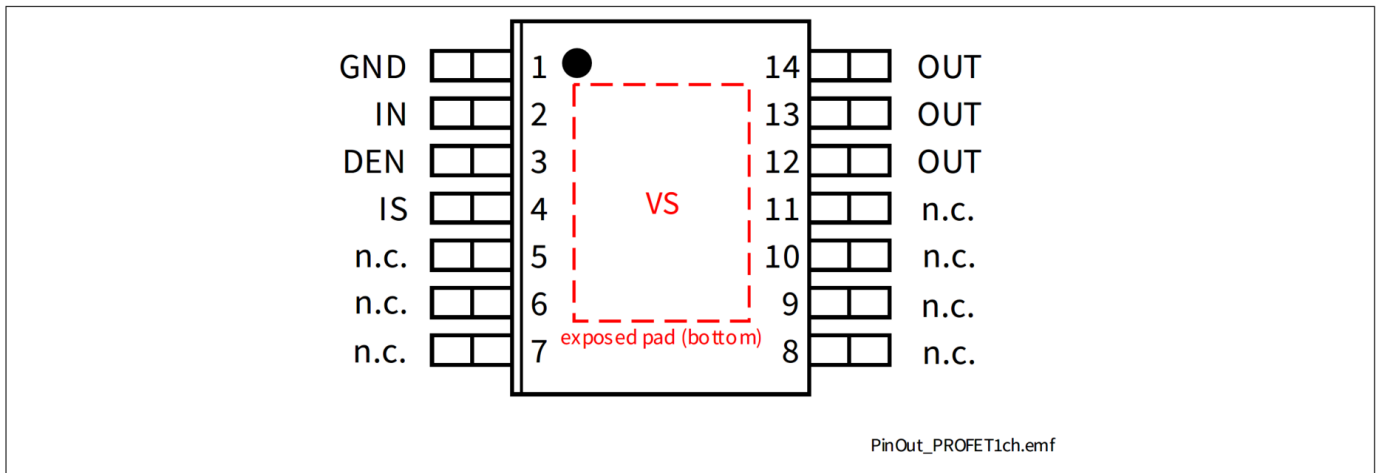


Figure 4 Pin Configuration

引脚配置

3.2 引脚定义和功能

Table 2 Pin Definition

Pin	Symbol	Function
EP	VS (exposed pad)	Supply Voltage Battery voltage
1	GND	Ground Signal ground
2	IN	Input Channel Digital signal to switch ON the channel (“high” active) If not used: connect with a 10 kΩ resistor either to GND pin or to module ground
3	DEN	Diagnostic Enable Digital signal to enable device diagnosis (“high” active) and to clear the protection counter of channel If not used: connect with a 10 kΩ resistor either to GND pin or to module ground
4	IS	SENSE current output Analog/digital signal for diagnosis If not used: left open
5-7, 8-11	n.c.	Not connected, internally not bonded
12-14	OUT	Output Protected high-side power output channel ¹⁾

1) 通道的所有输出引脚必须在 PCB 上连接在一起。通道的所有输出引脚均在内部连接在一起。PCB 走线必须设计成能够承受最大电流。

产品一般特性

4 产品一般特性

4.1 绝对最大额定值 - 通用

Table 3 Absolute Maximum Ratings¹⁾

$T_J = -40^\circ\text{C}$ 到 $+150^\circ\text{C}$; 所有电压均以地为参考, 正电流流入引脚 (除非另有规定)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Supply pins							
Power Supply Voltage	V_S	-0.3	–	28	V	–	P_4.1.0.1
Load Dump Voltage	$V_{\text{BAT(LD)}}$	–	–	35	V	suppressed Load Dump acc. to ISO16750-2 (2010). $R_f = 2 \Omega$	P_4.1.0.3
Supply Voltage for Short Circuit Protection	$V_{\text{BAT(SC)}}$	0	–	24	V	Setup acc. to AEC-Q100-012	P_4.1.0.25
Reverse Polarity Voltage	$-V_{\text{BAT(REV)}}$	–	–	16	V	$t \leq 2 \text{ min}$ $T_A = +25^\circ\text{C}$ Setup as described in Chapter 10	P_4.1.0.5
Current through GND Pin	I_{GND}	-50	–	50	mA	R_{GND} according to Chapter 10	P_4.1.0.9

Logic & control pins (Digital Input = DI)

DI = IN, DEN, DSEL

Current through DI Pin	I_{DI}	-1	–	2	mA	²⁾	P_4.1.0.14
Current through DI Pin Reverse Battery Condition	$I_{\text{DI(REV)}}$	-1	–	10	mA	²⁾ $t \leq 2 \text{ min}$	P_4.1.0.36

IS pin

Voltage at IS Pin	V_{IS}	-1.5	–	V_S	V	$I_{\text{IS}} = 10 \mu\text{A}$	P_4.1.0.16
Current through IS Pin	I_{IS}	-25	–	$I_{\text{IS(SAT),M}}$ AX	mA	–	P_4.1.0.18

Temperatures

Junction Temperature	T_J	-40	–	150	$^\circ\text{C}$	–	P_4.1.0.19
Storage Temperature	T_{STG}	-55	–	150	$^\circ\text{C}$	–	P_4.1.0.20

产品一般特性

Table 3 Absolute Maximum Ratings¹⁾ (continued)

$T_J = -40^{\circ}\text{C}$ 到 $+150^{\circ}\text{C}$; 所有电压均以地为参考, 正电流流入引脚 (除非另有规定)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
ESD Susceptibility							
ESD Susceptibility all Pins (HBM)	$V_{\text{ESD(HBM)}}$	-2	-	2	kV	HBM ³⁾	P_4.1.0.21
ESD Susceptibility OUT vs GND and VS connected (HBM)	$V_{\text{ESD(HBM)_OU T}}$	-4	-	4	kV	HBM ³⁾	P_4.1.0.22
ESD Susceptibility all Pins (CDM)	$V_{\text{ESD(CDM)}}$	-500	-	500	V	CDM ⁴⁾	P_4.1.0.23
ESD Susceptibility Corner Pins (CDM) (pins 1, 7, 8, 14)	$V_{\text{ESD(CDM)_CR N}}$	-750	-	750	V	CDM ⁴⁾	P_4.1.0.24

- 1) 未经过生产测试 - 由设计指定。
- 2) 最大允许的 V_{DI} 用于 Latch-Up 测试: 5.5 V。
- 3) 静电放电 ESD, 人体模型 “HBM”, 符合 AEC Q100-002 标准。
- 4) 静电放电 ESD, 充电模型 “CDM”, 符合 AEC Q100-011 标准。

注释

1. 超过此处所列的应力可能会对器件造成永久性损坏。长时间在绝对最大额定值条件下工作可能会影响器件的可靠性。
2. 集成的保护功能旨在防止 IC 在数据手册所述故障条件下被毁坏。故障情况被认为超出了正常工作范围。保护功能不是为了连续重复的操作而设计的。

产品一般特性

4.2 绝对最大额定值 - 功率级

4.2.1 功率级 - 12 m Ω

Table 4 Absolute Maximum Ratings¹⁾

$T_J = -40\text{ °C}$ 到 $+150\text{ °C}$ ；所有电压均以地为参考，正电流流入引脚（除非另有规定）

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Maximum Energy Dissipation Single Pulse	E_{AS}	–	–	50	mJ	$I_L = 2 \cdot I_{L(NOM)}$ $T_{J(0)} = 150\text{ °C}$ $V_S = 28\text{ V}$	P_4.2.3.5
Maximum Energy Dissipation Repetitive Pulse	E_{AR}	–	–	15	mJ	$I_L = I_{L(NOM)}$ $T_{J(0)} = 85\text{ °C}$ $V_S = 13.5\text{ V}$ 1M cycles	P_4.2.3.6
Load Current	$ I_L $	–	–	$I_{L(OVL),M}$ AX	A	–	P_4.2.3.3

1) 未经过生产测试 - 由设计指定。

4.3 工作范围

Table 5 Functional Range - Supply Voltage and Temperature¹⁾

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Supply Voltage Range for Normal Operation	$V_{S(NOR)}$	6	13.5	18	V	–	P_4.3.0.1
Lower Extended Supply Voltage Range for Operation	$V_{S(EXT,LOW)}$	3.1	–	6	V	²⁾³⁾ (parameter deviations possible)	P_4.3.0.2
Supply Voltage Range reached after Overload Protection activation leading to “Undervoltage on V_S ” condition	$V_{S(EXT,CVG)}$	–	–	3.1	V	C_{VSGND} is required when the Overload Protection is triggered (see Chapter 8.2) and the observed number of retries is different from what specified in Chapter 8.3.1	P_4.3.0.7

产品一般特性

Table 5 Functional Range - Supply Voltage and Temperature¹⁾ (continued)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Upper Extended Supply Voltage Range for Operation	$V_{S(EXT,UP)}$	18	–	28	V	³⁾ (parameter deviations possible)	P_4.3.0.3
Junction Temperature	T_J	-40	–	150	°C	–	P_4.3.0.5

1) 未经过生产测试 - 由设计指定。

2) 如果电压 V_S 减少: $V_{S(EXT,LOW),MIN} = 3.1 V$ 。如果电压 V_S 增加: $V_{S(EXT,LOW),MIN} = 4.1 V$ 。

3) 保护功能仍工作。

注释: 在工作范围内, IC 按照电路说明中的描述运行。电气特性是在电气特性表中注明的条件下定义的。

4.4 热阻

注释: 此热学数据是根据 JEDEC JESD51 标准生成的。欲了解更多信息, 请访问 www.jedec.org。

Table 6 Thermal Resistance¹⁾

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Thermal Characterization Parameter Junction-Top	Ψ_{JTOP}	–	2.5	4	K/W	²⁾	P_4.4.0.1
Thermal Resistance Junction-to-Case	R_{thJC}	–	2	3.2	K/W	²⁾ simulated at exposed pad	P_4.4.0.2
Thermal Resistance Junction-to-Ambient	R_{thJA}	–	33.3	–	K/W	²⁾	P_4.4.0.3

1) 未经过生产测试 - 由设计指定。

2) 根据 Jecdec JESD51-2,-5,-7, 在自然对流的 FR4 2s2p 板上; 产品 (芯片 + 封装) 在具有 2 个内铜层 (2 × 70 μm Cu、2 × 35 μm Cu) 的 76.2 × 114.3 × 1.5 mm 板上进行模拟。在适用的情况下, 裸露的散热焊盘下的导热过孔阵列与第一个内铜层接触。模拟是在 $T_A = 105^\circ C$ 、 $P_{DISSIPATION} = 1 W$ 条件下进行的。

产品一般特性

4.4.1 PCB 设置

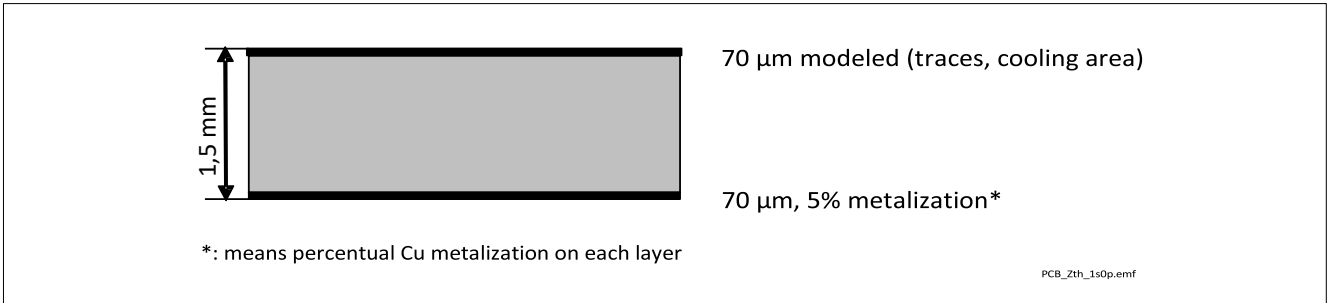


Figure 5 1s0p PCB Cross Section

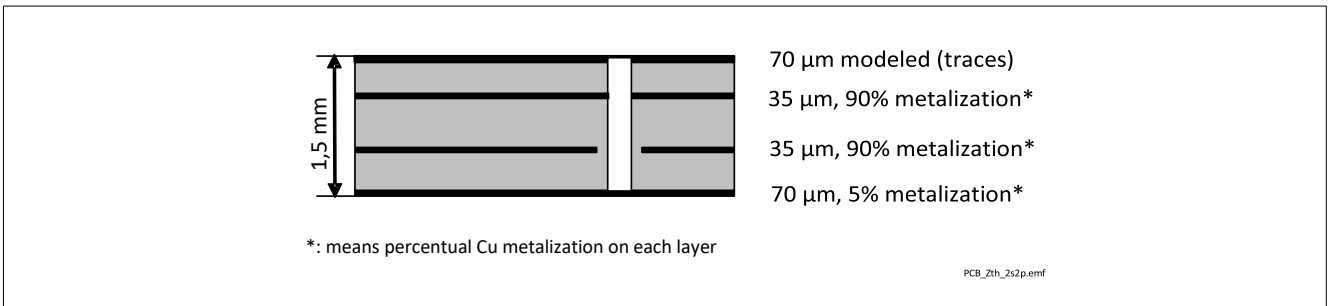


Figure 6 2s2p PCB Cross Section

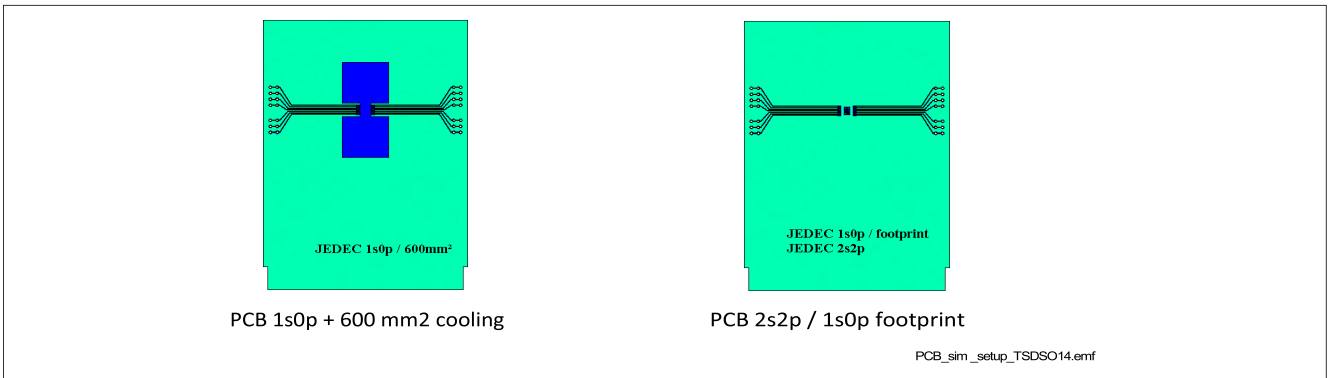


Figure 7 PCB setup for thermal simulations

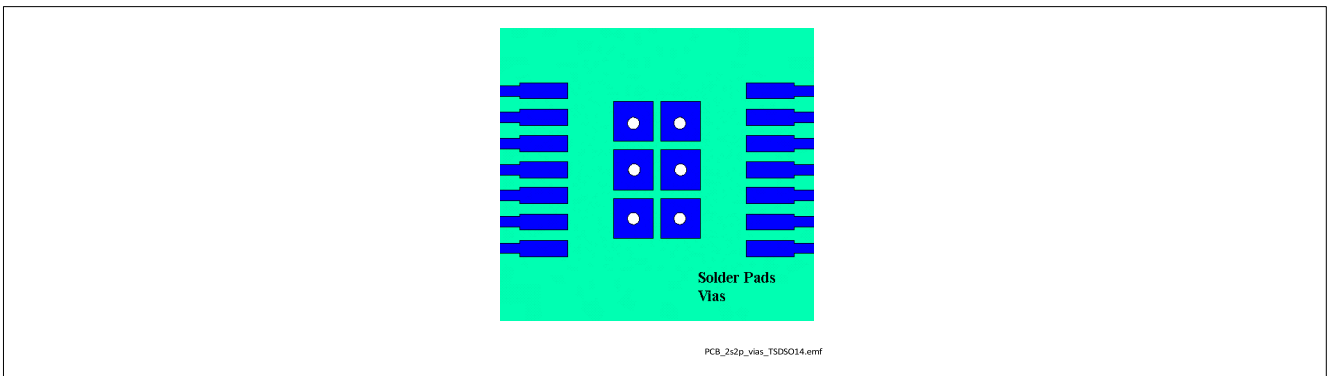


Figure 8 Thermal vias on PCB for 2s2p PCB setup

产品一般特性

4.4.2 热阻抗

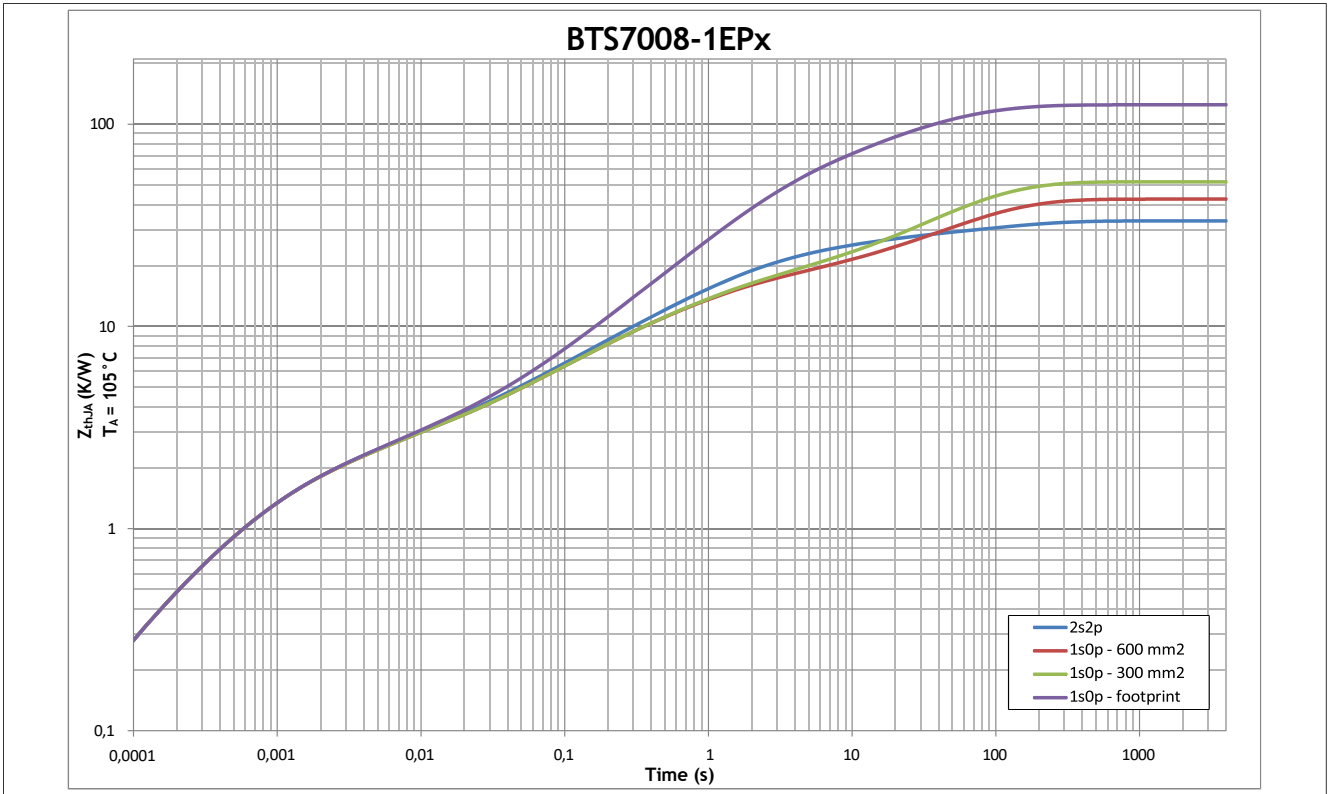


Figure 9 Typical Thermal Impedance. PCB setup according Chapter 4.4.1

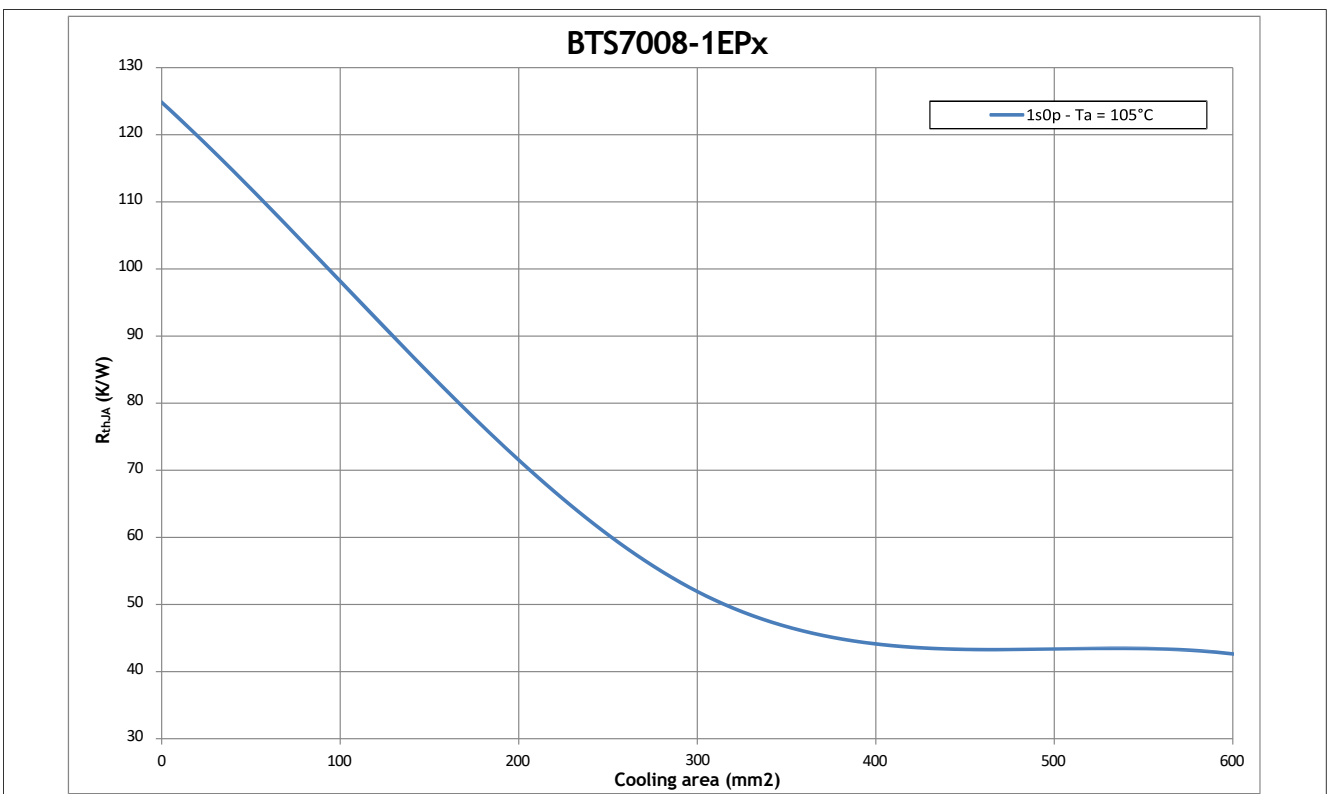


Figure 10 Thermal Resistance on 1s0p PCB with various cooling surfaces

逻辑引脚

5 逻辑引脚

该器件有 2 个数字引脚。

5.1 输入引脚 (IN)

输入引脚 IN 激活相应的输出通道。输入电路兼容 3.3V 和 5V MCU 控制器（参见 第 10 章 了解完整的应用电路框图）。输入电路的等效电路如 图 11 所示。如果不使用该引脚，则必须使用 10 kΩ 电阻将其连接到 GND 引脚或模块地。

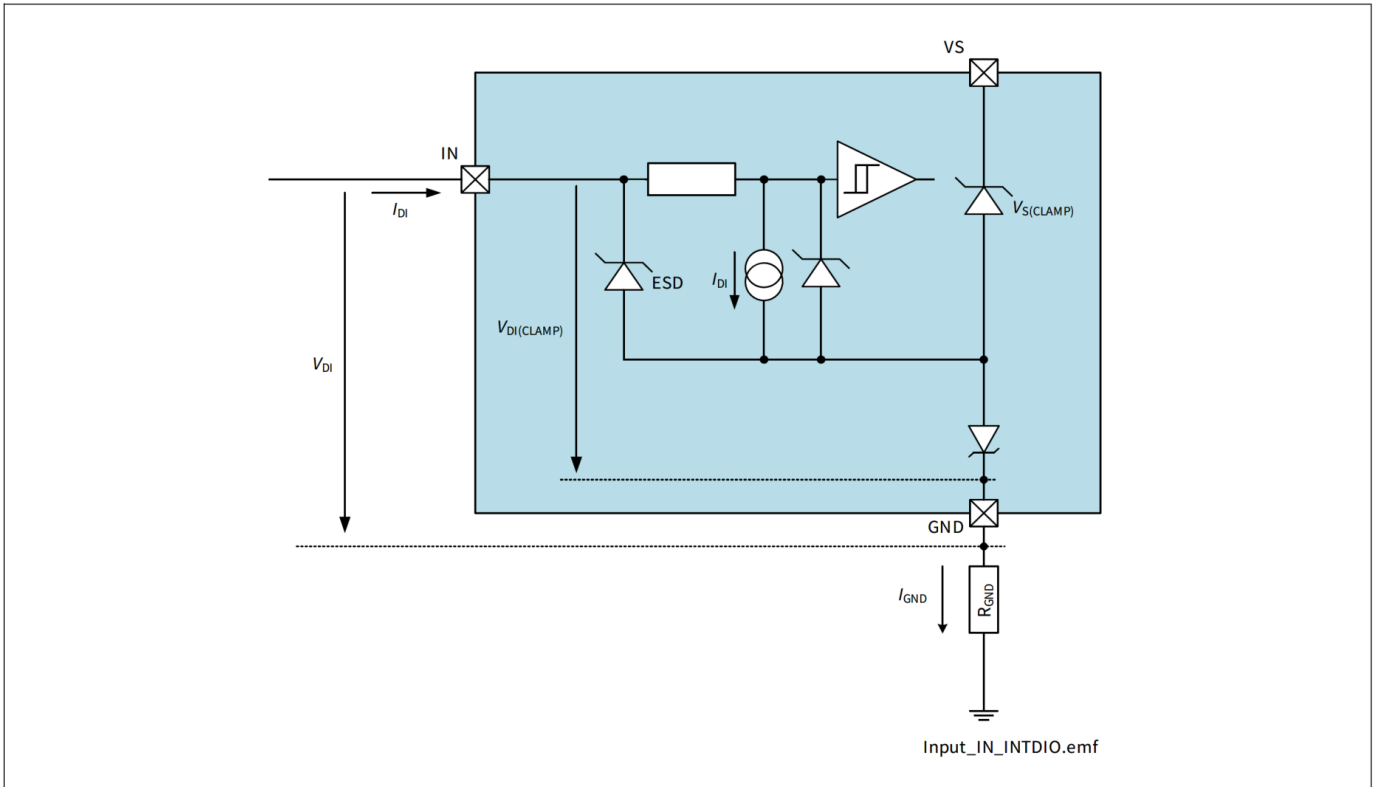


Figure 11 Input circuitry

“低电平”和“高电平”的逻辑阈值由参数 $V_{D(TH)}$ 和 $V_{D(HYS)}$ 定义。这两个值之间的关系如 图 12 所示。确保“高电平”状态所需的电压 V_{IN} 始终高于保证“低电平”状态所需的电压。

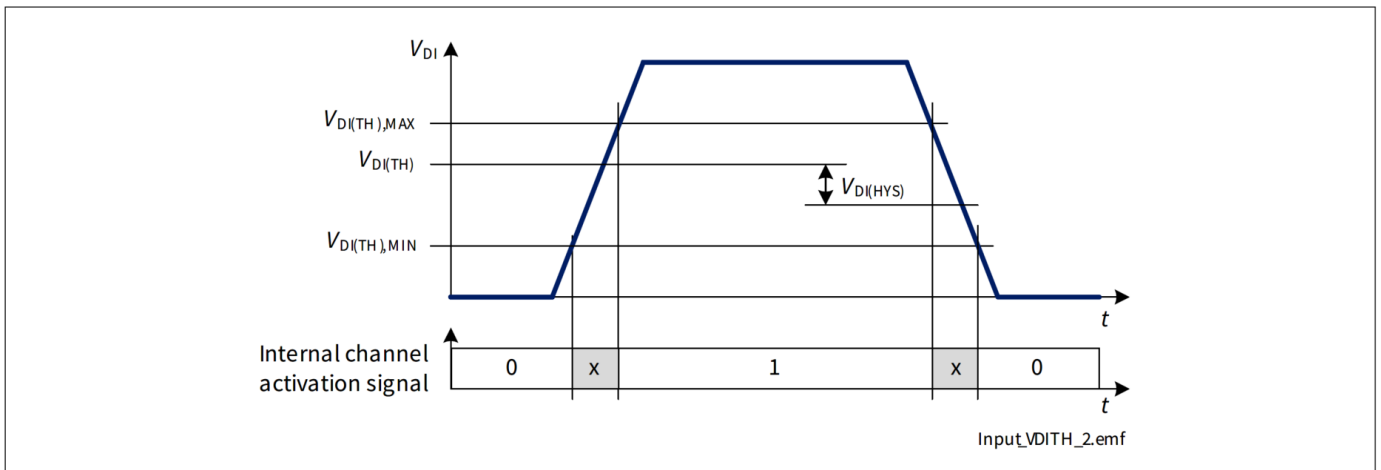


Figure 12 Input Threshold voltages and hysteresis

逻辑引脚

5.2 诊断引脚

诊断使能 (DEN) 引脚控制诊断电路和保护电路。当 DEN 引脚置位为“高电平”时，诊断是启用的（参见 [第 9.2 章](#) 了解更多详情）。当置位为“低电平”时，诊断禁用 (IS 引脚置位为高阻态)。

DEN 引脚从“高电平”到“低电平”的转变会清除通道的保护锁存器，具体取决于 IN 引脚的逻辑状态和 DEN 引脚的脉冲长度（参见 [第 8.3 章](#) 了解更多详情）。诊断引脚的内部结构与输入引脚相同。参见 [图 11](#) 了解更多详情。

5.3 电气特性逻辑引脚

$V_S = 6\text{ V}$ 到 18 V , $T_J = -40\text{ }^\circ\text{C}$ 到 $+150\text{ }^\circ\text{C}$

典型值: $V_S = 13.5\text{ V}$, $T_J = 25\text{ }^\circ\text{C}$

数字输入 (DI) 引脚 = IN, DEN

Table 7 Electrical Characteristics: Logic Pins - General

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Digital Input Voltage Threshold	$V_{DI(TH)}$	0.8	1.3	2	V	See Figure 11 and Figure 12	P_5.4.0.1
Digital Input Clamping Voltage	$V_{DI(CLAMP1)}$	–	7	–	V	¹⁾ $I_{DI} = 1\text{ mA}$ See Figure 11 and Figure 12	P_5.4.0.2
Digital Input Clamping Voltage	$V_{DI(CLAMP2)}$	6.5	7.5	8.5	V	$I_{DI} = 2\text{ mA}$ See Figure 11 and Figure 12	P_5.4.0.3
Digital Input Hysteresis	$V_{DI(HYS)}$	–	0.25	–	V	¹⁾ See Figure 11 and Figure 12	P_5.4.0.4
Digital Input Current (“high”)	$I_{DI(H)}$	2	10	25	μA	$V_{DI} = 2\text{ V}$ See Figure 11 and Figure 12	P_5.4.0.5
Digital Input Current (“low”)	$I_{DI(L)}$	2	10	25	μA	$V_{DI} = 0.8\text{ V}$ See Figure 11 and Figure 12	P_5.4.0.6

1) 未经过生产测试 - 由设计指定。

电源

6 电源

BTS7012-1EPA 由 V_S 供电，不仅用于内部逻辑，还用于功率输出级供电。具有欠压检测电路，当 V_S 电压低于欠压阈值时，该电路可禁止功率输出级的激活和诊断。

6.1 操作模式

BTS7012-1EPA 有以下操作模式：

- 休眠模式
- 活动模式
- 待机模式

操作模式之间的转换根据以下变量确定：

- IN 引脚上的逻辑电平
- DEN 引脚上的逻辑电平

状态图包括可能的跳转如 [图 13](#) 所示。BTS7012-1EPA 的行为以及一些参数可能会根据芯片的操作模式而发生变化。此外，由于监控电源 V_S 电压的欠压检测电路，同一操作模式下，可以观察到一些参数的变化。

有三个参数描述 BTS7012-1EPA 的每个操作模式：

- 输出通道状态
- 诊断状况
- V_S 引脚上的消耗电流（在睡眠模式下通过 I_{VS} 测量，其他所有工作模式下通过 I_{GND} 测量）。

[表 8](#) 显示了在不同工作模式下，电源电压 V_S 和最重要的功能（通道状态，诊断）的关系。

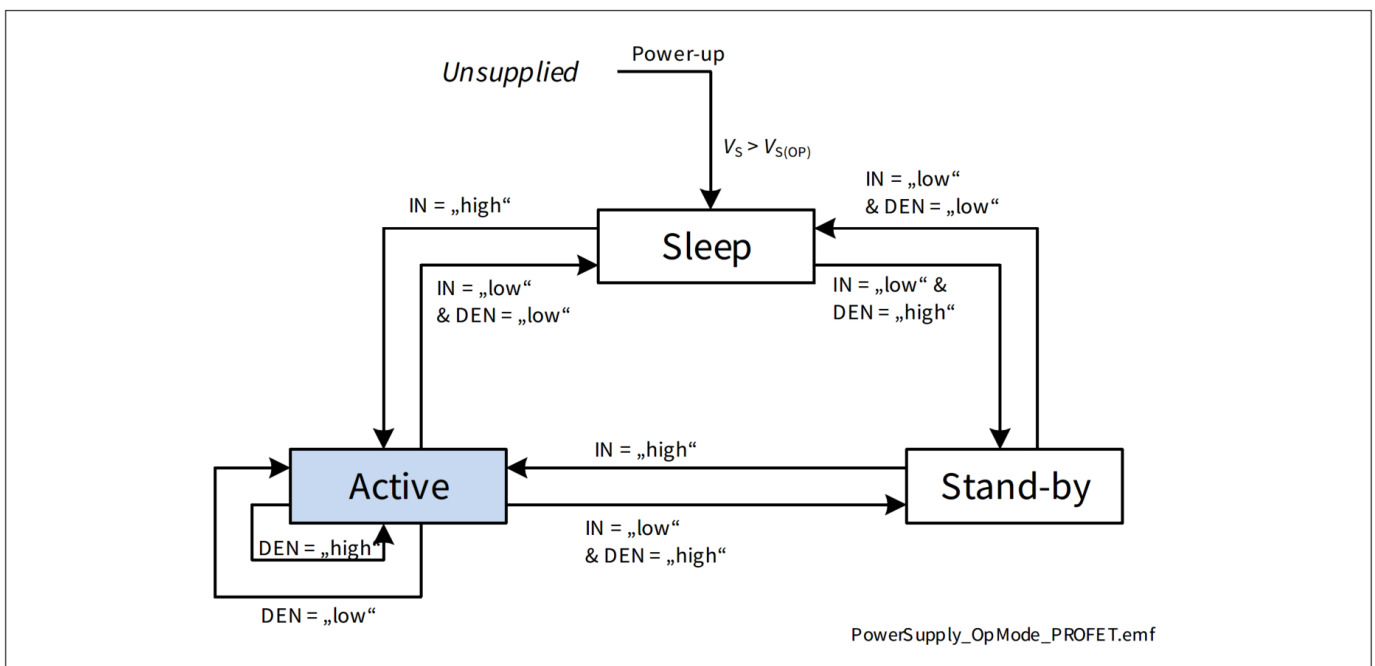


Figure 13 Operation Mode State Diagram

电源

Table 8 Device function in relation to operation modes and V_S voltage

Operative Mode	Function	V_S in undervoltage	V_S not in undervoltage
Sleep	Channel	OFF	OFF
	Diagnosis	OFF	OFF
Active	Channel	OFF	available
	Diagnosis	OFF	available in OFF and ON states
Stand-by	Channel	OFF	OFF
	Diagnosis	OFF	available in OFF state

6.1.1 未上电

在此状态下，器件要么未上电（没有电压施加到 V_S 引脚），要么供电电压低于欠压阈值。

6.1.2 上电

当上电电压 (V_S) 加到器件上时，进入上电状态。电源电压不断上升，直到高于最小工作电压 $V_{S(OP)}$ ，因此内部上电信号置位。

6.1.3 休眠模式

当所有数字输入引脚 (IN、DEN) 均置位至“低电平”时，器件处于休眠模式。当 BTS7012-1EPA 处于休眠模式时，所有输出通道均关闭。消耗电流最小（参见参数 $I_{S(SLEEP)}$ ）。当器件处于休眠模式时，没有过温或过流保护机制。仅当没有保护激活时，器件才能进入休眠模式（计数器 = 0，参见 [第 8.3.1 章](#) 了解更多详情）。

6.1.4 待机模式

当 DEN 引脚置位为“高电平”且输入引脚置位为“低电平”时，器件处于待机模式。通道处于关闭状态，可进行关断状态下负载开路诊断。根据负载工况，IS 引脚可能出现故障电流 $I_{S(FAULT)}$ 或负载开路电流 $I_{S(OLOFF)}$ 状态。在待机模式下，器件的消耗电流增加。

6.1.5 活动模式

活动模式是 BTS7012-1EPA 的正常工作模式。一旦 IN 引脚置位为“高电平”，器件就会进入活动模式。器件消耗电流由 $I_{GND(ACTIVE)}$ 指定（在 GND 引脚处测量，因为 V_S 引脚处的电流包括负载电流）。过流、过温和过压保护都是有激活的。也可以进行诊断。

电源

6.2 V_S 欠压

在 $V_{S(OP)}$ 和 $V_{S(UV)}$ 之间，欠压机制被触发。如果器件工作（在活动模式下）并且供电电压低于欠压阈值 $V_{S(UV)}$ ，则内部逻辑将关闭输出通道。

一旦供电电压 V_S 高于工作阈值 $V_{S(OP)}$ ，通道就会再次打开。重启会延迟时间 $t_{DELAY(UV)}$ ，以保护器件以防短路事件引起欠压条件（符合 AEC-Q100-012 标准），如 **图 14** 所示。

如果器件处于休眠模式，且一个输入置位为“高电平”，则当 $V_S > V_{S(OP)}$ 时，相应的通道导通，无需等待 $t_{DELAY(UV)}$ 。

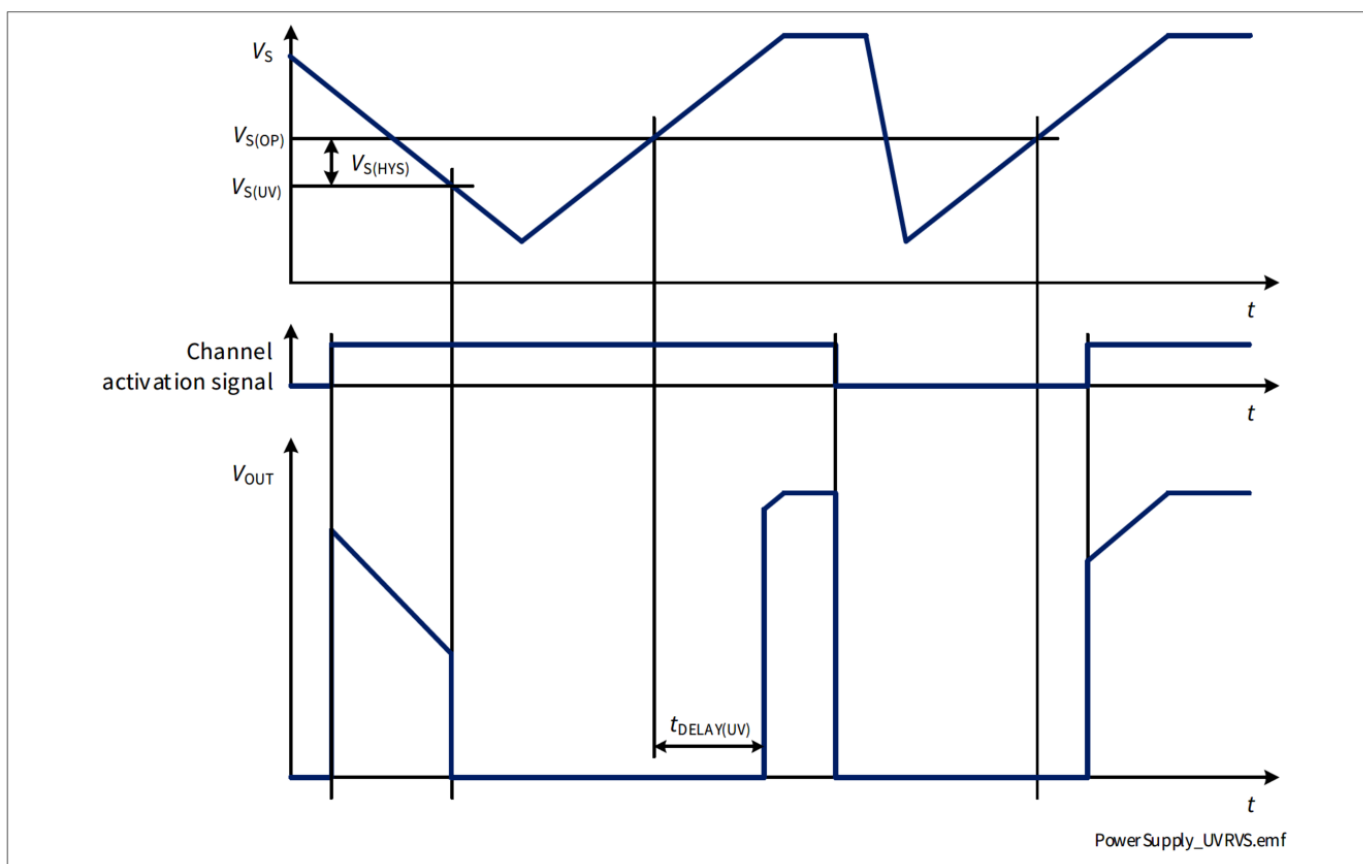


Figure 14 V_S undervoltage behavior

电源

6.3 电源电气特性

$V_S = 6\text{ V}$ 到 18 V , $T_J = -40\text{ °C}$ 到 $+150\text{ °C}$

典型值: $V_S = 13.5\text{ V}$, $T_J = 25\text{ °C}$

测试条件是典型阻性负载连接到输出 (除非另外说明) :

$R_L = 3.3\ \Omega$

Table 9 Electrical Characteristics: Power Supply - General

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
VS pin							
Power Supply Undervoltage Shutdown	$V_{S(UV)}$	1.8	2.3	3.1	V	V_S decreasing IN = "high" From $V_{DS} \leq 0.5\text{ V}$ to $V_{DS} = V_S$ See Figure 14	P_6.4.0.1
Power Supply Minimum Operating Voltage	$V_{S(OP)}$	2.0	3.0	4.1	V	V_S increasing IN = "high" From $V_{DS} = V_S$ to $V_{DS} \leq 0.5\text{ V}$ See Figure 14	P_6.4.0.3
Power Supply Undervoltage Shutdown Hysteresis	$V_{S(HYS)}$	–	0.7	–	V	¹⁾ $V_{S(OP)} - V_{S(UV)}$ See Figure 14	P_6.4.0.6
Power Supply Undervoltage Recovery Time	$t_{DELAY(UV)}$	2.5	5	7.5	ms	$dV_S/dt \leq 0.5\text{ V}/\mu\text{s}$ $V_S \geq -1\text{ V}$ See Figure 14	P_6.4.0.7
Breakdown Voltage between GND and VS Pins in Reverse Battery	$-V_{S(REV)}$	16	–	30	V	¹⁾ $I_{GND(REV)} = 7\text{ mA}$ $T_J = 150\text{ °C}$	P_6.4.0.9

1) 未经过生产测试 - 由设计指定。

电源

6.4 电源电气特性 - 产品特性

$V_S = 6\text{ V}$ 到 18 V , $T_J = -40\text{ °C}$ 到 $+150\text{ °C}$

典型值: $V_S = 13.5\text{ V}$, $T_J = 25\text{ °C}$

测试条件是典型阻性负载连接到输出 (除非另外说明):

$R_L = 3.3\ \Omega$

6.4.1 BTS7012-1EPA

Table 10 Electrical Characteristics: Power Supply BTS7012-1EPA

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Power Supply Current Consumption in Sleep Mode with Loads at $T_J \leq 85\text{ °C}$	$I_{VS(SLEEP)_85}$	–	0.01	0.5	μA	1) $V_S = 18\text{ V}$ $V_{OUT} = 0\text{ V}$ IN = DEN = “low” $T_J \leq 85\text{ °C}$	P_6.5.12.1
Power Supply Current Consumption in Sleep Mode with Loads at $T_J = 150\text{ °C}$	$I_{VS(SLEEP)_150}$	–	2.5	9	μA	$V_S = 18\text{ V}$ $V_{OUT} = 0\text{ V}$ IN = DEN = “low” $T_J = 150\text{ °C}$	P_6.5.12.2
Operating Current in Active Mode	$I_{GND(ACTIVE)}$	–	3	4	mA	$V_S = 18\text{ V}$ IN = DEN = “high”	P_6.5.12.3
Operating Current in Stand-by Mode	$I_{GND(STBY)}$	–	1.2	1.8	mA	$V_S = 18\text{ V}$ IN = “low” DEN = “high”	P_6.5.12.5

1) 未经过生产测试 - 由设计指定。

功率级

7 功率级

高边开关采用的是集成电荷泵方式的 N-Channel MOSFET。

7.1 输出导通电阻

导通电阻 $R_{DS(ON)}$ 主要取决于结温 T_J 。图 15 显示了整个 T_J 范围内 $R_{DS(ON)}$ 的变化。y 轴上的值“2”对应于在 $T_J = 150\text{ °C}$ 时测得的最大 $R_{DS(ON)}$ 值。

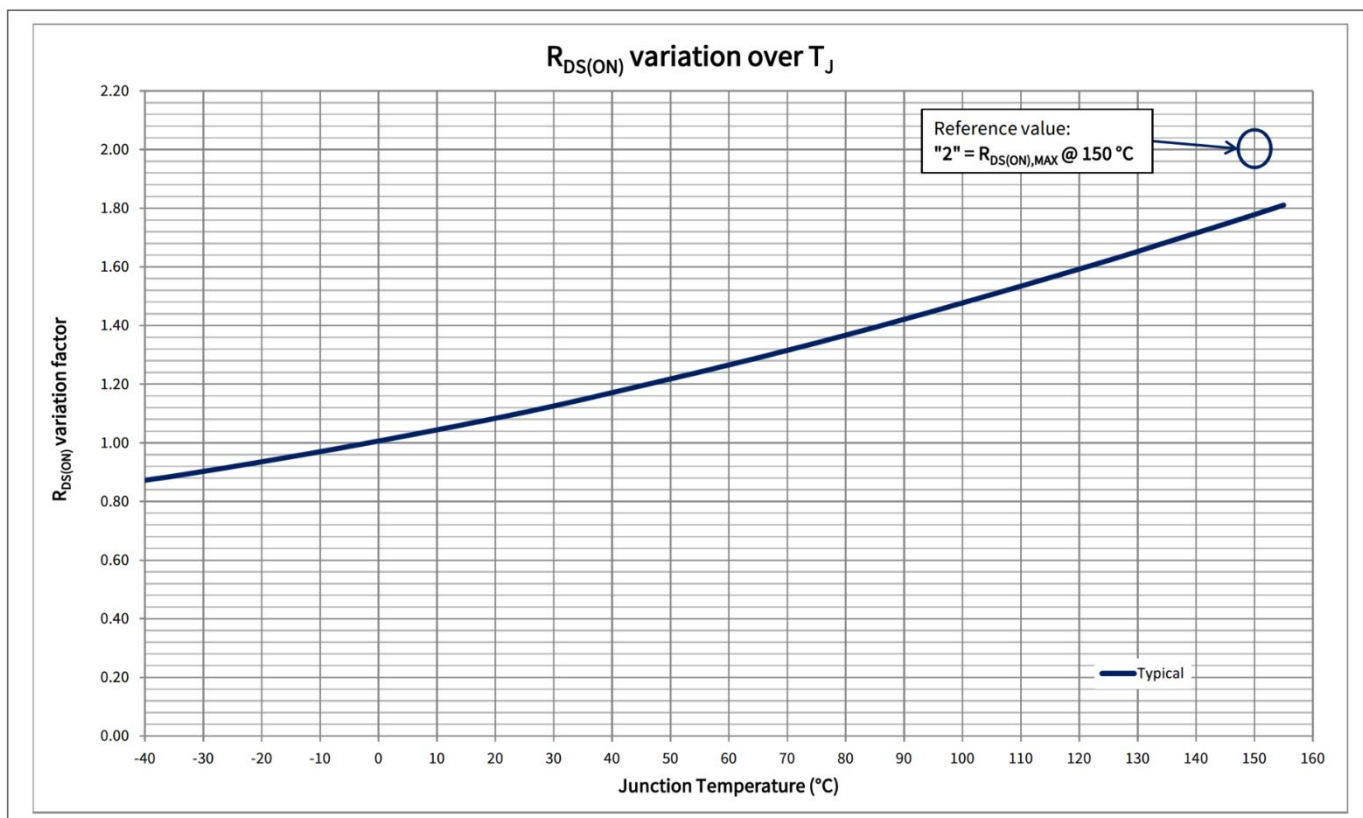


Figure 15 $R_{DS(ON)}$ variation factor

反向极性行为描述详见 [第 8.4.1 章](#)。

功率级

7.2 驱动负载

7.2.1 驱动阻性负载

当切换电阻负载时，图 16 中显示的切换时间和转换速率可以考虑。切换热值 E_{ON} 和 E_{OFF} 与负载阻抗以及时间 t_{ON} 和 t_{OFF} 成正比。

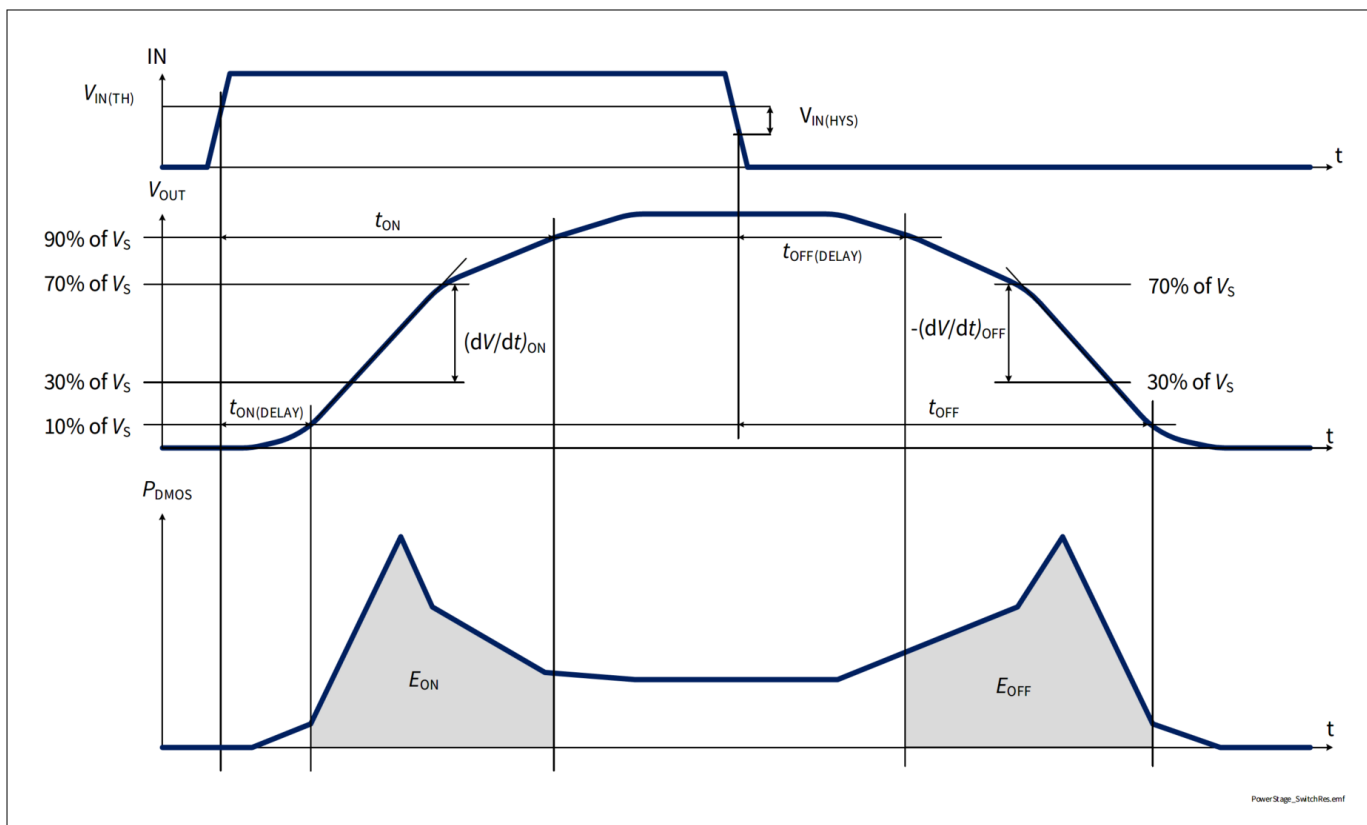


Figure 16 Switching a Resistive Load

功率级

7.2.2 驱动感性负载

当用高边开关关闭感性时，电压 V_{OUT} 降至地电位以下，因为负载打算继续驱动电流。为了防止器件因过压而损坏，采用了电压钳位机制。钳位结构限制负输出电压，使得 $V_{DS} = V_{DS(CLAMP)}$ 。图 17 显示了执行的概念图。钳位结构保护第 6.1 章中列出的所有运行模式中的器件。

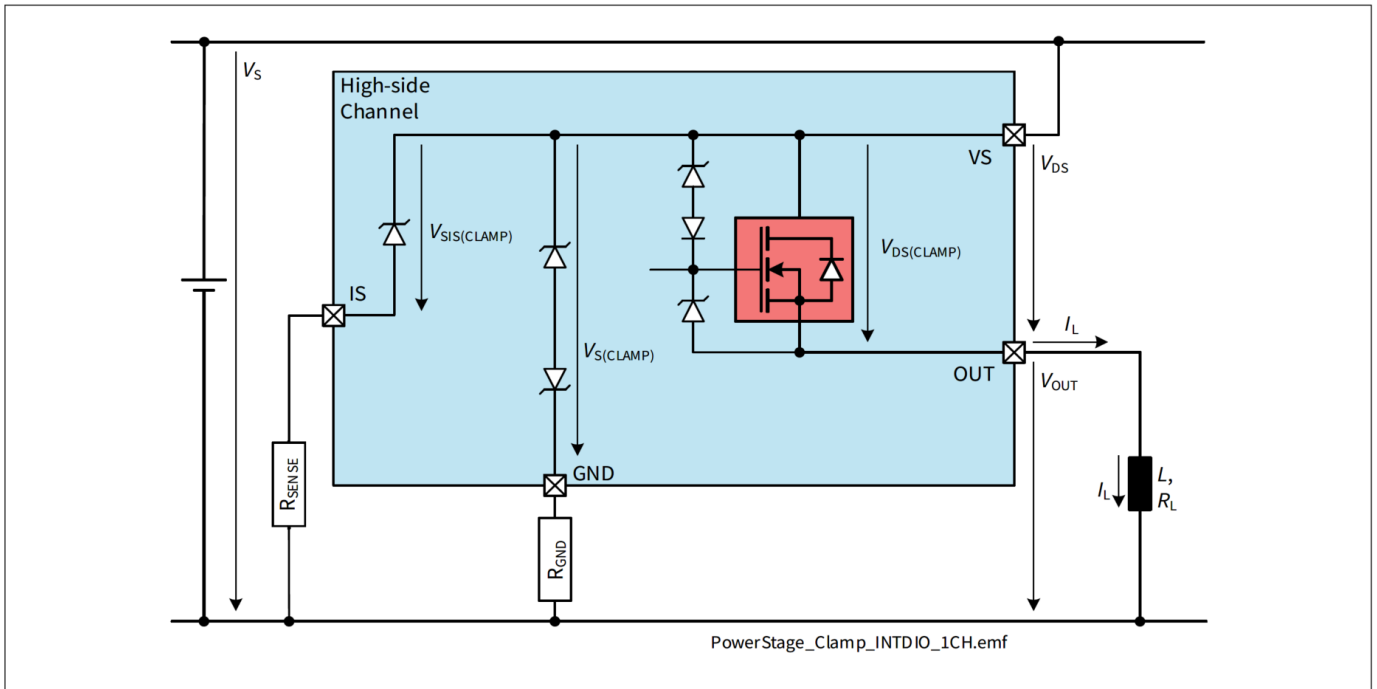


Figure 17 Output Clamp concept

在感性负载消磁过程中，热量在 BTS7012-1EPA 耗散。能量计算公式如下 (7.1)：

$$E = V_{DS(CLAMP)} \cdot \left[\frac{V_S - V_{DS(CLAMP)}}{R_L} \cdot \ln \left(1 - \frac{R_L \cdot I_L}{V_S - V_{DS(CLAMP)}} \right) + I_L \right] \cdot \frac{L}{R_L} \quad (7.1)$$

最大能量，也就是给定电流的最大电感，受到元件热设计限制。

功率级

7.2.3 输出电压限制

为了提高电流检测精度，对 V_{DS} 电压进行监控。当输出电流 I_L 减小而通道被诊断时（DEN 引脚置位至“高电平” - 参见 图 18），当 V_{DS} 等于或低于 $V_{DS(SLC)}$ 时，输出 DMOS 谐振部分放电。这会增加输出阻抗，使得即使对于非常小的输出电流， $V_{DS} = V_{DS(SLC)}$ 也是如此。 V_{DS} 增加使电流传感电路能够更有效地工作，为低范围内的输出电流提供更好的 k_{ILIS} 精度。

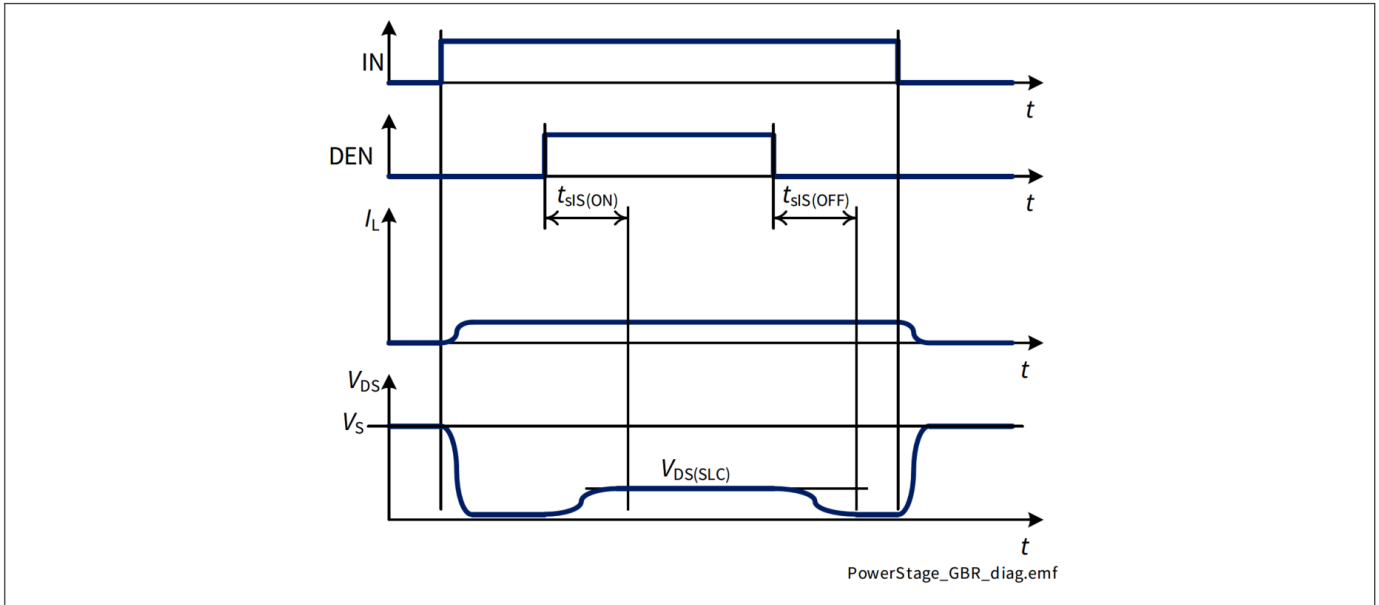


Figure 18 Output Voltage Limitation activation during diagnosis

7.3 高级开关特性

7.3.1 逆向电流行为

当 $V_{OUT} > V_S$ 时，电流 I_{INV} 流入功率输出晶体管（参见 图 19）。这种条件被称为“逆流”。

如果通道处于 OFF 状态，电流流经体二极管，产生高功率损耗。总体器件温度升高。如果通道处于 ON 状态，则可以预期 $R_{DS(INV)}$ 且输出级中的功率耗散与 $R_{DS(ON)}$ 中的正常运行相当。

在逆向电流条件下，只要 $I_{INV} < I_{L(INV)}$ ，通道就会保持开启或关闭状态。

使用 InverseON，只要 $I_{INV} < I_{L(INV)}$ ，就可以在逆向电流条件期间打开通道（参见 图 20）。

功率级

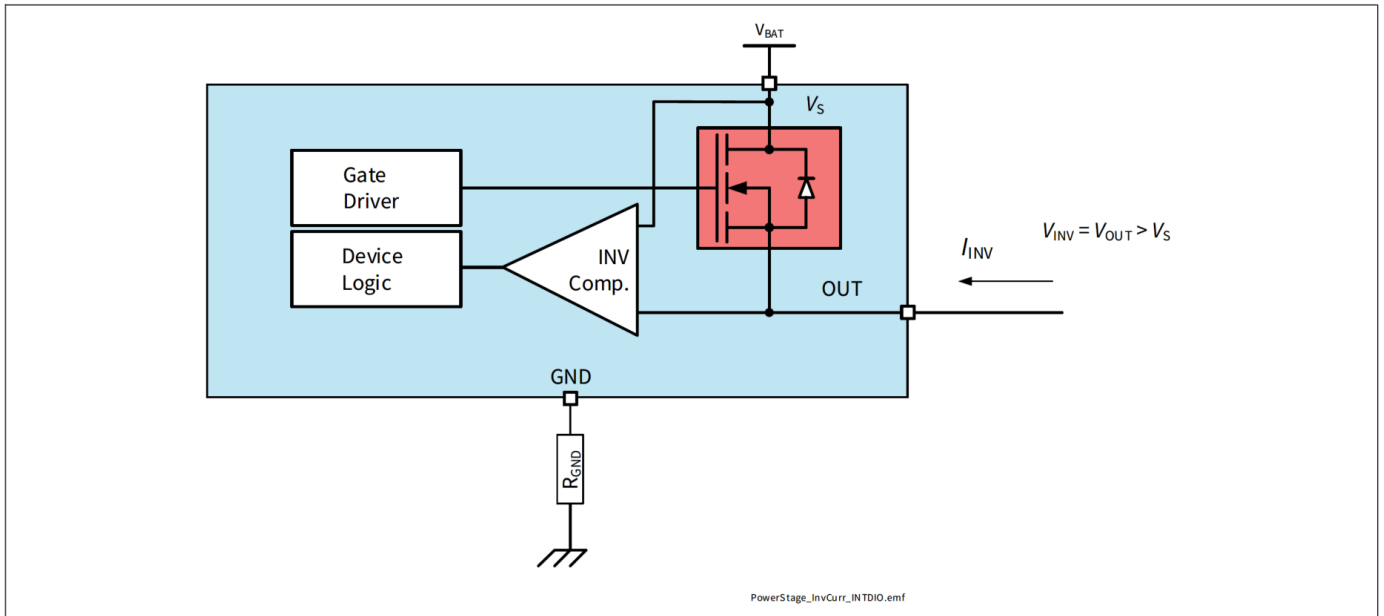


Figure 19 Inverse Current Circuitry

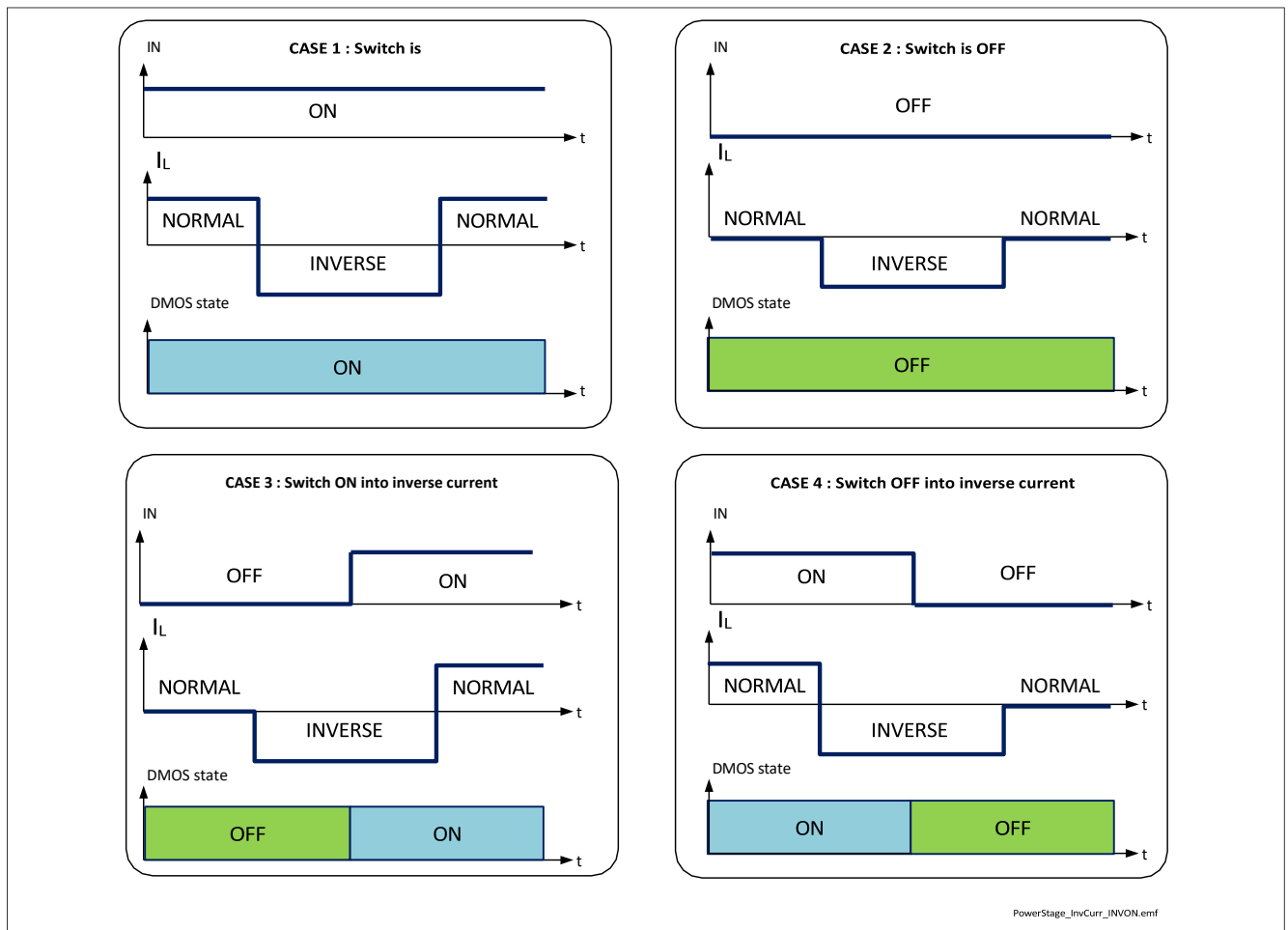


Figure 20 InverseON - Channel behavior in case of applied Inverse Current

注释： 在逆向电流期间，过温保护和过流保护等机制是禁用的。

功率级

7.3.2 H 桥配置的跨电流鲁棒性

在桥式配置中 BTS7012-1EPA 作为高边开关时（因此与低边开关配对，如 [图 21](#) 所示），低边开关输出的最大斜率必须低于 $|dV_{OUT} / dt|_o$ 。

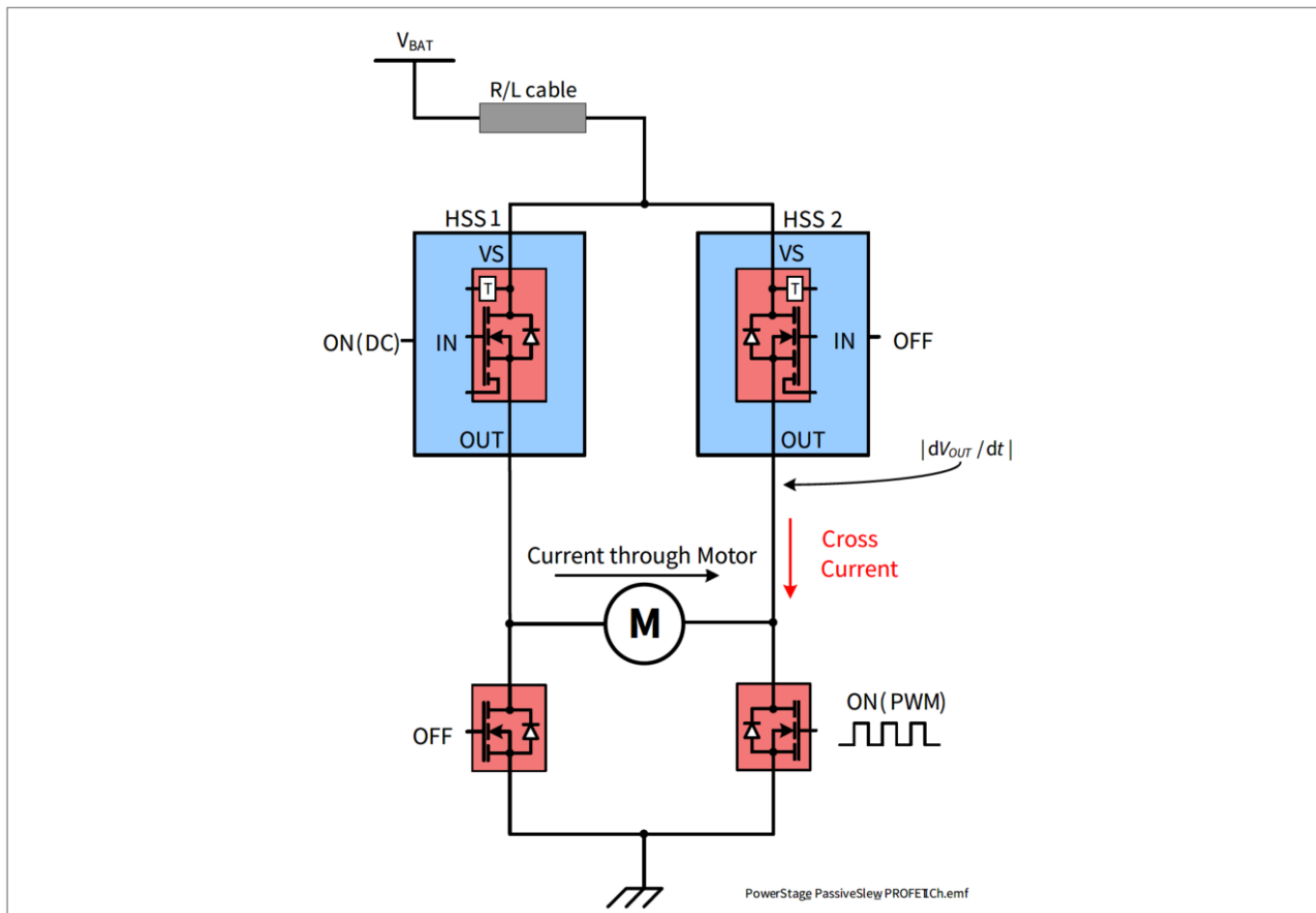


Figure 21 High-Side switch used in Bridge configuration

功率级

7.4 功率级电气特性

$V_S = 6\text{ V}$ 到 18 V , $T_J = -40\text{ °C}$ 到 $+150\text{ °C}$

典型值: $V_S = 13.5\text{ V}$, $T_J = 25\text{ °C}$

测试条件是典型阻性负载连接到输出 (除非另外说明):

$R_L = 3.3\ \Omega$

Table 11 Electrical Characteristics: Power Stages - General

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Voltages							
Drain to Source Clamping Voltage at $T_J = -40\text{ °C}$	$V_{DS(CLAMP)}_{-40}$	33	36.5	42	V	$I_L = 5\text{ mA}$ $T_J = -40\text{ °C}$ See Figure 17	P_7.4.0.1
Drain to Source Clamping Voltage at $T_J \geq 25\text{ °C}$	$V_{DS(CLAMP)}_{25}$	35	38	44	V	¹⁾ $I_L = 5\text{ mA}$ $T_J \geq 25\text{ °C}$ See Figure 17	P_7.4.0.2

1) 测试温度 $T_J = 150\text{ °C}$ 。

7.4.1 电气特性功率级 - PROFET™

Table 12 Electrical Characteristics: Power Stages - PROFET™

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Timings							
Switch-ON Delay	$t_{ON(Delay)}$	10	35	60	μs	$V_S = 13.5\text{ V}$ $V_{OUT} = 10\% V_S$ See Figure 16	P_7.4.1.1
Switch-OFF Delay	$t_{OFF(Delay)}$	10	25	50	μs	$V_S = 13.5\text{ V}$ $V_{OUT} = 90\% V_S$ See Figure 16	P_7.4.1.2
Switch-ON Time	t_{ON}	30	60	110	μs	$V_S = 13.5\text{ V}$ $V_{OUT} = 90\% V_S$ See Figure 16	P_7.4.1.3
Switch-OFF Time	t_{OFF}	15	50	100	μs	$V_S = 13.5\text{ V}$ $V_{OUT} = 10\% V_S$ See Figure 16	P_7.4.1.4
Switch-ON/OFF Matching $t_{ON} - t_{OFF}$	Δt_{sw}	-20	20	60	μs	$V_S = 13.5\text{ V}$	P_7.4.1.5

功率级

Table 12 Electrical Characteristics: Power Stages - PROFET™ (continued)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Voltage Slope							
Switch-ON Slew Rate	$(dV/dt)_{ON}$	0.3	0.6	0.9	V/μs	$V_S = 13.5\text{ V}$ $V_{OUT} = 30\%$ to 70% of V_S See Figure 16	P_7.4.1.6
Switch-OFF Slew Rate	$-(dV/dt)_{OFF}$	0.3	0.6	0.9	V/μs	$V_S = 13.5\text{ V}$ $V_{OUT} = 70\%$ to 30% of V_S See Figure 16	P_7.4.1.7
Slew Rate Matching $(dV/dt)_{ON} - (dV/dt)_{OFF}$	$\Delta(dV/dt)_{SW}$	-0.15	0	0.15	V/μs	$V_S = 13.5\text{ V}$	P_7.4.1.8
Voltages							
Output Voltage Drop Limitation at Small Load Currents	$V_{DS(SLC)}$	2	7	18	mV	¹⁾ DEN = "high" $I_L = I_{L(OL)} = 20\text{ mA}$ See Figure 18	P_7.4.1.9

1) 未经过生产测试 - 由设计指定。

7.5 电气特性 - 功率输出级

$V_S = 6\text{ V}$ 到 18 V , $T_J = -40\text{ °C}$ 到 $+150\text{ °C}$

典型值: $V_S = 13.5\text{ V}$, $T_J = 25\text{ °C}$

测试条件是典型阻性负载连接到输出 (除非另外说明) :

$R_L = 3.3\ \Omega$

7.5.1 功率输出级 - 12 mΩ

Table 13 Electrical Characteristics: Power Stages - 12 mΩ

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Output characteristics							
ON-State Resistance at $T_J = 25\text{ °C}$	$R_{DS(ON)_25}$	-	11.5	-	mΩ	¹⁾ $T_J = 25\text{ °C}$	P_7.5.3.1
ON-State Resistance at $T_J = 150\text{ °C}$	$R_{DS(ON)_150}$	-	-	21.5	mΩ	$T_J = 150\text{ °C}$ $I_L = 4\text{ A}$	P_7.5.3.2
ON-State Resistance in Cranking	$R_{DS(ON)_CRANK}$	-	-	26	mΩ	$T_J = 150\text{ °C}$ $V_S = 3.1\text{ V}$ $I_L = 1.5\text{ A}$	P_7.5.3.3

功率级

Table 13 Electrical Characteristics: Power Stages - 12 mΩ (continued)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
ON-State Resistance in Inverse Current at $T_J = 25\text{ °C}$	$R_{DS(INV)_25}$	–	12.5	–	mΩ	¹⁾ $T_J = 25\text{ °C}$ $V_S = 13.5\text{ V}$ $I_L = -4\text{ A}$ DEN = “low” see Figure 19	P_7.5.3.4
ON-State Resistance in Inverse Current at $T_J = 150\text{ °C}$	$R_{DS(INV)_150}$	–	–	26	mΩ	$T_J = 150\text{ °C}$ $V_S = 13.5\text{ V}$ $I_L = -4\text{ A}$ DEN = “low” see Figure 19	P_7.5.3.5
ON-State Resistance in Reverse Polarity at $T_J = 25\text{ °C}$	$R_{DS(REV)_25}$	–	12.5	–	mΩ	¹⁾ $T_J = 25\text{ °C}$ $V_S = -13.5\text{ V}$ $I_L = -4\text{ A}$ $R_{SENSE} = 1.2\text{ k}\Omega$	P_7.5.3.6
ON-State Resistance in Reverse Polarity at $T_J = 150\text{ °C}$	$R_{DS(REV)_150}$	–	–	44	mΩ	$T_J = 150\text{ °C}$ $V_S = -13.5\text{ V}$ $I_L = -4\text{ A}$ $R_{SENSE} = 1.2\text{ k}\Omega$	P_7.5.3.7
Nominal Load Current per Channel (all Channels Active)	$I_{L(NOM)}$	–	8.5	–	A	¹⁾ $T_A = 85\text{ °C}$ $T_J \leq 150\text{ °C}$	P_7.5.3.8
Output Leakage Current at $T_J \leq 85\text{ °C}$	$I_{L(OFF)_85}$	–	0.01	0.5	μA	¹⁾ $V_{OUT} = 0\text{ V}$ $V_{IN} = \text{“low”}$ $T_A \leq 85\text{ °C}$	P_7.5.3.9
Output Leakage Current at $T_J = 150\text{ °C}$	$I_{L(OFF)_150}$	–	2.2	6	μA	$V_{OUT} = 0\text{ V}$ $V_{IN} = \text{“low”}$ $T_A = 150\text{ °C}$	P_7.5.3.10
Inverse Current Capability	$I_{L(INV)}$	–	8.5	–	A	¹⁾ $V_S < V_{OUT}$ IN = “high” see Figure 19	P_7.5.3.11

Voltage Slope

Passive Slew Rate (e.g. for Half Bridge Configuration)	$ dV_{OUT}/dt $	–	–	10	V/μs	¹⁾ $V_S = 13.5\text{ V}$ see Figure 21	P_7.5.3.12
--	-----------------	---	---	----	------	---	------------

Voltages

Drain Source Diode Voltage	$ V_{DS(DIODE)} $	–	650	700	mV	$I_L = -190\text{ mA}$ $T_J = 150\text{ °C}$	P_7.5.3.13
----------------------------	-------------------	---	-----	-----	----	---	------------

功率级

Table 13 Electrical Characteristics: Power Stages - 12 mΩ (continued)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Switching Energy							
Switch-ON Energy	E_{ON}	-	0.4	-	mJ	¹⁾ $V_S = 18\text{ V}$ see Figure 16	P_7.5.3.14
Switch-OFF Energy	E_{OFF}	-	0.55	-	mJ	¹⁾ $V_S = 18\text{ V}$ see Figure 16	P_7.5.3.15

1) 未经过生产测试 - 由设计指定。

保护

8 保护

BTS7012-1EPA 具有过温保护、过流保护、反向电池（带 ReverseON）和过压保护。当器件未处于睡眠模式时，过温和过流保护起作用。过压保护在所有操作模式下都起作用。当 GND 和 VS 引脚反向供电时，反向电池保护起作用。

8.1 过温保护

该器件包含通道的绝对温度保护电路 ($T_{J(ABS)}$) 和动态温度保护电路 ($T_{J(DYN)}$)。当结温 T_J 升高到超过这两个阈值之一 ($T_{J(ABS)}$ 或 $T_{J(DYN)}$) 时，过热通道将被关闭以防止损坏。通道将保持关闭状态，直到结温达到表 14 中描述的“重启”条件。其行为如图 22（绝对过温保护）和图 23（动态过温保护）所示。 $T_{J(REF)}$ 是动态温度保护的基准温度。

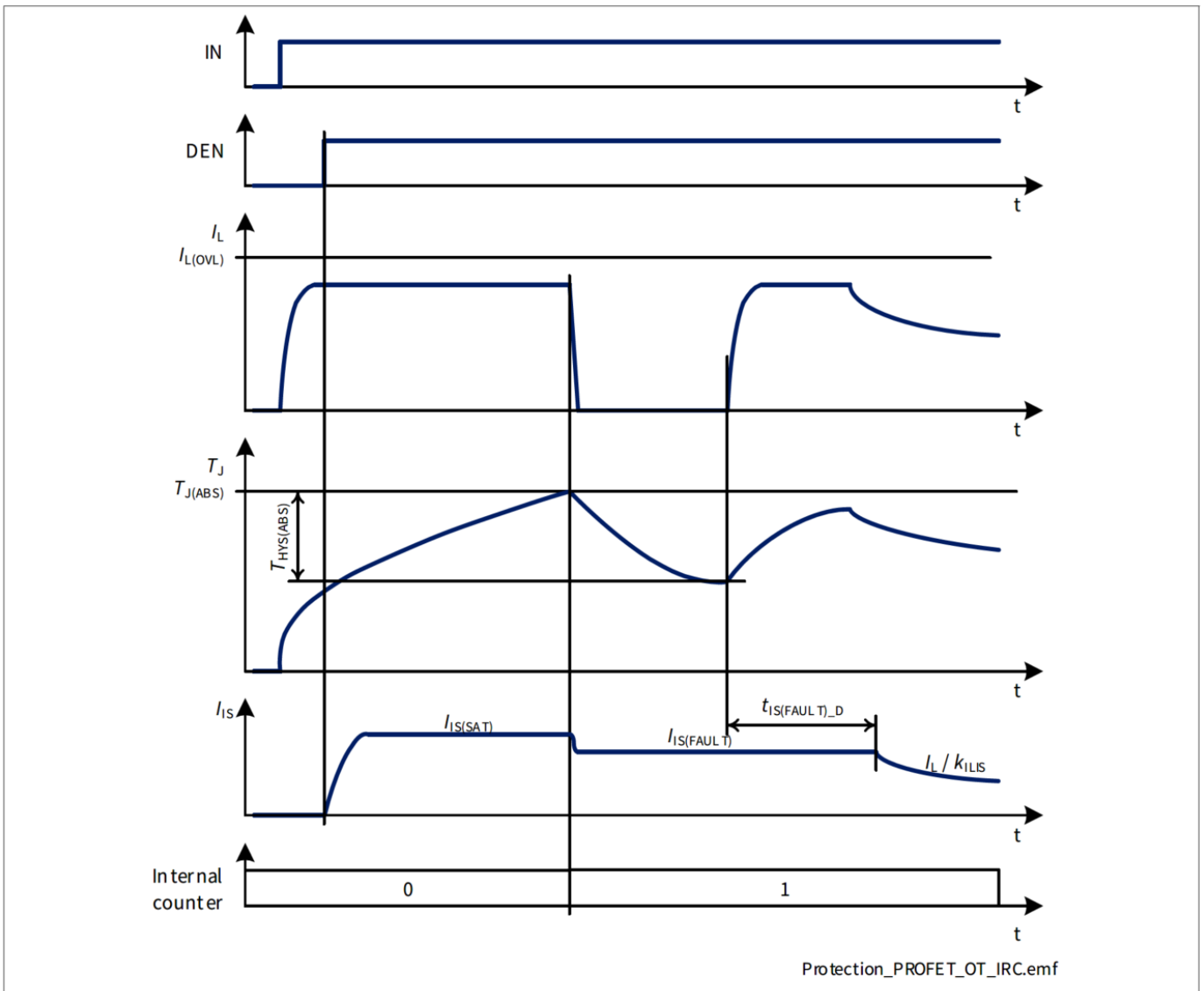


Figure 22 Overtemperature Protection (Absolute)

保护

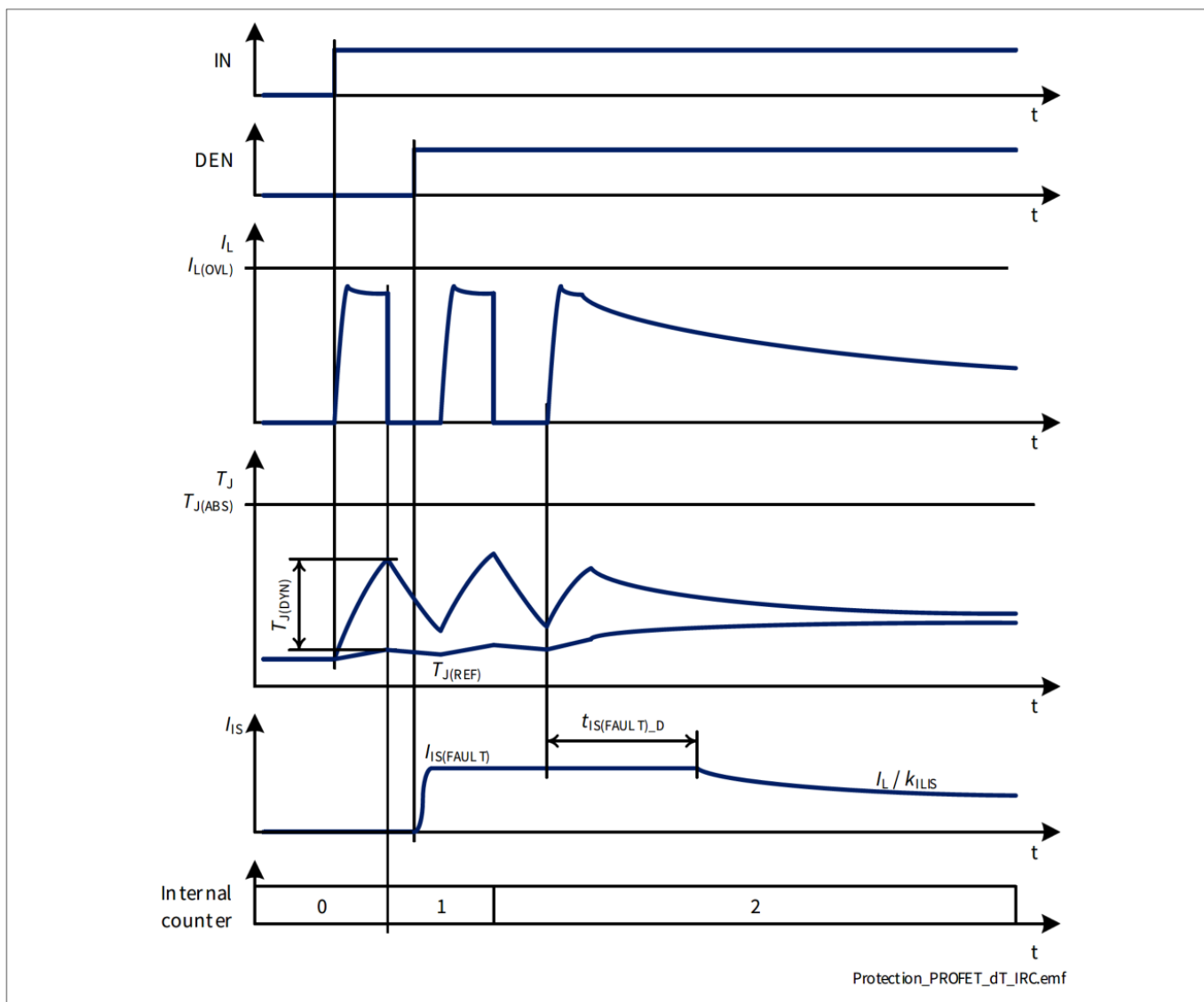


Figure 23 Overtemperature Protection (Dynamic)

当过温保护电路允许通道再次开启时，将执行 [第 8.3 章](#) 中描述的重启策略。

保护

8.2 过载保护

BTS7012-1EPA 具有过流或对地短路保护功能。两个过流保护阈值定义（参见 图 24）并根据功率 DMOS 两端的 V_{DS} 电压自动切换：

- $I_{L(OVL0)}$ when $V_{DS} < 13\text{ V}$
- $I_{L(OVL1)}$ when $V_{DS} > 22\text{ V}$

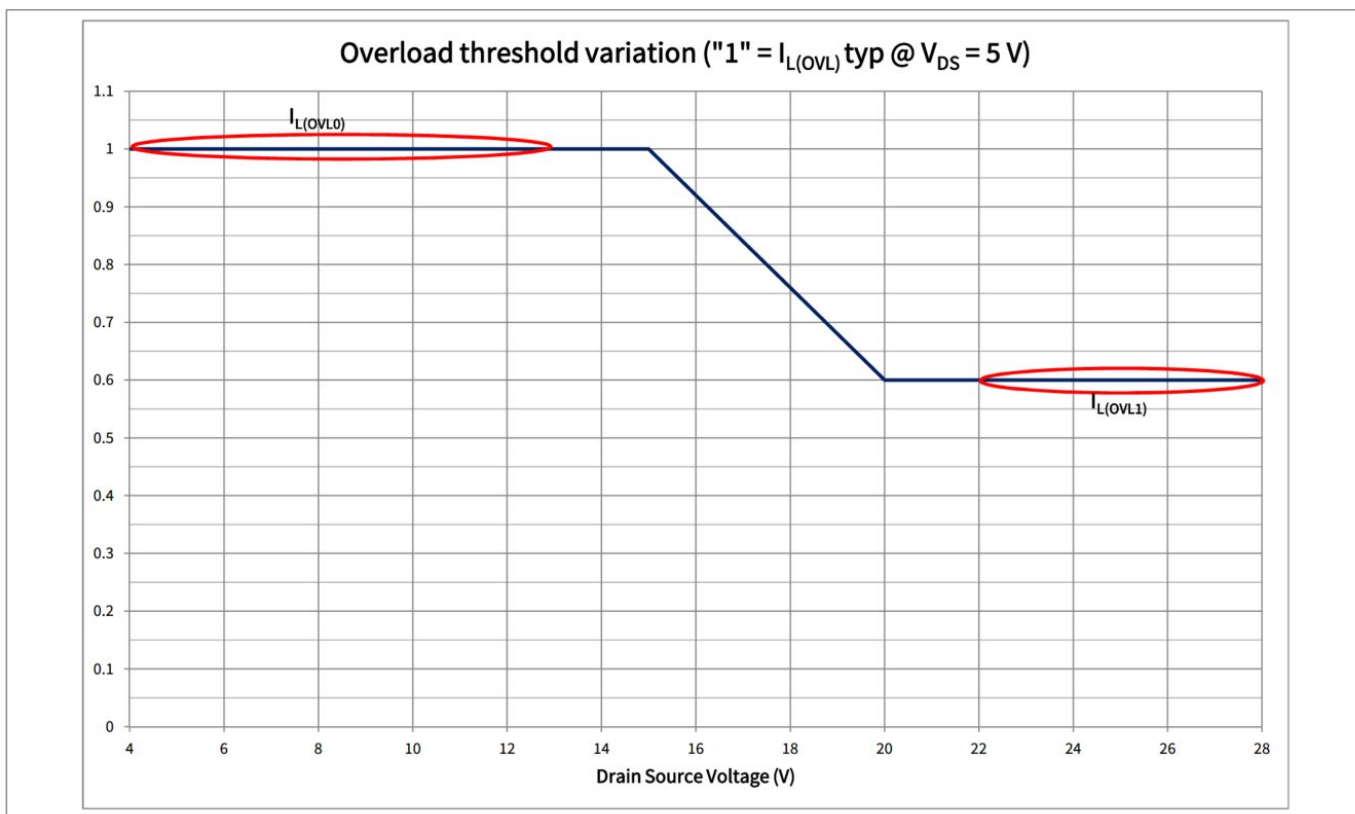


Figure 24 Overload Current Thresholds variation with V_{DS}

为了在低温下允许更高的冲击电流，过流保护阈值在低温下设置为最大值，并随着 T_J 的增加而减小（参见 图 25）。 $I_{L(OVL0)}$ 典型值在结温高达 +75 °C 时保持不变。

保护

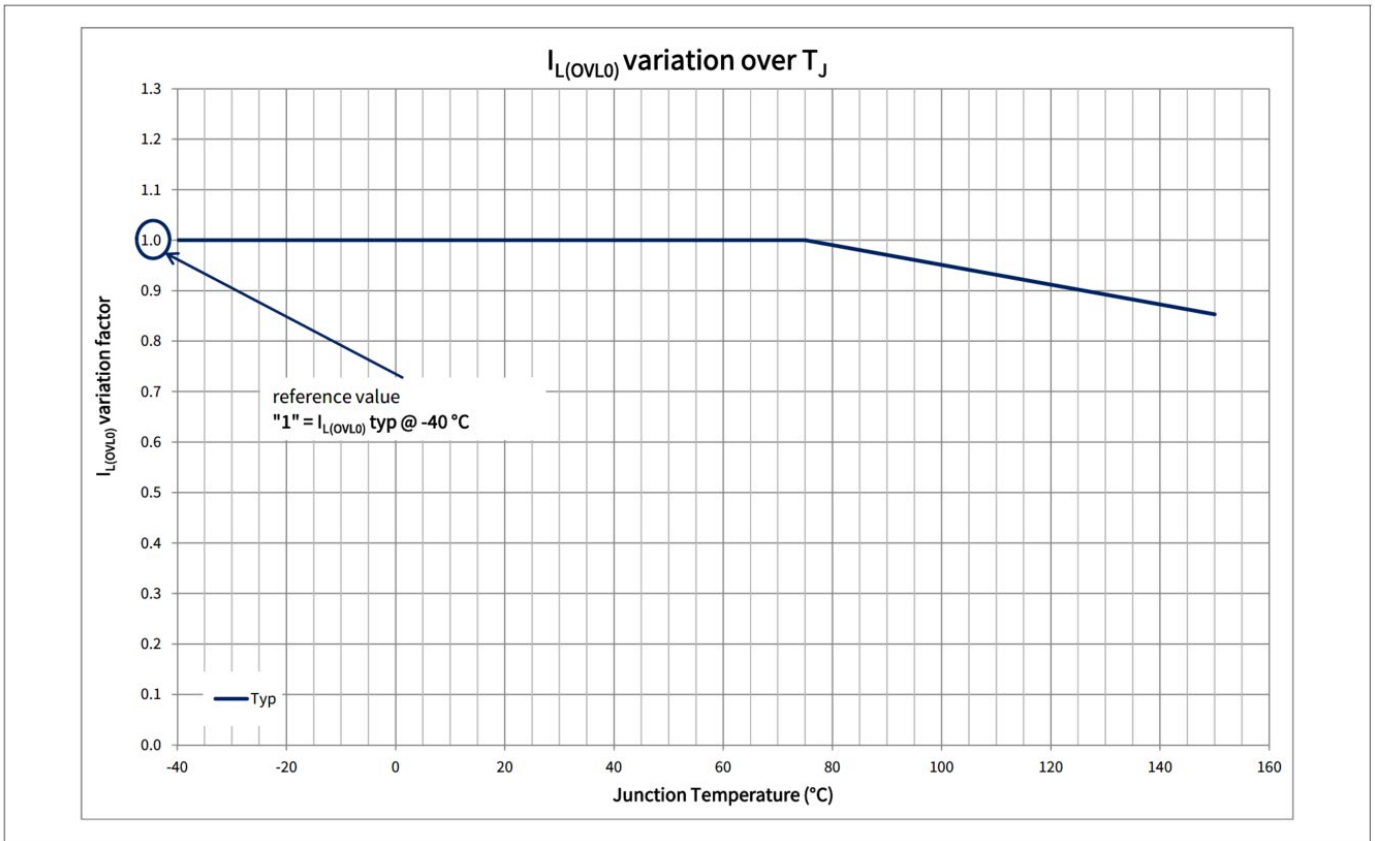


Figure 25 Overload Current Thresholds variation with T_J

电源供电电压 V_S 可以短时间升至 18 V 以上，例如在负载突降或助推启动条件下。当 $V_S \geq V_{S(JS)}$ 时，过载检测电流置位至 $I_{L(OVL_JS)}$ ，如图 26 所示。

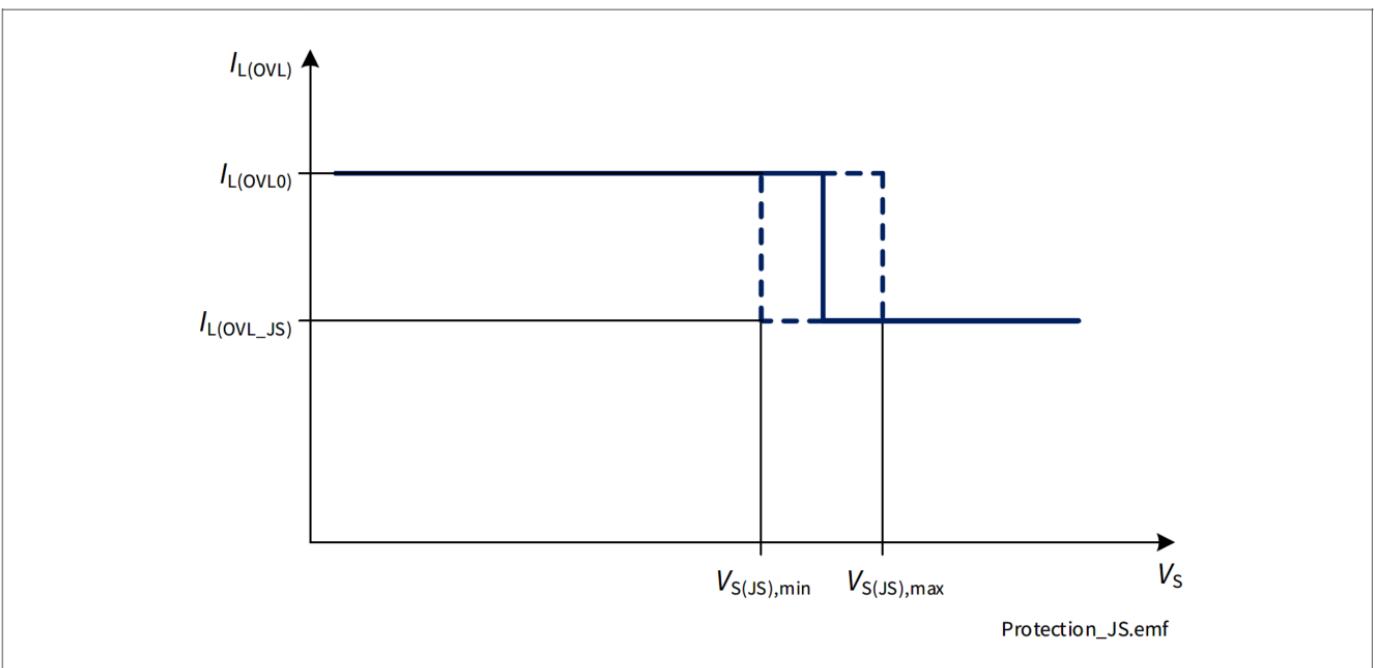


Figure 26 Overload Detection Current variation with V_S voltage

当 $I_L \geq I_{L(OVL)}$ (即 $I_{L(OVL0)}$ 、 $I_{L(OVL1)}$ 或 $I_{L(OVL_JS)}$) 时，通道关闭。通道可以根据第 8.3 章所述的重试策略重新启动。

保护

8.3 发生错误时保护和诊断机制

任何触发保护机制的事件（过温或过流）都会产生两种响应：

- 受影响的通道关闭，内部计数器递增
- 如果受影响的通道诊断激活，IS 引脚上设置为故障电流 $I_{IS(FAULT)}$ （参见 [第 9.2.2 章](#) 了解更多详情）。

如果所有保护机制都满足 [表 14](#) 中所述的“重启”条件，则通道可以再次开启。此外，该器件有一个内部重启计数器，以最大限度地提高故障时的稳健性。

Table 14 Protection “Restart” Condition

Fault condition	Switch OFF event	“Restart” Condition
Overtemperature	$T_J \geq T_{J(ABS)}$ or $(T_J - T_{J(REF)}) \geq T_{J(DYN)}$	$T_J < T_{J(ABS)}$ and $(T_J - T_{J(REF)}) < T_{J(DYN)}$ (including hysteresis)
Overload	$I_L \geq I_{L(OVL)}$	$I_L < 50$ mA T_J within $T_{J(ABS)}$ and $T_{J(DYN)}$ ranges (including hysteresis)

8.3.1 重启策略

当 IN 置位为“高电平”时，相应通道开启。如果发生故障，相应输出将关闭。只有满足保护机制的“重启”条件，通道才允许重启（参见 [表 14](#)）。

在关闭之前，允许通道重启 $n_{RETRY(CR)}$ 次。经过 t_{RETRY} 时间后，如果输入引脚置位为“高电平”，通道将再次打开 $n_{RETRY(NT)}$ 次，然后再次关闭（“重启”周期）。在 $n_{RETRY(CYC)}$ 个连续“重启”周期后，通道锁存为 OFF。需要将输入引脚 IN 置位为“低电平”并持续超过 $t_{DELAY(CR)}$ 的时间，以解除通道锁存（“计数器复位延迟”时间）并将内部计数器复位为默认值。

在“计数器复位延迟”时间内，如果输入置位为“高电平”，则通道保持关闭状态，计数 $t_{DELAY(CR)}$ 复位，一旦输入引脚再次置位为“低电平”，计数就重新开始计数。如果输入引脚保持“低电平”的时间长于 $t_{DELAY(CR)}$ ，则内部重试计数器会复位到默认值，从而允许在下一次通道激活时进行 $n_{RETRY(CR)}$ 重试。

重试策略如 [图 29](#)（流程图）、[图 27](#)（时序图 - 输入引脚始终为“高电平”）、[图 28](#)（时序图 - PWM 控制的通道）。

保护

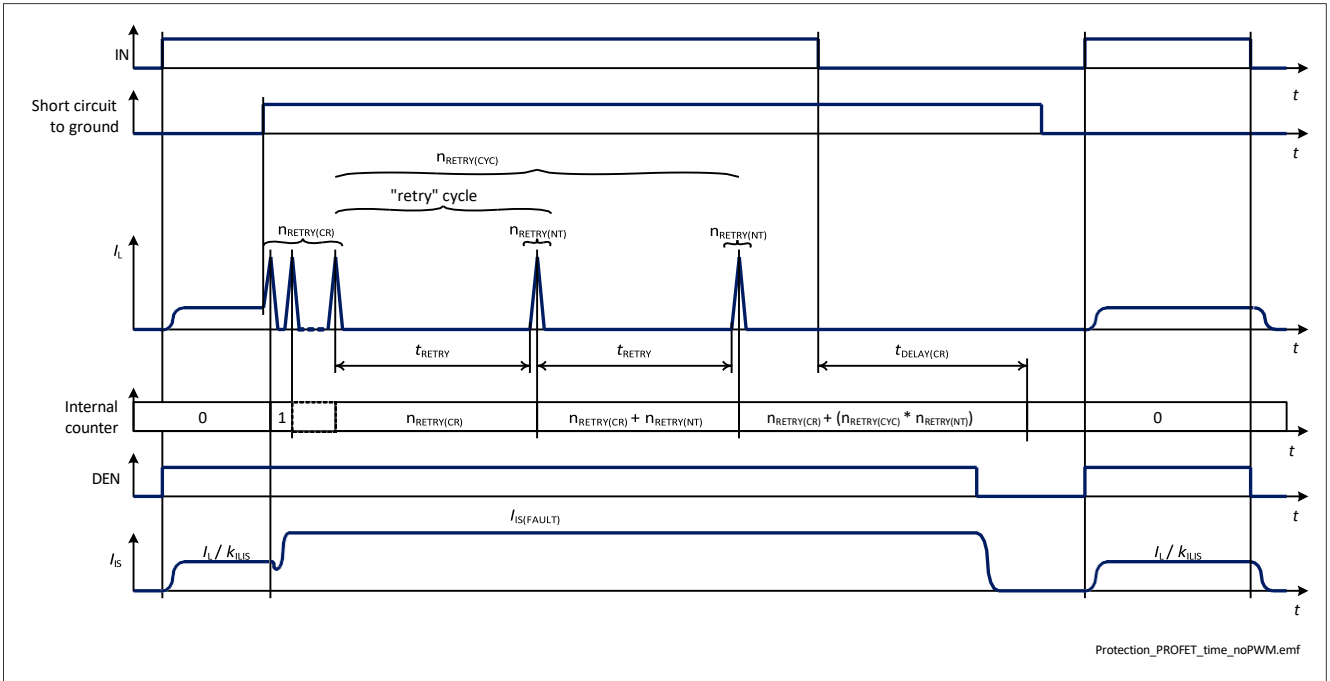


Figure 27 Retry Strategy Timing Diagram

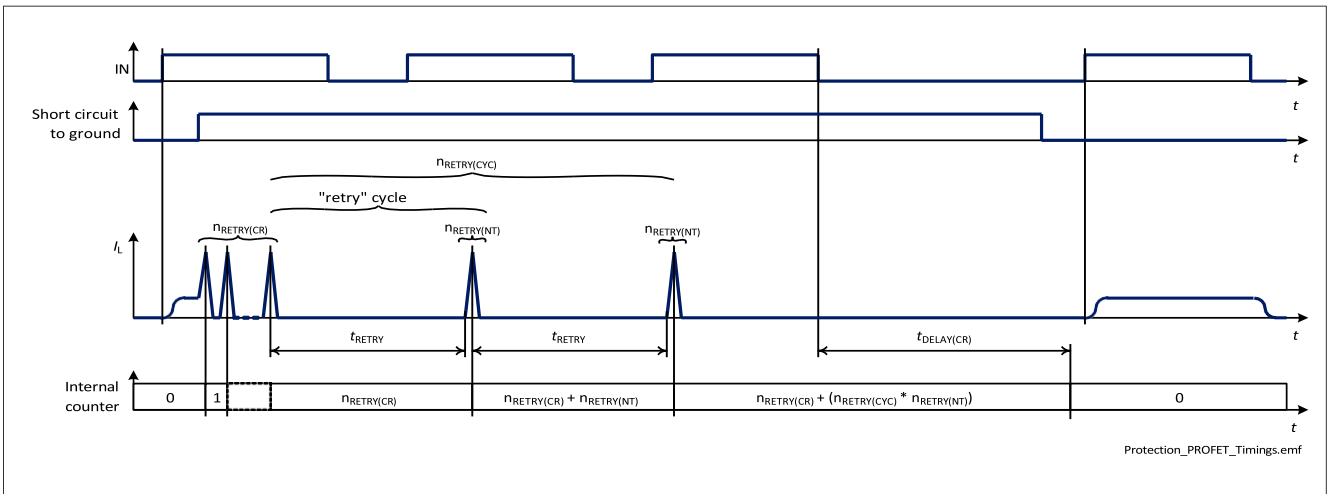


Figure 28 Retry Strategy Timing Diagram - Channel operated in PWM

保护

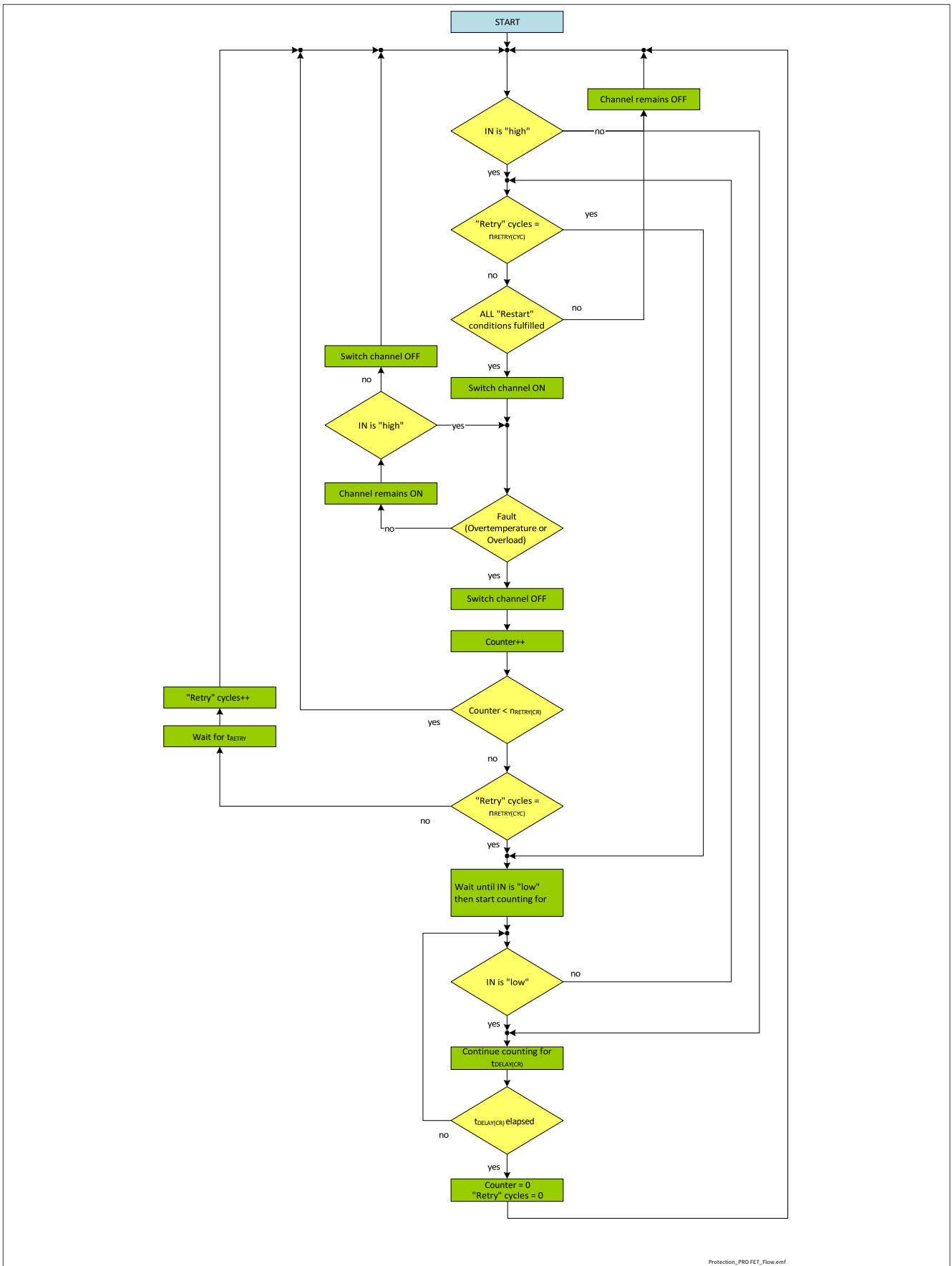


Figure 29 Retry Strategy Flowchart

保护

当输入引脚为“低电平”时，通过向 DEN 引脚施加脉冲（上升沿，然后下降沿），可以“强制”内部计数器复位，而无需等待 $t_{\text{DELAY}(\text{CR})}$ 。施加到 DEN 引脚的脉冲的持续时间大于 $t_{\text{DEN}(\text{CR})}$ 以确保内部计数器复位。

时序如 [图 30](#) 所示。

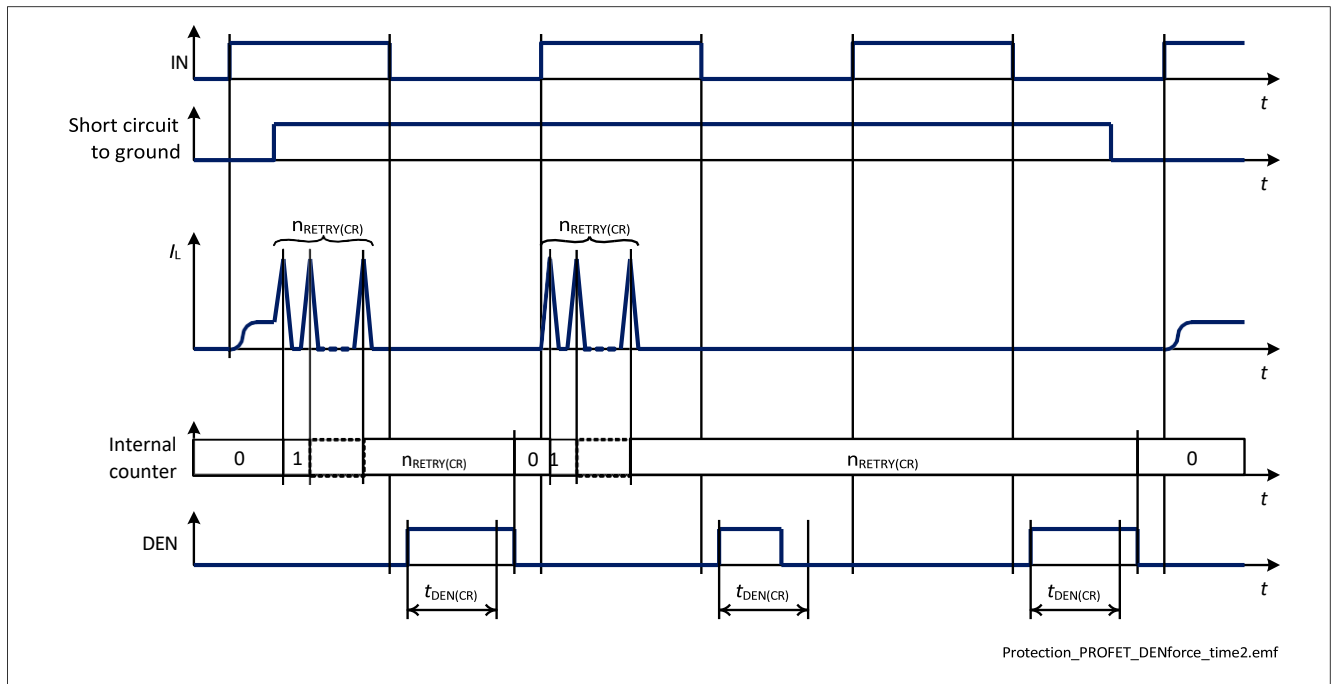


Figure 30 Retry Strategy Timing Diagram with Forced Reset

8.4 其他保护

8.4.1 反极性保护

在反极性条件（也称为反向电池）中，由于 ReverseON 特性限制了输出级中的功率散耗，输出级被切换为 ON（参见参数 $R_{\text{RDS}(\text{REV})}$ ）。逻辑的每个静电防护二极管都会贡献总耗散功率。通过输出级的反向电流必须受到所连接负载的限制。通过数字输入引脚的电流也必须受到外部电阻的限制（参见 [第 4.1 章](#) 中列出的绝对最大额定值）以及 [第 10 章](#) 中的应用信息）。

[图 31](#) 显示了一个典型应用，包括带有 ReverseON 的器件。在反主板条件期间，电流流入接地引脚（ I_{GND} ）是激活 ReverseON 所必需的，因此，模块接地引脚和器件 GND 引脚之间必须存在电阻路径。

保护

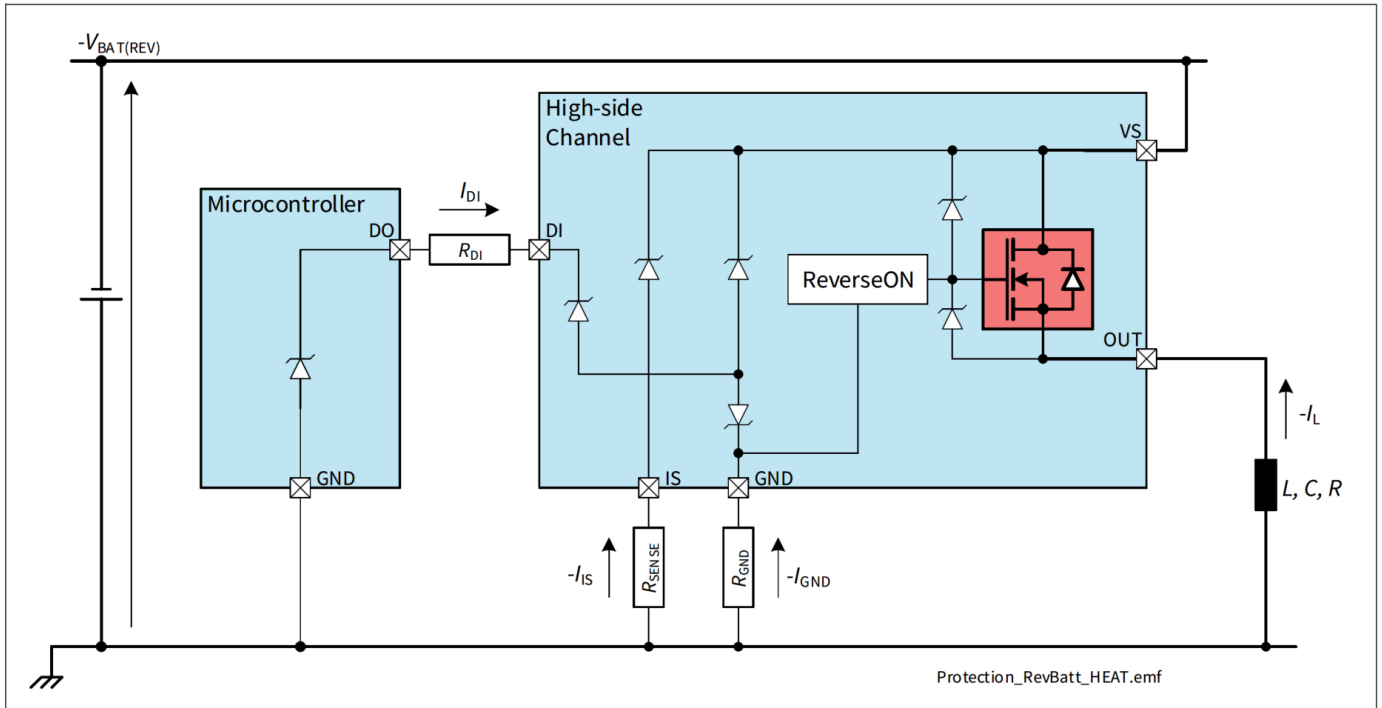


Figure 31 Reverse Battery Protection (application example)

8.4.2 过压保护

当电源电压介于 $V_{S(EXT,UP)}$ 和 $V_{BAT(LD)}$ 之间时，输出晶体管仍可工作并跟随输入引脚。除了 第 7.2.2 章中描述的感性负载的输出钳位之外，逻辑电路及输出通道设有钳位机构进行过压保护，监测 VS 与 GND 引脚之间的电压 ($V_{S(CLAMP)}$)。

8.5 防止连接丢失

8.5.1 掉电和负载连接断开

只要负载和线束是纯阻性的，掉电或者负载连接断开是不会影响器件的鲁棒性。如果驱动感性负载，掉电或者负载连接断开时，感抗中的能量需要处理。PROFET™ +2 12V 可以处理高达 10 μ H 的线束电感 $I_{L(NOM)}$ 。在应用中超过电流和/或上述电感时，建议使用外部抑制器二极管（如 第 10 章 中所示的二极管 D_{Z2} ）来处理能量并为负载电流提供明确的路径。

8.5.2 地线丢失

如果器件接地丢失，建议在数字输入引脚和 MCU 控制器之间连接一个电阻，以确保通道关断（如 第 10 章 中所述）。

注释： 如果任何数字输入引脚被拉到地（通过电阻或激活），当器件地丢失时，有一个寄生回地的路径，使得芯片仍可以操作。

保护

8.6 保护电气特性

$V_S = 6\text{ V}$ 到 18 V , $T_J = -40\text{ °C}$ 到 $+150\text{ °C}$

典型值: $V_S = 13.5\text{ V}$, $T_J = 25\text{ °C}$

测试条件是典型阻性负载连接到输出 (除非另外说明) :

$R_L = 3.3\ \Omega$

Table 15 Electrical Characteristics: Protection - General

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Thermal Shutdown Temperature (Absolute)	$T_{J(ABS)}$	150	175	200	°C	¹⁾²⁾ See Figure 22	P_8.6.0.1
Thermal Shutdown Hysteresis (Absolute)	$T_{HYS(ABS)}$	–	30	–	K	³⁾ See Figure 22	P_8.6.0.2
Thermal Shutdown Temperature (Dynamic)	$T_{J(DYN)}$	–	80	–	K	³⁾ See Figure 23	P_8.6.0.3
Power Supply Clamping Voltage at $T_J = -40\text{ °C}$	$V_{S(CLAMP)_{-40}}$	33	36.5	42	V	$I_{VS} = 5\text{ mA}$ $T_J = -40\text{ °C}$ See Figure 17	P_8.6.0.6
Power Supply Clamping Voltage at $T_J \geq 25\text{ °C}$	$V_{S(CLAMP)_{25}}$	35	38	44	V	²⁾ $I_{VS} = 5\text{ mA}$ $T_J \geq 25\text{ °C}$ See Figure 17	P_8.6.0.7
Power Supply Voltage Threshold for Overcurrent Threshold Reduction in case of Short Circuit	$V_{S(JS)}$	20.5	22.5	24.5	V	³⁾ Setup acc. to AEC-Q100-012	P_8.6.0.8

1) 仅功能测试。

2) 仅在 $T_J = 150\text{ °C}$ 时测试。

3) 未经过生产测试 - 由设计指定。

8.6.1 保护电气特性 - PROFET™

Table 16 Electrical Characteristics: Protection - PROFET™

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Automatic Retries in Case of Fault after a Counter Reset	$n_{RETRY(CR)}$	–	5	–		¹⁾ See Figure 27 and Figure 28	P_8.6.1.1
Automatic Retries in Case of Fault after the First t_{RETRY} Activation	$n_{RETRY(NT)}$	–	1	–		¹⁾ See Figure 27 and Figure 28	P_8.6.1.3
Maximum “Retry” Cycles allowed before Channel Latch OFF	$n_{RETRY(CYC)}$	–	2	–		¹⁾ See Figure 27 and Figure 28	P_8.6.1.4

保护

Table 16 Electrical Characteristics: Protection - PROFET™ (continued)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Auto Retry Time after Fault Condition	t_{RETRY}	40	70	100	ms	1) See Figure 27 and Figure 28	P_8.6.1.5
Counter Reset Delay Time after Fault Condition	$t_{\text{DELAY(CR)}}$	40	70	100	ms	1) See Figure 27 and Figure 28	P_8.6.1.6
Minimum DEN Pulse Duration for Counter Reset	$t_{\text{DEN(CR)}}$	50	100	150	μs	2) See Figure 30	P_8.6.1.7

1) 仅功能测试。

2) 未经过生产测试 - 由设计指定。

8.7 保护电气特性 - 功率输出级

$V_S = 6\text{ V}$ 到 18 V , $T_J = -40\text{ °C}$ 到 $+150\text{ °C}$

典型值: $V_S = 13.5\text{ V}$, $T_J = 25\text{ °C}$

测试条件是典型阻性负载连接到输出 (除非另外说明):

$R_L = 3.3\ \Omega$

8.7.1 保护功率输出级 - $12\text{ m}\Omega$

Table 17 Electrical Characteristics: Protection - $12\text{ m}\Omega$

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Overload Detection Current at $T_J = -40\text{ °C}$	$I_{L(\text{OVL0})_{-40}}$	67	74	82	A	1) $T_J = -40\text{ °C}$ $dI/dt = 0.4\text{ A}/\mu\text{s}$ see Figure 24 and Figure 25	P_8.7.3.1
Overload Detection Current at $T_J = 25\text{ °C}$	$I_{L(\text{OVL0})_{25}}$	64	73	82	A	2) $T_J = 25\text{ °C}$ $dI/dt = 0.4\text{ A}/\mu\text{s}$ see Figure 24 and Figure 25	P_8.7.3.7
Overload Detection Current at $T_J = 150\text{ °C}$	$I_{L(\text{OVL0})_{150}}$	54	63	71	A	2) $T_J = 150\text{ °C}$ $dI/dt = 0.4\text{ A}/\mu\text{s}$ see Figure 24 and Figure 25	P_8.7.3.8

保护

Table 17 Electrical Characteristics: Protection - 12 mΩ (continued)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Overload Detection Current at High V_{DS}	$I_{L(OVL1)}$	–	40	–	A	²⁾ $dI/dt = 0.4 \text{ A}/\mu\text{s}$ see Figure 24	P_8.7.3.5
Overload Detection Current Jump Start Condition	$I_{L(OVL_JS)}$	–	40	–	A	²⁾ $V_S > V_{S(JS)}$ $dI/dt = 0.4 \text{ A}/\mu\text{s}$ see Figure 26	P_8.7.3.6

- 1) 仅功能测试。
- 2) 未经过生产测试 - 由设计指定。

诊断

9 诊断

出于诊断目的，BTS7012-1EPA 在引脚 IS 处提供数字和模拟信号的组合。这些信号通常被命名为 SENSE 并写入 I_{IS} 。如果禁用诊断（DEN 引脚置位为“低电平”），IS 引脚将变为高阻态。

如果使用电流采样诊断，则必须在 IS 引脚和模块接地之间连接检测电阻 R_{SENSE} 。 R_{SENSE} 值必须高于 820 Ω （或 400 Ω ，当电池上存在中央电池防反接保护时），以限制电流采样电路中的功率损失。典型值为 $R_{SENSE} = 1.2 \text{ k}\Omega$ 。

由于 IS 引脚和 V_S 供电之间芯片存在内部连接，如果其他芯片由不同的电源供电，则不建议将 IS 引脚连接到其他芯片的检测电流输出。

参见 [图 32](#) 作为概述了解详情。

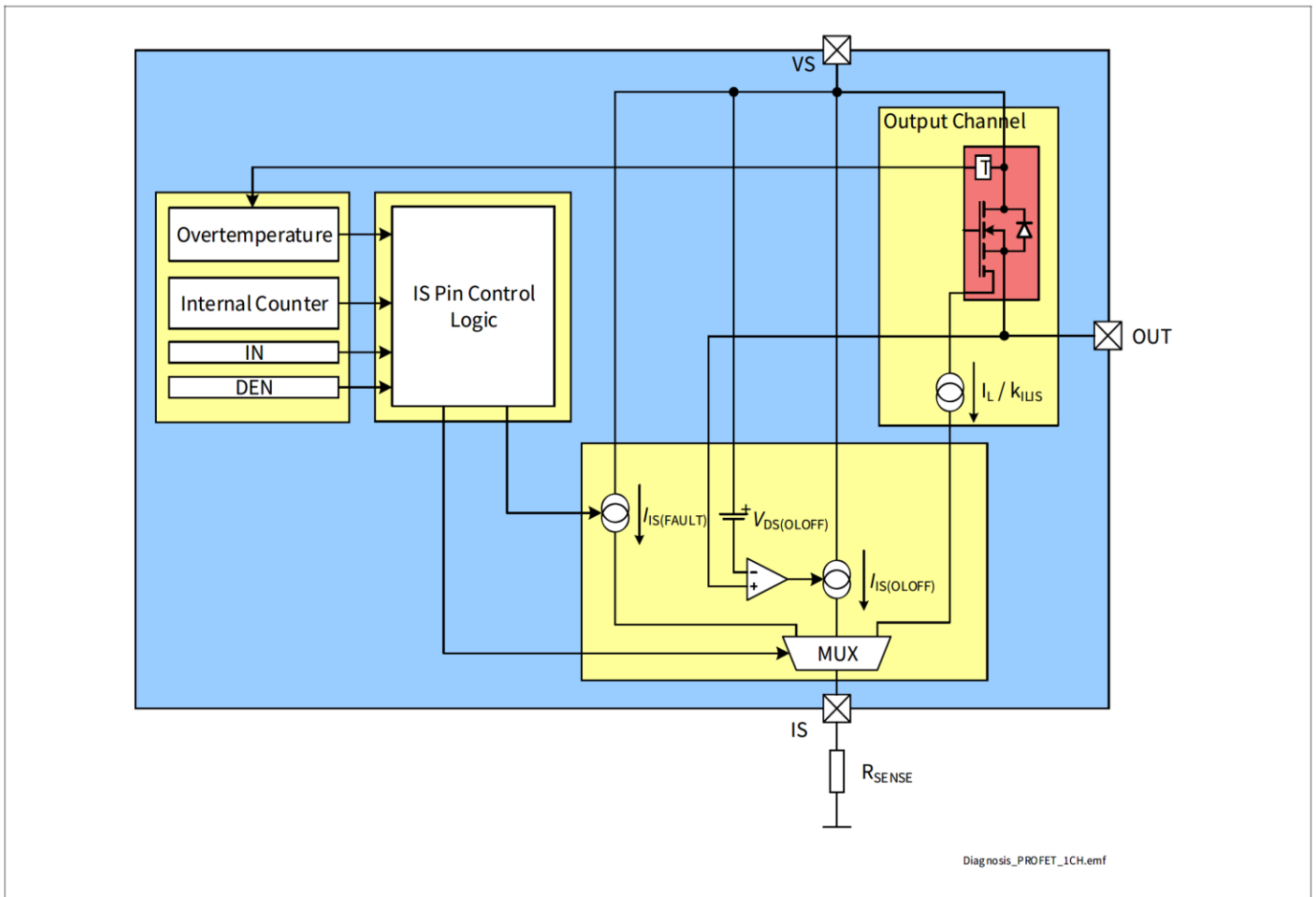


Figure 32 Diagnosis Block Diagram

诊断

9.1 概述

表 18 提供了 BTS7012-1EPA 操作模式下，IS 引脚上的参考状态。

Table 18 SENSE Signal, Function of Application Condition

Application Condition	Input level	DEN level	V _{OUT}	Diagnostic Output
Normal operation	“low”	“high”	~ GND	Z <i>I</i> _{IS(FAULT)} if counter > 0
Short circuit to GND			~ GND	Z <i>I</i> _{IS(FAULT)} if counter > 0
Overtemperature			Z	<i>I</i> _{IS(FAULT)}
Short circuit to V _S			V _S	<i>I</i> _{IS(OLOFF)} (<i>I</i> _{IS(FAULT)} if counter > 0)
Open Load			< V _S - V _{DS(OLOFF)} > V _S - V _{DS(OLOFF)1}	Z <i>I</i> _{IS(OLOFF)} (in both cases <i>I</i> _{IS(FAULT)} if counter > 0)
Inverse current			~ V _{INV} = V _{OUT} > V _S	<i>I</i> _{IS(OLOFF)} (<i>I</i> _{IS(FAULT)} if counter > 0)
Normal operation	“high”		~ V _S	<i>I</i> _{IS} = <i>I</i> _L / <i>k</i> _{ILIS}
Overcurrent			< V _S	<i>I</i> _{IS(FAULT)}
Short circuit to GND			~ GND	<i>I</i> _{IS(FAULT)}
Overtemperature			Z	<i>I</i> _{IS(FAULT)}
Short circuit to V _S			V _S	<i>I</i> _{IS} < <i>I</i> _L / <i>k</i> _{ILIS}
Open Load			~ V _{S2})	<i>I</i> _{IS} = <i>I</i> _{IS(EN)}
Under load (e.g. Output Voltage Limitation condition)			~ V _{S3})	<i>I</i> _{IS(EN)} < <i>I</i> _{IS} < <i>I</i> _{L(NOM)} / <i>k</i> _{ILIS}
Inverse current			~ V _{INV} = V _{OUT} > V _S	<i>I</i> _{IS} = <i>I</i> _{IS(EN)}
All conditions	n.a.	“low”	n.a.	Z

- 1) 额外的上拉电阻。
- 2) 输出电流必须小于 *I*_{L(OL)}。
- 3) 输出电流必须大于 *I*_{L(OL)}。

9.2 ON 状态下诊断

当满足以下条件时，引脚 IS 处将提供与负载电流成比例的电流（比率 *k*_{ILIS} = *I*_L / *I*_{IS}）：

- 高边输出开启，并且 V_{DS} < V_{DS(OLOFF)}
- 诊断是启用的
- 没有故障（如 第 8.3 章 所述）或之前的故障未清除（参见 第 9.2.2 章 了解更多详情）

只要有故障或者之前的故障未清除，IS 引脚上电流为 *I*_{IS(FAULT)}。

诊断

9.2.1 电流检测 (k_{ILIS})

检测电流的精度取决于温度和负载电流。 I_{IS} 随 I_L 输出电流线性增加，直到达到饱和电流 $I_{IS(SAT)}$ 。如果输出级有负载开路 (I_L 接近 0 A)，则指定最大检测电流 $I_{IS(EN)}$ (无负载，诊断启用的)。该条件如 **图 34** 所示。蓝线代表理想的 k_{ILIS} 线，而红线则显示典型产品的行为。

建议在 IS 引脚和 MCU 的 ADC 输入引脚之间使用外部阻容滤波器，以减少信号纹波和振荡 (建议阻容滤波器的最小时间 1 μ s)。

k_{ILIS} 系数的指定限值考虑了温度、供电电压和制造工艺的影响。在规定的电流区域内，可以使用更严格的限值校准：

- 在客户端的产线测试期间，在输出端应用明确定义且精确的电流 ($I_{L(CAL)}$)。
 - 测量 IS 引脚对应的电流并计算 k_{ILIS} ($k_{ILIS} @ I_{L(CAL)}$)
 - 在从 $I_{L(CAL)_L}$ 到 $I_{L(CAL)_H}$ 的电流范围内， k_{ILIS} 等于 $k_{ILIS} @ I_{L(CAL)}$ ，限值定义为 Δk_{ILIS}
- 校准后 k_{ILIS} 降额使用 **图 33** 公式计算，由 Δk_{ILIS} 指定。

$$\Delta k_{ILIS,MAX} = 100 \cdot MAX \left(\frac{k_{ILIS}@I_{L(CAL)_L} - 1}{k_{ILIS}@I_{L(CAL)}} - 1, \frac{k_{ILIS}@I_{L(CAL)_H} - 1}{k_{ILIS}@I_{L(CAL)}} - 1 \right)$$

$$\Delta k_{ILIS,MIN} = 100 \cdot MIN \left(\frac{k_{ILIS}@I_{L(CAL)_L} - 1}{k_{ILIS}@I_{L(CAL)}} - 1, \frac{k_{ILIS}@I_{L(CAL)_H} - 1}{k_{ILIS}@I_{L(CAL)}} - 1 \right)$$

Figure 33 Δk_{ILIS} calculation formulas

校准应在 $T_{A(CAL)} = 25^\circ\text{C}$ 时进行。参数 Δk_{ILIS} 包括从 $I_{L(CAL)_L}$ 到 $I_{L(CAL)_H}$ 的温度漂移和电流漂移。

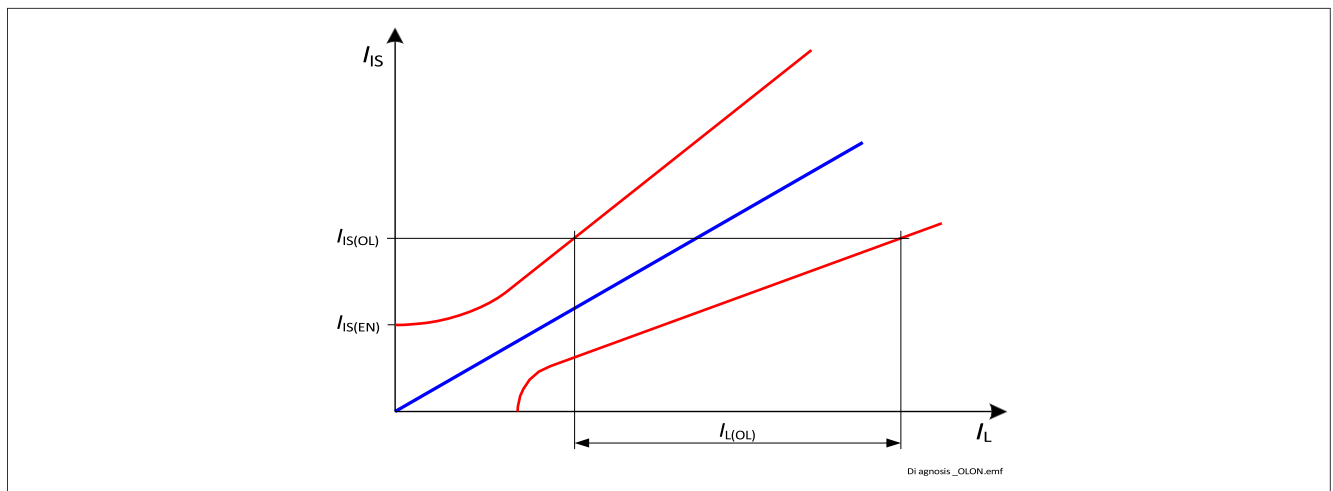


Figure 34 Current Sense Ratio in Open Load at ON condition

诊断

9.2.2 故障电流 ($I_{IS(FAULT)}$)

一旦发生保护事件，从复位状态开始改变内部重试计数器的值（参见 [第 8.3 章](#) 更多详情），当 DEN 置位为“高电平”，引脚 IS 提供电流 $I_{IS(FAULT)}$ 。可能出现以下 3 种情况：

- 如果通道处于开启状态且重试次数小于“ $n_{RETRY(CR)} + n_{RETRY(CYC)} * n_{RETRY(NT)}$ ”，则在通道重启后，提供持续时间为 $t_{IS(FAULT)_D}$ 的电流 $I_{IS(FAULT)}$ ，之后 $I_{IS} = I_L / k_{ILIS}$ （如 [图 35](#) 所示）。在重试周期内（定时器 t_{RETRY} 运行时），每次检查通道诊断时都会提供电流 $I_{IS(FAULT)}$ 。
- 如果通道为 ON，且重试次数等于“ $n_{RETRY(CR)} + n_{RETRY(CYC)} * n_{RETRY(NT)}$ ”，则提供电流 $I_{IS(FAULT)}$ ，直到内部计数器复位（通过 $t_{DELAY(CR)}$ 时间到期或通过 DEN 引脚脉冲，如 [第 8.3.1 章](#) 所述）
- 如果通道关闭，且内部计数器未被复位，则每次检查通道诊断时都会提供电流 $I_{IS(FAULT)}$ 。

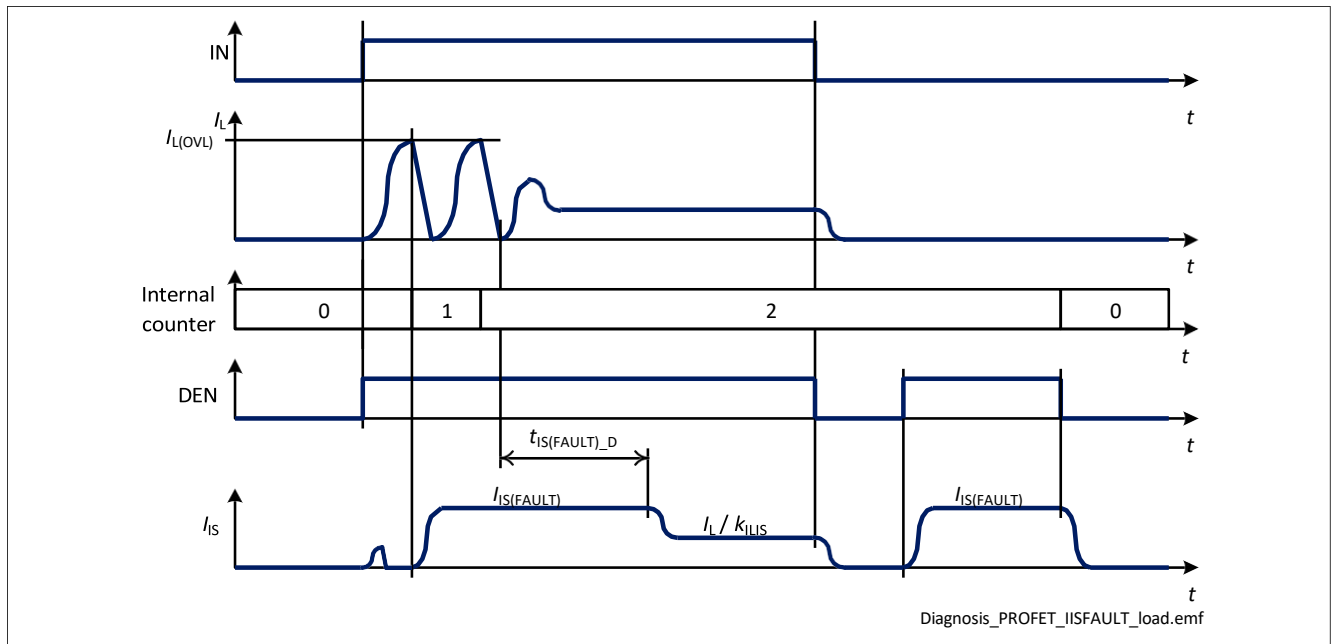


Figure 35 $I_{IS(FAULT)}$ at Load Switching

[图 36](#) 将 SENSE 信号的行为添加到 [图 28](#) 中所示的动作图中，同时 [图 37](#) 显示了 $I_{IS} = I_L / k_{ILIS}$ 、 $I_{IS(SAT)}$ 和 $I_{IS(FAULT)}$ 之间的关系。

诊断

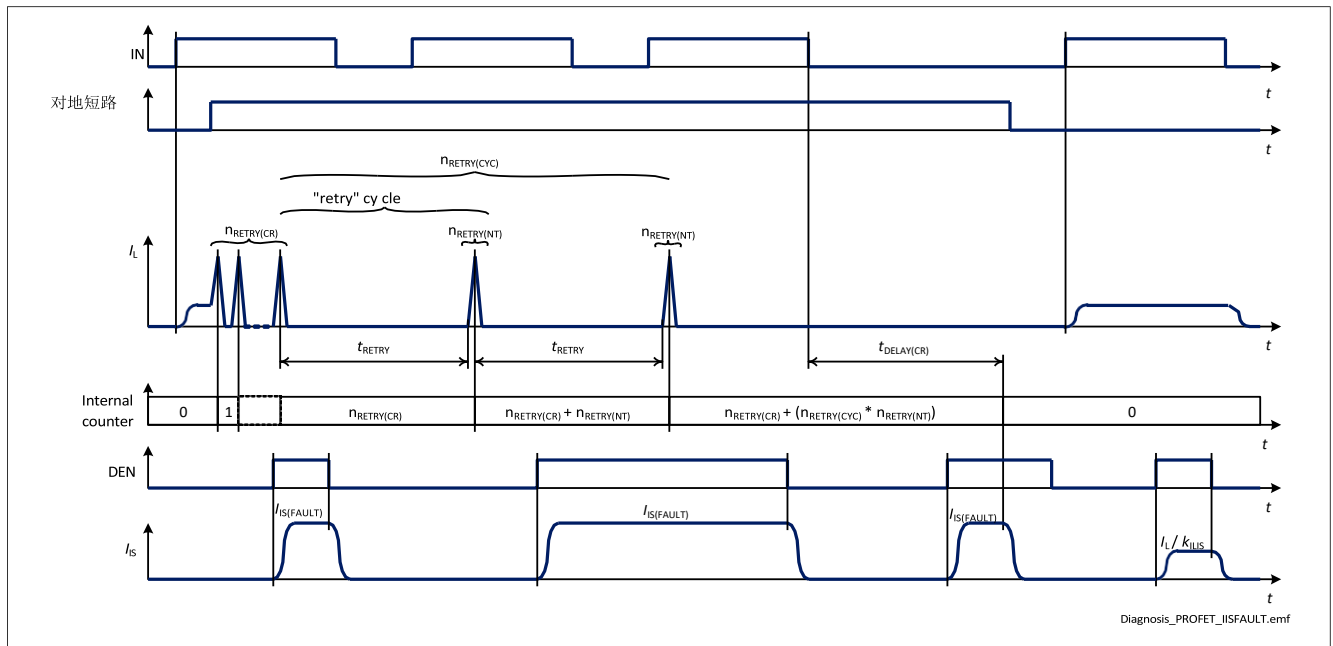


Figure 36 SENSE behavior in Fault condition

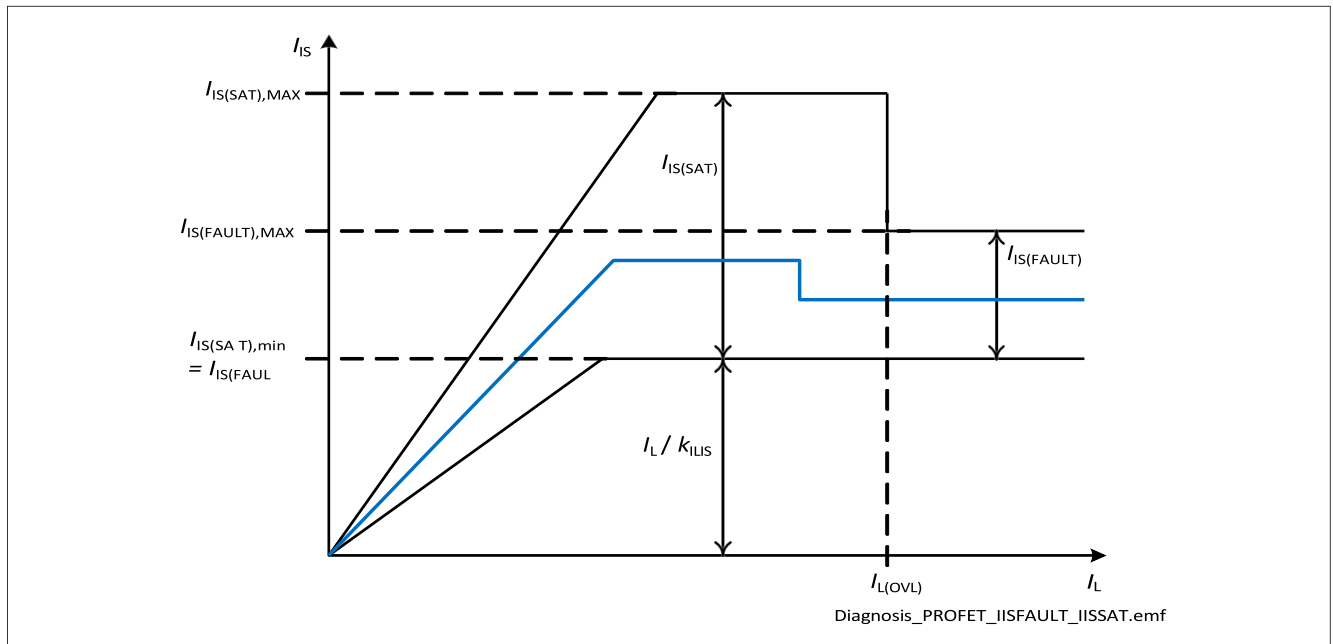


Figure 37 SENSE behavior - overview

9.3 OFF 状态下诊断

当通道处于关闭状态，BTS7012-1EPA 监测输出电压并和内部电压阈值进行比较。基于电压比较器，使用一些外部元件（下拉电阻和可切换的上拉电流源），可检测负载是否丢失或是输出对电源短路。如果芯片检测到故障条件（内部计数器的值与复位值不同，如第 9.2.2 章所述），通道关闭时，每次检测通道诊断时，IS 管脚上电流为 $I_{IS(FAULT)}$ 。

诊断

9.3.1 开路负载电流 ($I_{IS(OLOFF)}$)

在 OFF 状态下，当 DEN 引脚置位为“高电平”时， V_{DS} 电压与阈值电压 $V_{DS(OLOFF)}$ 进行比较。如果负载连接正常且无对电池短路，则 $V_{DS} \sim V_S$ ，也就是 $V_{DS} > V_{DS(OLOFF)}$ 。当诊断为激活且 $V_{DS} \leq V_{DS(OLOFF)}$ 时，IS 引脚提供电流 $I_{IS(OLOFF)}$ 。图 38 显示了 $I_{IS(OLOFF)}$ 和 $I_{IS(FAULT)}$ 与 V_{DS} 之间的关系。两条电流不重叠，因此始终可以区分处于关闭状态的负载开路和故障状态。

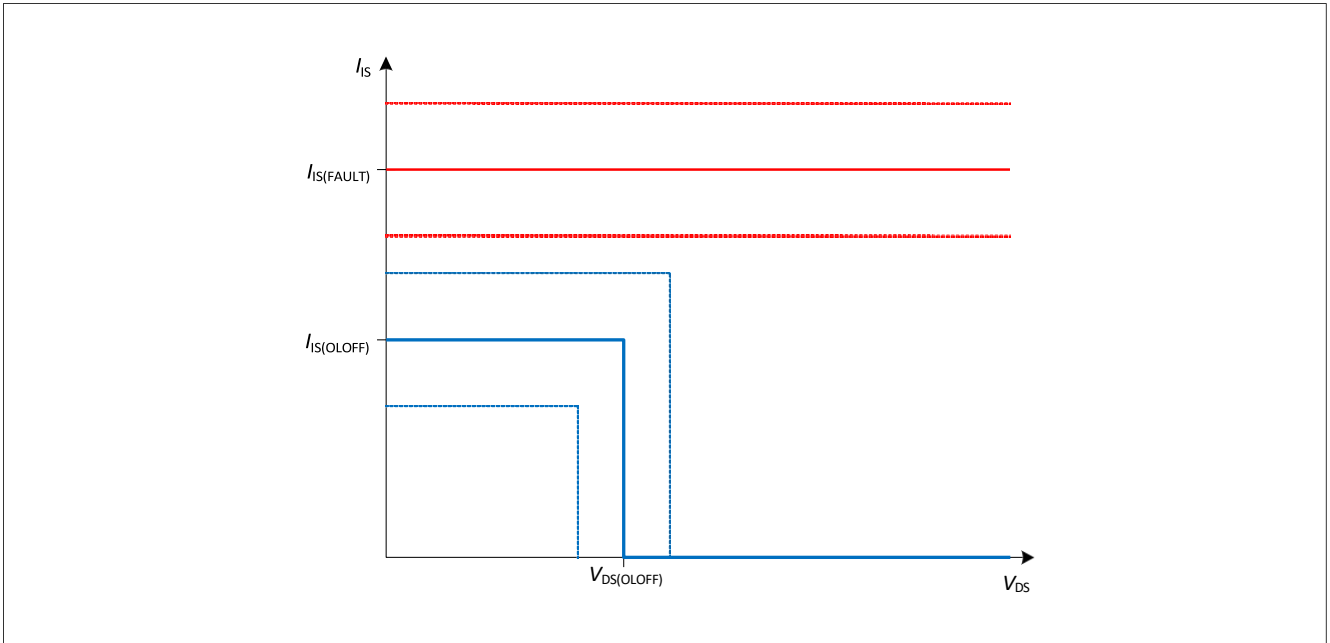


Figure 38 I_{IS} in OFF State

通道关闭状态下的开路检测，需要在输入引脚下降沿之后等待 $t_{IS(OLOFF)_D}$ 时间，IS 引脚上才能反馈正确的状态，这段时间主要进行内部比较器的建立。图 39 显示负载始终开路，芯片开路检测时序。

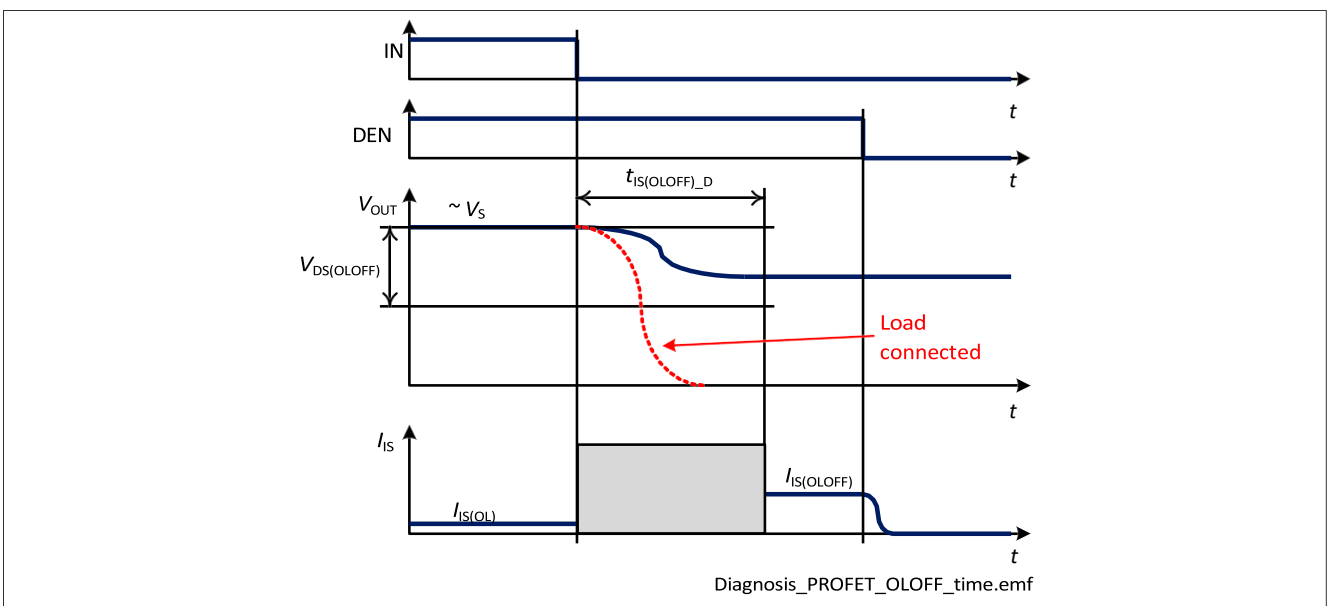


Figure 39 Open Load in OFF Timings - load disconnected

诊断

9.4 SENSE 时序

图 40 显示了 SENSE 建立 $t_{sIS(ON)}$ 和禁用 $t_{sIS(OFF)}$ 期间的时间顺序（包括负载变化的情况）。由于在负载电流稳定之前（即在 t_{ON} 之前）无法建立正确的信号，因此， $t_{sIS(DIAG)} = t_{sIS(ON)} + t_{ON}$ 。

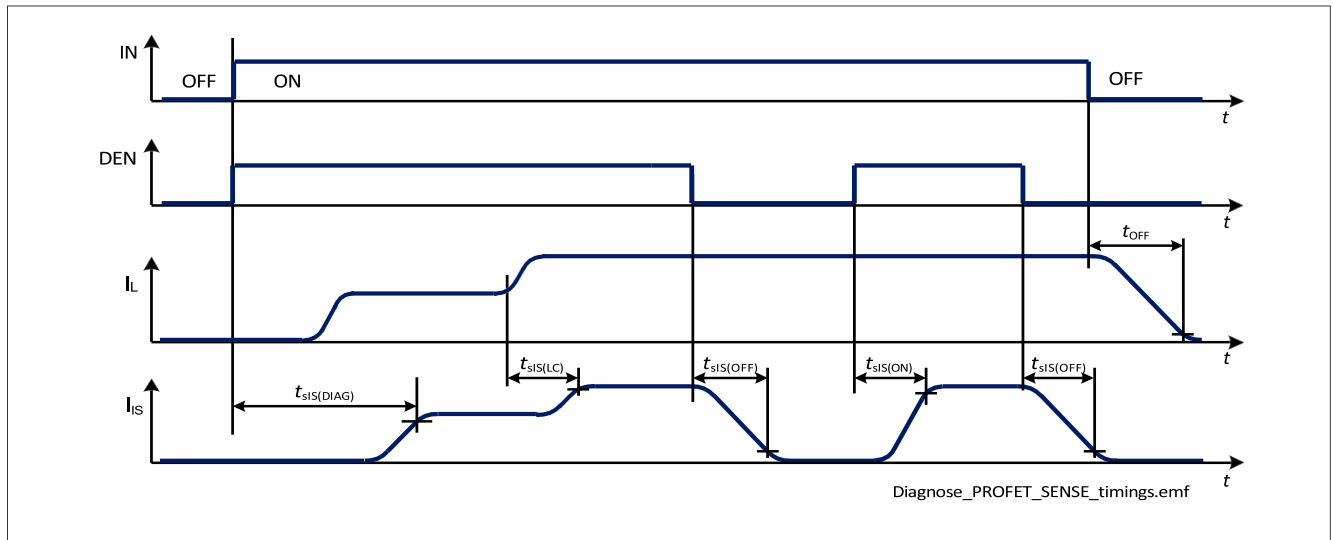


Figure 40 SENSE Settling / Disabling Timing

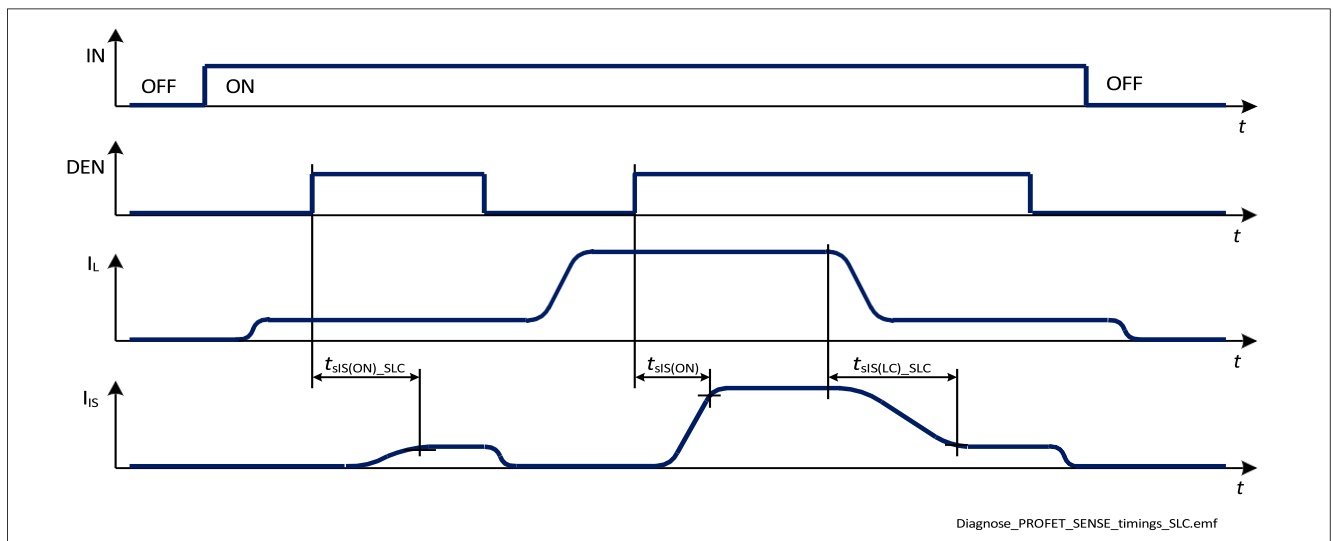


Figure 41 SENSE Timing with Small Load Current

诊断

9.5 诊断电气特性

$V_S = 6\text{ V}$ 到 18 V , $T_J = -40\text{ °C}$ 到 $+150\text{ °C}$

典型值: $V_S = 13.5\text{ V}$, $T_J = 25\text{ °C}$

测试条件是典型阻性负载连接到输出 (除非另外说明):

$R_L = 3.3\ \Omega$

Table 19 Electrical Characteristics: Diagnosis - General

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
SENSE Saturation Current	$I_{IS(SAT)}$	4.4	–	15	mA	¹⁾ $V_S = 8\text{ V}$ to 18 V $R_{SENSE} = 1.2\text{ k}\Omega$ See Figure 37	P_9.6.0.13
SENSE Saturation Current	$I_{IS(SAT)}$	4.1	–	15	mA	¹⁾ $V_S = 6\text{ V}$ to 18 V $R_{SENSE} = 1.2\text{ k}\Omega$ See Figure 37	P_9.6.0.14
SENSE Leakage Current when Disabled	$I_{IS(OFF)}$	–	0.01	0.5	μA	DEN = “low” $I_L \geq I_{L(NOM)}$ $V_{IS} = 0\text{ V}$	P_9.6.0.2
SENSE Leakage Current when Enabled at $T_J \leq 85\text{ °C}$	$I_{IS(EN)_{85}}$	–	0.2	1	μA	¹⁾ $T_J \leq 85\text{ °C}$ DEN = “high” $I_L = 0\text{ A}$ See Figure 34	P_9.6.0.3
SENSE Leakage Current when Enabled at $T_J = 150\text{ °C}$	$I_{IS(EN)_{150}}$	–	0.2	1	μA	$T_J = 150\text{ °C}$ DEN = “high” $I_L = 0\text{ A}$ See Figure 34	P_9.6.0.4
Saturation Voltage in k_{ILIS} Operation ($V_S - V_{IS}$)	V_{SIS_k}	–	0.5	1	V	¹⁾ $V_S = 6\text{ V}$ IN = DEN = “high” $I_L \leq 1.2 * I_{L(NOM)}$	P_9.6.0.6
Saturation Voltage in Open Load at OFF Diagnosis ($V_S - V_{IS}$)	V_{SIS_OL}	–	0.5	1	V	¹⁾ $V_S = 6\text{ V}$ IN = “low” DEN = “high”	P_9.6.0.7
Saturation Voltage in Fault Diagnosis ($V_S - V_{IS}$)	V_{SIS_F}	–	0.5	1	V	¹⁾ $V_S = 6\text{ V}$ IN = “low” DEN = “high” counter >0	P_9.6.0.8

诊断

Table 19 Electrical Characteristics: Diagnosis - General (continued)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Power Supply to IS Pin Clamping Voltage at $T_J = -40\text{ °C}$	$V_{SIS(CLAMP)_40}$	33	36.5	42	V	$I_{IS} = 1\text{ mA}$ $T_J = -40\text{ °C}$ See Figure 17	P_9.6.0.9
Power Supply to IS Pin Clamping Voltage at $T_J \geq 25\text{ °C}$	$V_{SIS(CLAMP)_25}$	35	38	44	V	²⁾ $I_{IS} = 1\text{ mA}$ $T_J \geq 25\text{ °C}$ See Figure 17	P_9.6.0.10

1) 未经过生产测试 - 由设计指定。

2) 测试温度 $T_J = 150\text{ °C}$ 。

9.5.1 诊断电气特性 - PROFET™

Table 20 Electrical Characteristics: Diagnosis - PROFET™

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
SENSE Fault Current	$I_{IS(FAULT)}$	4.4	5.5	10	mA	See Figure 37 and Figure 38	P_9.6.1.1
SENSE Open Load in OFF Current	$I_{IS(OLOFF)}$	1.9	2.5	3.5	mA	See Figure 37 and Figure 38	P_9.6.1.2
SENSE Delay Time at Channel Switch ON after Last Fault Condition	$t_{IS(FAULT)_D}$	–	500	–	μs	¹⁾ See Figure 35	P_9.6.1.3
SENSE Open Load in OFF Delay Time	$t_{IS(OLOFF)_D}$	30	70	120	μs	$V_{DS} < V_{OL(OFF)}$ from IN falling edge to $I_{IS} = I_{S(OLOFF),MIN} * 0.9$ DEN = “high” counter = 0 See Figure 39	P_9.6.1.4
Open Load V_{DS} Detection Threshold in OFF State	$V_{DS(OLOFF)}$	1.3	1.8	2.3	V	See Figure 38	P_9.6.1.5
SENSE Settling Time with Nominal Load Current Stable	$t_{SIS(ON)}$	–	5	20	μs	$I_L = I_{L(CAL)}$ from DEN rising edge to $I_{IS} = I_L / (k_{ILIS,MAX} @ I_L) * 0.9$ See Figure 40	P_9.6.1.6
SENSE Settling Time with Small Load Current Stable	$t_{SIS(ON)_SLC}$	–	–	60	μs	¹⁾ $I_L = I_{L(CAL)_OL}$ from DEN rising edge to $I_{IS} = I_L / (k_{ILIS,MAX} @ I_L) * 0.9$	P_9.6.1.13

诊断

Table 20 Electrical Characteristics: Diagnosis - PROFET™ (continued)

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
SENSE Disable Time	$t_{\text{SIS(OFF)}}$	–	5	20	μs	¹⁾ From DEN falling edge to $I_{\text{IS}} = I_{\text{IS(OFF)}}$ See Figure 40	P_9.6.1.8
SENSE Settling Time after Load Change	$t_{\text{SIS(LC)}}$	–	5	20	μs	¹⁾ from $I_{\text{L}} = I_{\text{L(CAL)_L}}$ to $I_{\text{L}} = I_{\text{L(CAL)}}$ (see $\Delta k_{\text{ILIS(NOM)}}$) See Figure 40	P_9.6.1.9
SENSE Settling Time after Load Change with Small Load Current	$t_{\text{SIS(LC)_SLC}}$	–	250	400	μs	¹⁾ DEN = “high” from Load Change to $I_{\text{IS}} = I_{\text{L}} / (k_{\text{ILIS}} @ I_{\text{L}})$ from $I_{\text{L(CAL)}}$ to $I_{\text{L(CAL)_OL}}$	P_9.6.1.14

1) 未经过生产测试 - 由设计指定。

9.6 诊断电气特性 - 功率输出级

$V_{\text{S}} = 6 \text{ V}$ 到 18 V , $T_{\text{J}} = -40 \text{ }^{\circ}\text{C}$ 到 $+150 \text{ }^{\circ}\text{C}$

典型值: $V_{\text{S}} = 13.5 \text{ V}$, $T_{\text{J}} = 25 \text{ }^{\circ}\text{C}$

测试条件是典型阻性负载连接到输出 (除非另外说明) :

$R_{\text{L}} = 3.3 \text{ } \Omega$

9.6.1 诊断功率输出级 - 12m Ω

Table 21 Electrical Characteristics: Diagnosis - 12 mΩ

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Open Load Output Current at $I_{\text{IS}} = 4 \text{ } \mu\text{A}$	$I_{\text{L(OL)_4u}}$	6	18.5	32	mA	$I_{\text{IS}} = I_{\text{IS(OL)}} = 4 \text{ } \mu\text{A}$ See Figure 34	P_9.7.37.1
Current Sense Ratio at $I_{\text{L}} = I_{\text{L02}}$	k_{ILIS02}	-23.5%	4785	+23.5%		$I_{\text{L02}} = 20 \text{ mA}$	P_9.7.37.6
Current Sense Ratio at $I_{\text{L}} = I_{\text{L05}}$	k_{ILIS05}	-15.0%	4785	+15.0%		$I_{\text{L05}} = 100 \text{ mA}$	P_9.7.37.9
Current Sense Ratio at $I_{\text{L}} = I_{\text{L08}}$	k_{ILIS08}	-13.0%	4785	+13.0%		$I_{\text{L08}} = 250 \text{ mA}$	P_9.7.37.12
Current Sense Ratio at $I_{\text{L}} = I_{\text{L11}}$	k_{ILIS11}	-7.0%	4785	+7.0%		$I_{\text{L11}} = 1 \text{ A}$	P_9.7.37.15
Current Sense Ratio at $I_{\text{L}} = I_{\text{L13}}$	k_{ILIS13}	-3.9%	4785	+3.9%		$I_{\text{L13}} = 2 \text{ A}$	P_9.7.37.17

诊断

Table 21 Electrical Characteristics: Diagnosis - 12 mΩ

Parameter	Symbol	Values			Unit	Note or Test Condition	Number
		Min.	Typ.	Max.			
Current Sense Ratio at $I_L = I_{L15}$	k_{ILIS15}	-3.7%	4785	+3.7%		$I_{L15} = 4 \text{ A}$	P_9.7.37.19
Current Sense Ratio at $I_L = I_{L17}$	k_{ILIS17}	-3.6%	4785	+3.6%		$I_{L17} = 7 \text{ A}$	P_9.7.37.21
SENSE Current Derating with Low Current Calibration	$\Delta k_{ILIS(OL)}$	-16	0	+16	%	1) $I_{L(CAL_OL)} = I_{L05}$ $I_{L(CAL_OL_H)} = I_{L08}$ $I_{L(CAL_OL_L)} = I_{L02}$ $T_{A(CAL)} = 25 \text{ °C}$ See Figure 33	P_9.7.37.26
SENSE Current Derating with Nominal Current Calibration	$\Delta k_{ILIS(NOM)}$	-3	0	+3	%	1) $I_{L(CAL)} = I_{L15}$ $I_{L(CAL_H)} = I_{L17}$ $I_{L(CAL_L)} = I_{L13}$ $T_{A(CAL)} = 25 \text{ °C}$ See Figure 33	P_9.7.37.27

1) 未经过生产测试 - 由设计指定。

应用信息

10 应用信息

注释： 以下信息仅作为执行器件的提示，不应被视为对器件某种功能、条件或质量的描述或担保。

10.1 应用电路简图

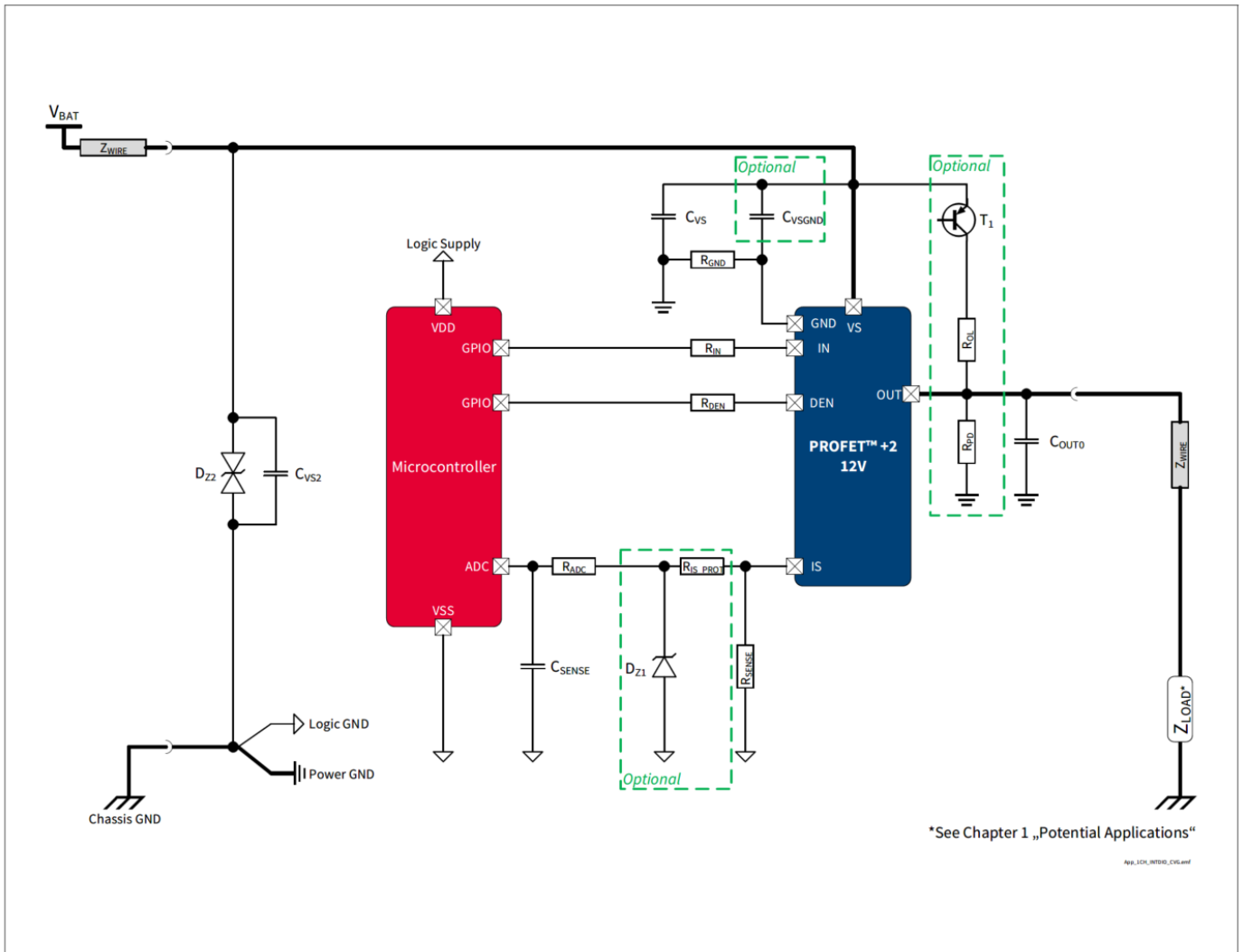


Figure 42 BTS7012-1EPA Application Diagram

注释： 这是一个非常简化的应用电路示例。需在实际应用中验证功能。

Table 22 Loads considered for Reverse Polarity setup (see P_4.1.0.5)

Output	$R_{DS(ON),max} @ T_J = 150\text{ °C}$	Load connected
12 mΩ	21.5 mΩ	H4_55W

应用信息

10.2 外部元器件

Table 23 Suggested Component values

Reference	Value	Purpose
R_{IN}	4.7 k Ω	Protection of the microcontroller during Overvoltage and Reverse Polarity Necessary to switch OFF BTS7012-1EPA output during Loss of Ground
R_{DEN}	4.7 k Ω	Protection of the microcontroller during Overvoltage and Reverse Polarity Necessary to switch OFF BTS7012-1EPA output during Loss of Ground
R_{PD}	47 k Ω	Output polarization (pull-down) Ensures polarization of BTS7012-1EPA outputs to distinguish between Open Load and Short to V_S in OFF Diagnosis
R_{OL}	1.5 k Ω	Output polarization (pull-up) Ensures polarization of BTS7012-1EPA output during Open Load in OFF diagnosis
C_{OUT}	10 nF	Protection of BTS7012-1EPA output during ESD events and BCI
T_1	BC 807	Switch the battery voltage for Open Load in OFF diagnosis
C_{VS}	100 nF	Filtering of voltage spikes on the battery line
C_{VSGND}	47 nF	Buffer capacitor for fast transient See Table 5 (P_4.3.0.7) for the boundary conditions A placeholder on PCB layout is recommended
D_{Z2}	33 V TVS Diode	Transient Voltage Suppressor diode Protection during Overvoltage and in case of Loss of Battery while driving an inductive load
C_{VS2}	–	Filtering / buffer capacitor located at V_{BAT} connector
R_{SENSE}	1.2 k Ω	SENSE resistor
R_{IS_PROT}	4.7 k Ω	Protection during Overvoltage, Reverse Polarity, Loss of Ground Value to be tuned according to microcontroller specifications
D_{Z1}	7 V Z-Diode	Protection of microcontroller during Overvoltage
R_{ADC}	4.7 k Ω	Protection of microcontroller ADC input during Overvoltage, Reverse Polarity, Loss of Ground Value to be tuned according to microcontroller specifications
C_{SENSE}	220 pF	Sense signal filtering A time constant ($R_{ADC} * C_{SENSE}$) longer than 1 μ s is recommended
R_{GND}	47 Ω	Protection in case of Overvoltage and Loss of Battery while driving inductive loads

10.3 更多应用信息

- 如需有关引脚 FMEA 的信息，请联系我们
- 欲了解更多信息，您可以访问 <http://www.infineon.cn/>

封装外形

11 封装外形

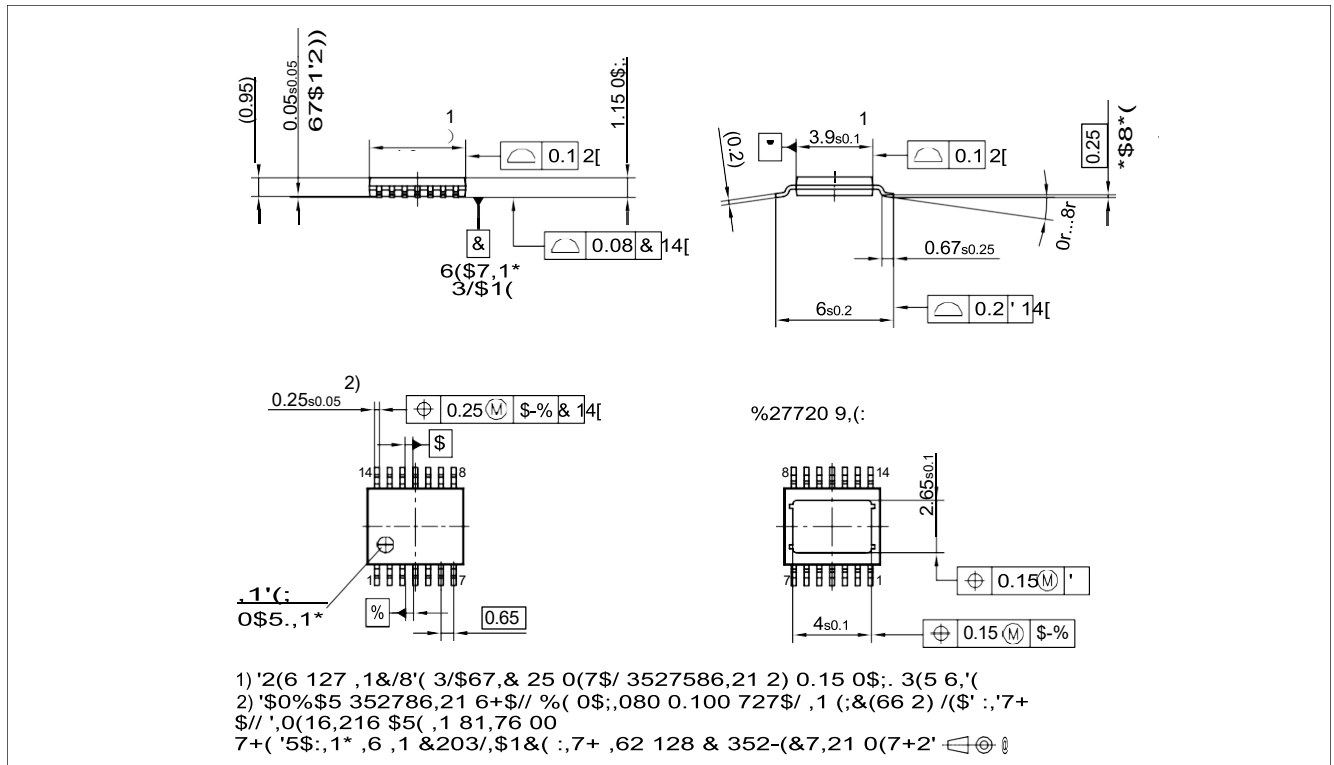


Figure 43 PG-TSDSO-14 (Thin (Slim) Dual Small Outline 14 pins) Package Outline

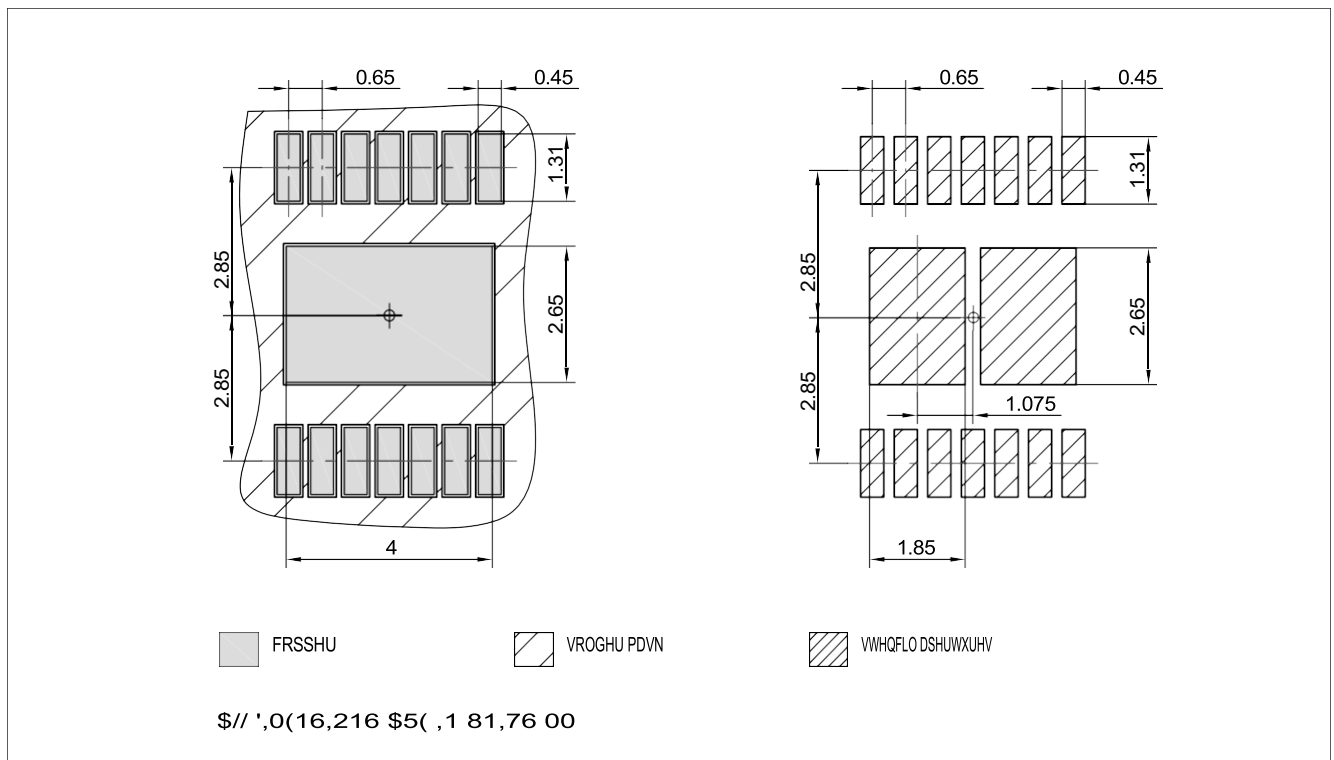


Figure 44 PG-TSDSO-14 (Thin (Slim) Dual Small Outline 14 pins) Package pads and stencil

封装外形

绿色产品（符合 RoHS 标准）

为了满足全球客户对环保产品的要求，并遵守政府法规，该器件以绿色产品的形式提供。绿色产品符合 RoHS 标准（即，引线采用无铅涂层，并且符合 IPC/JEDEC J-STD-020 标准，适用于无铅焊接）。

有关封装的更多信息，请访问

<https://www.infineon.com/packages>

修订记录

12 修订记录

Table 24 BTS7012-1EPA - List of changes

Revision	Changes
1.11, 2024-07-29	<p>Icon “PRO-SIL™ ISO 26262-ready” added to front page</p> <p>Chapter 6.1.2, Chapter 9.2.2 updated</p> <p>Figure 34 updated</p> <p>P_9.7.3.1 replaced by P_9.7.37.1</p> <p>P_9.7.3.5 replaced by P_9.7.37.6, updated (Min./Max.: -34.0%/+34.0% → -23.5%/+23.5%)</p> <p>P_9.7.3.9 replaced by P_9.7.37.9, updated (Min./Max.: -25.0%/+25.0% → -15.0%/+15.0%)</p> <p>P_9.7.3.12 replaced by P_9.7.37.12, updated (Min./Max.: -22.5%/+22.5% → -13.0%/+13.0%)</p> <p>P_9.7.3.15 replaced by P_9.7.37.15, updated (Min./Max.: -12.5%/+12.5% → -7.0%/+7.0%)</p> <p>P_9.7.3.17 replaced by P_9.7.37.17, updated (Min./Max.: -7.7%/+7.7% → -3.9%/+3.9%)</p> <p>P_9.7.3.19 replaced by P_9.7.37.19, updated (Min./Max.: -4.5%/+4.5% → -3.7%/+3.7%)</p> <p>P_9.7.3.21 replaced by P_9.7.37.21, updated (Min./Max.: -4.0%/+4.0% → -3.6%/+3.6%)</p> <p>P_9.7.3.27 replaced by P_9.7.37.26, updated (Min./Max.: -30/+30 → -16/+16)</p> <p>P_9.7.3.29 replaced by P_9.7.37.27, updated (Min./Max.: -4/+4 → -3/+3)</p>
1.10, 2020-12-14	<p>Typo fixed (PROFET™+2 → PROFET™ +2)</p> <p>Table 1 typo fixed (k_{ILIS}: 4800 → 4785)</p> <p>Table 2 updated (adjusted content in column “Function” for DEN)</p> <p>Figure 17, Figure 31 updated (typo fixed)</p> <p>Figure 1, Figure 21, Figure 26, Figure 38 updated</p> <p>Chapter 8.2 updated</p> <p>Chapter 8.4.1 updated (typo fixed)</p> <p>P_9.6.0.6 updated (Parameter: SENSE Operative Range for k_{ILIS} Operation ($V_S - V_{IS}$) → Saturation Voltage in k_{ILIS} Operation ($V_S - V_{IS}$))</p> <p>P_9.6.0.7 updated (Parameter: SENSE Operative Range for Open Load at OFF Diagnosis ($V_S - V_{IS}$) → Saturation Voltage in Open Load at OFF Diagnosis ($V_S - V_{IS}$))</p> <p>P_9.6.0.8 updated (Parameter: SENSE Operative Range for Fault Diagnosis ($V_S - V_{IS}$) → Saturation Voltage in Fault Diagnosis ($V_S - V_{IS}$))</p>
1.03, 2019-10-30	<p>P_9.7.3.6, P_9.7.3.9, P_9.7.3.12, P_9.7.3.15, P_9.7.3.17, P_9.7.3.19, P_9.7.3.21 updated (Typ.: 4875 → 4785)</p>

修订记录

Table 24 BTS7012-1EPA - List of changes

Revision	Changes
1.02, 2019-10-15	<p>P_8.7.3.1, P_8.7.3.7, P_8.7.3.8 updated (added in Note or Test Condition: link to Figure 25) P_7.5.3.4, P_7.5.3.5 updated (added in Note or Test Condition: DEN = “low”; link to Figure 19)</p> <p>P_7.5.3.12 updated (added in Note or Test Condition: see Figure 21; deleted unnecessary space in Symbol: $dV_{OUT} / dt \rightarrow dV_{OUT} / dt$)</p> <p>P_8.7.3.6 updated (added in Note or Test Condition: see Figure 26) P_9.7.3.1 updated (added in Note or Test Condition: See Figure 34) P_9.7.3.6 updated (Min./Typ./Max.: -45%/4800/+45% \rightarrow -34.0%/4875/+34.0%) P_9.7.3.9 updated (Min./Typ./Max.: -38%/4800/+38% \rightarrow -25.0%/4875/+25.0%)</p> <p>P_9.7.3.12 updated (Min./Typ./Max.: -34%/4800/+34% \rightarrow -22.5%/4875/+22.5%)</p> <p>P_9.7.3.15 updated (Min./Typ./Max.: -22%/4800/+22% \rightarrow -12.5%/4875/+12.5%)</p> <p>P_9.7.3.17 updated (Min./Typ./Max.: -9%/4800/+9% \rightarrow -7.7%/4875/+7.7%)</p> <p>P_9.7.3.19 updated (Min./Typ./Max.: -6%/4800/+6% \rightarrow -4.5%/4875/+4.5%)</p> <p>P_9.7.3.21 updated (Min./Typ./Max.: -5%/4800/+5% \rightarrow -4.0%/4875/+4.0%)</p> <p>P_7.5.3.11 updated (added in Note or Test Condition: see Figure 19) P_4.2.3.6 updated (Max.: 12 mJ \rightarrow 15 mJ)</p> <p>Figure 1, Figure 42 updated</p> <p>Chapter 1 updated (or LED equivalent \rightarrow or equivalent electronic loads (e.g. LED modules)) P_4.3.0.7 added</p> <p>Table 23 updated</p> <p>Chapter 5.1 updated (added: see Chapter 10 for the complete application setup overview)</p>
1.01, 2019-06-26	<p>Chapter 9.2 updated ($2\text{ V} \rightarrow V_{DS(OLOFF)}$)</p> <p>General: updated (ReverSave™ \rightarrow ReverseON) Figure 1 updated</p> <p>Chapter 1 updated ((inserted headline "Product Validation"), (Qualified in accordance with AEC Q100 grade 1 \rightarrow Qualified for automotive applications. Product validation according to AEC-Q100 Grade 1.))</p> <p>General: updated Product Name (PROFET™+2 \rightarrow PROFET™+2 12V)</p> <p>Page 1: updated figure product</p> <p>Table 23 updated punctuation</p> <p>Chapter 9.3.1 updated (typo)</p> <p>Page 1: updated (Package PG-TSDSO-14-22 \rightarrow Package PG-TSDSO-14)</p> <p>Figure 29 updated</p> <p>Figure 43 updated (PG-TSDSO-14-22 (Thin (Slim) Dual Small Outline 14 pins) Package Outline \rightarrow PG-TSDSO-14 (Thin (Slim) Dual Small Outline 14 pins) Package Outline)</p> <p>Figure 44 updated (PG-TSDSO-14-22 (Thin (Slim) Dual Small Outline 14 pins) Package pads and stencil \rightarrow PG-TSDSO-14 (Thin (Slim) Dual Small Outline 14 pins) Package pads and stencil)</p> <p>Table 1 updated ((Symbol: $I_{VS(SLEEP)} \rightarrow I_{VS(SLEEP)_{85}}$), (Parameter: Minimum Overvoltage protection ($T_J = 25^\circ\text{C}$) \rightarrow Minimum Overvoltage protection ($T_J \geq 25^\circ\text{C}$))</p> <p>P_9.6.0.6 updated (Note or Test Condition: removed unnecessary line-break)</p>
1.00, 2018-05-23	Data Sheet available

目录

目录

1	概述	1
2	框图和术语	3
2.1	框图.....	3
2.2	术语.....	4
3	引脚配置	5
3.1	引脚分配.....	5
3.2	引脚定义和功能.....	6
4	产品一般特性	7
4.1	绝对最大额定值 - 通用	7
4.2	绝对最大额定值 - 功率级	9
4.2.1	功率级 - 12 mΩ	9
4.3	工作范围.....	9
4.4	热阻.....	10
4.4.1	PCB 设置.....	11
4.4.2	热阻抗.....	12
5	逻辑引脚	13
5.1	输入引脚 (IN)	13
5.2	诊断引脚	14
5.3	电气特性逻辑引脚.....	14
6	电源	15
6.1	操作模式.....	15
6.1.1	未上电.....	16
6.1.2	上电.....	16
6.1.3	休眠模式.....	16
6.1.4	待机模式.....	16
6.1.5	活动模式.....	16
6.2	V _S 欠压	17
6.3	电源电气特性.....	18
6.4	电源电气特性 - 产品特性	19
6.4.1	BTS7012-1EPA.....	19
7	功率级	20
7.1	输出导通电阻.....	20
7.2	驱动负载.....	21
7.2.1	驱动阻性负载.....	21
7.2.2	驱动感性负载.....	22
7.2.3	输出电压限制.....	23
7.3	高级开关特性.....	23
7.3.1	逆向电流行为.....	23
7.3.2	H 桥配置的跨电流鲁棒性	25
7.4	功率级电气特性.....	26
7.4.1	电气特性功率级 - PROFET™	26
7.5	电气特性 - 功率输出级	27
7.5.1	功率输出级 - 12 mΩ	27

目录

8	保护	30
8.1	过温保护	30
8.2	过载保护	32
8.3	发生错误时保护和诊断机制	34
8.3.1	重启策略	34
8.4	其他保护	37
8.4.1	反极性保护	37
8.4.2	过压保护	38
8.5	防止连接丢失	38
8.5.1	掉电和负载连接断开	38
8.5.2	地线丢失	38
8.6	保护电气特性	39
8.6.1	保护电气特性 - PROFET™	39
8.7	保护电气特性 - 功率输出级	40
8.7.1	保护功率输出级 - 12 mΩ	40
9	诊断	42
9.1	概述	43
9.2	ON 状态下诊断	43
9.2.1	电流检测 (k_{ILIS})	44
9.2.2	故障电流 ($I_{IS(FAULT)}$)	45
9.3	OFF 状态下诊断	46
9.3.1	开路负载电流 ($I_{IS(OLOFF)}$)	47
9.4	SENSE 时序	48
9.5	诊断电气特性	49
9.5.1	诊断电气特性 - PROFET™	50
9.6	诊断电气特性 - 功率输出级	51
9.6.1	诊断功率输出级 - 12 mΩ	51
10	应用信息	53
10.1	应用电路简图	53
10.2	外部元器件	54
10.3	更多应用信息	54
11	封装外形	55
12	修订记录	57
	目录	59



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2026-03-03

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2026 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:
erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文档包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。