

TESTSTANDARDS FÜR „GRÜNE“ BAUELEMENTE

von

Marc Dittes

Infineon Technologies AG, Deutschland

1 Motivation

Das Löten mit Zinn-Blei-Loten ist in der Elektrotechnik und Elektronik seit Jahrzehnten etabliert, ausführlich untersucht und im allgemeinen gut verstanden. Alle für Leiterplatten und Bauelemente verwendeten Materialien sind den thermischen Prozeßanforderungen, die sich aus der Verwendung der eutektischen Zinn-Blei(-Silber)-Legierung ableiten, angepaßt. Gleiches gilt für die national und international anerkannten Standards zur Prüfung der Lötbarkeit. Dazu gehören neben der Benetzungsfähigkeit von Bauelementanschlüssen und Leiterplattenmetallisierungen vor allem auch deren Temperaturbeständigkeit gegenüber den gängigen in der Elektronik angewandten Lötverfahren. Ein Beispiel für derartige Standards ist die IEC 60068-2-58 [1], in der sowohl die Prüfverfahren für die Oberflächeneigenschaften der Bauelementanschlüsse als auch die für die Temperaturbeständigkeit der Bauelemente beschrieben sind. Ein weiterer vor allem in den USA und Europa anerkannter Standard zur Bestimmung der Temperatursensitivität von Halbleiterbauelementen und den daraus abgeleiteten Lager- und Verarbeitungsbedingungen ist der von IPC (Institut for Printed Circuit Boards = amerikanischer Industrieverband der Baugruppenhersteller) und JEDEC (Joint Electron Device Engineering Council = Normungsgremium des Halbleiterbereiches) gemeinsam erarbeitete J-STD 020A [2].

Die aufgrund von Marktanforderungen und gesetzgeberischen Vorgaben [3,4] notwendige Umstellung auf bleifreie und halogenfreie Bauelemente zwingt Halbleiterhersteller zur Verwendung neuer Materialien und Prozesse. Der gleichzeitige Trend bzw. Zwang zur Baugruppenfertigung mit bleifreien Loten führt zu verschärften Anforderungen an die Bauelemente. Dies betrifft sowohl die metallurgische Kompatibilität mit den heute gängigen bleihaltigen und zukünftig verwendeten bleifreien Loten als auch ihre thermische Belastbarkeit, die notwendigerweise steigen muß.

Obwohl in zahlreichen Forschungs- und Entwicklungsprojekten [5] der letzten Jahre die Auswahl der möglichen Ersatzstoffe bereits stark eingeschränkt wurde und ein reger Austausch der Ergebnisse auf diversen internationalen Konferenzen [6] stattgefunden hat, hat sich die Elektronikindustrie unter anderem auch aufgrund patentrechtlicher Unsicherheiten noch nicht auf standardisierte Werkstoffe und daraus abgeleitete Prozeßanforderungen einigen können. Diese veränderten Anforderungen gilt es also zu definieren und die Testmethoden zur Überprüfung der geforderten Eigenschaften zu erarbeiten. Ein weiterer Punkt, der einer Klärung bedarf, ist die Definition, was unter blei- oder halogenfrei zu verstehen ist. Von Seiten der Europäischen Union sind bislang keine Vorschläge in das Gesetzgebungsverfahren eingebracht worden. Da eine absolute Freiheit von Blei beispielsweise in Loten technisch nahezu unmöglich ist, bleibt es der Industrie also noch überlassen, technisch und wirtschaftlich sinnvolle Grenzen festzulegen.

2 Stand der Normung

2.1 Deutschland/Europa

Auf europäischer Ebene gab es bisher lediglich den gescheiterten Versuch, die von der DKE (Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE) erarbeitete Erweiterung der IEC-Norm 60068-2-58 für bleifreie Bauelemente und Lötverfahren als PAS (public available specification) zu veröffentlichen. Innerhalb der turnusmäßigen Überprüfung steht dieser Standard nun zur Revision an und wird zur Zeit im relevanten IEC-Gremien TC 91 überarbeitet. Mit einer Verabschiedung eines neuen Standards ist hier allerdings nicht vor zwei Jahren zu rechnen. Außerdem erfährt der momentan gültige Standard hinsichtlich der Überprüfung der Wärmebeständigkeit von Halbleiterbauelementen nur bedingte Akzeptanz.

2.2 USA

In den Vereinigten Staaten beschäftigt sich zur Zeit das zuständige Gremium JC 14.1 innerhalb der JEDEC mit der Überarbeitung des J-STD 020A, wobei jedoch auch hier noch keine zur Abstimmung anstehende Revision vorliegt. Somit ist auch von dort in den nächsten Monaten nicht mit einem neuen Standard zu rechnen. Zudem werden momentan zusätzliche Fragen aufgeworfen, die zunächst von den veränderten Materialien und Prozessen unabhängig sind. Diese drehen sich z.B. um die Einordnung von Ball Grid Array Bauelementen hinsichtlich ihrer thermischen Masse und des daraus abzuleitenden Temperaturprofils zur Ermittlung der Wärmebeständigkeit. Dies dürfte die Ausarbeitung eines neuen Standards weiter verzögern. Der J-STD-006A [7] hat bereits bleifreie Lote mit aufgenommen und ist im Mai 2001 in Kraft getreten.

2.3 Japan/Asien

Vom JISC (Japanese Industrial Standards Committee) existiert ein Entwurf für ein Positionspapier mit einer Auflistung der zu überarbeitenden IEC Standards, wobei sich die JEITA (Japan Electronics & Information Technology Industries Association) seit dem Jahre 2000 mit dieser Thematik beschäftigt und als erstes im August 2001 einen Vorschlag für eine Methode zur Lötbarkeitsprüfung oberflächenmontierter Bauelemente zur Verarbeitung mit bleifreier Lotpaste vorgestellt hat. Auch gibt es bereits eine japanische Norm, die halogenfreie Leiterplatten definiert und die Prüfmethode zur Ermittlung des Halogengehalts vorschreibt [9].

2.4 Internationale Abstimmung

Zur weltweiten Koordination der laufenden Aktivitäten mit Umweltrelevanz, wozu auch die Verbannung von Blei aus der Elektronikfertigung zählt, wurde im Frühjahr 2001 von der HDPUG (High Density Packaging User Group) die GECEI (Global Environmental Coordination Initiative) ins Leben gerufen. Im November 2001 ist außerdem ein Treffen zwischen JISC und CENELEC (Comité Européenne de Normalisation Electronique) geplant, um die Harmonisierung aller verschiedener Normungsaktivitäten herbeizuführen.

3 Gemeinsamer Standard von Infineon Technologies AG, Philips Semiconductor und STMicroelectronics [10]

Aufgrund des Mangels an verbindlichen Standards haben sich die drei größten europäischen Halbleiterhersteller auf einige Richtwerte und Prüfverfahren geeinigt. Laut Infineon sollen damit auch die Normgebungsverfahren beschleunigt werden. In erster Linie geht es jedoch darum, die herrschende Unsicherheit in der Halbleiterindustrie zu minimieren, durch vereinheitlichte Prüfanweisungen den Testaufwand zu verringern und den Anwendern

Vergleichsmöglichkeiten zu bieten. Nicht zuletzt ist es das Ziel, durch vereinheitlichte Prüfbedingungen eine breitere Basis für die Akzeptanz dieser Bedingungen zu schaffen.

3.1 Definition Green Package

Unter Berücksichtigung der technisch vertretbaren Verunreinigungslevel in den verwendeten Rohmaterialien, die vornehmlich aus den Angaben der Materiallieferanten herrühren, und in Anlehnung an die schon bestehenden europäischen und nationalen gesetzlichen Vorschriften und Normen, sind die in Tabelle 1 zusammengefaßten Grenzwerte festgelegt worden.

Tabelle 1: Grenzwerte für in Einzelmaterialien zulässige Verunreinigungen

Definition	Substanz	Grenzwert	Anwendung
Bleifrei	Blei (Pb)	< 1000 ppm	Lot, Lotkugeln (BGA), Anschlußmetallisierung
Halogenfrei	Chlor (Cl) Brom (Br)	$\Sigma < 900$ ppm	Preßmasse, Substrat, Lötstoplack
Antimonfrei	Antimontrioxid (Sb ₂ O ₃)	< 900 ppm	

Zu den Vorgaben zählen z.B. die europäische Gefahrstoffverordnung, die eine Deklarationspflicht für viele Gefahrstoffe oberhalb einer Grenze von 0,1 % vorschreibt, oder die bestehende Norm zu Lotwerkstoffen in der Elektronik [7]. Diese läßt zwar 0,2 % Blei in bleifreien Loten zu, jedoch ist nach Herstellerangaben eine Grenze von 0,1 % gut erreichbar. Für die Definition der Halogenfreiheit hat man sich an die japanische Norm für Leiterplattenmaterialien angelehnt, die eine Grenze von jeweils 900 ppm für Chlor und Brom vorsieht [9]. Hier wurde als Grenzwert von 900 ppm die Summe von Chlor und Brom festgelegt, die auch in einem Entwurf zur genannten japanischen Norm ursprünglich genannt war. Entscheidend ist bei den Grenzwerten, daß sie sich nicht auf das gesamte Bauelement, sondern auf die eingesetzten Einzelmaterialien beziehen und keiner der aufgelisteten Stoffe gezielt verwendet wird. Da viele der in Halbleitern verwendeten Materialien wie beispielsweise das Silizium oder auch das Kupferleadframe und die verwendeten Kunststoffe bedeutend niedrigere Verunreinigungslevel z.B. für Blei aufweisen, sind die auf das gesamte Produkt bezogenen resultierenden Verunreinigungen um ein Vielfaches geringer. Zur Zeit geht man davon aus, daß eine weitere Raffination hin zu noch reineren Materialien nicht vertretbare wirtschaftliche Folgen hätte und sich aufgrund des erhöhten Energiebedarfs nachträglich auf die Umwelt auswirken würde. Nach Vorliegen weiterer Erfahrungen und Anpassung der Herstellprozesse bei den Materiallieferanten werden die Grenzwerte möglicherweise weiter angepaßt.

3.2 Bestimmung der Lötwärmebeständigkeit

Zur Bestimmung der Lötwärmebeständigkeit bzw. des sogenannten Moisture Sensitivity Levels (MSL), der angibt, wie lange ein Bauelement unter welchen Bedingungen gelagert werden kann, bis es ohne vorheriges Ausheizen einem Lötprozeß ausgesetzt werden kann, müssen zunächst die prozeßtechnischen Anforderungen geklärt sein. Trotz der nach wie vor großen Zahl an bleifreien Legierungen, die die gängige Zinn-Blei-Silber-Legierung als Lotwerkstoff ablösen können, ist sich die Welt der Elektronikfertiger heute einig, daß in den meisten Anwendungen die ternär-eutektische Zinn-Silber-Kupfer-Legierung bzw. Derivate mit geringen Unterschieden in der Zusammensetzung oder unter Verwendung alternativer oder zusätzlicher Legierungselemente wie Bismut zum Einsatz kommen wird. Der Schmelzpunkt des ternären Eutektikums liegt bei 217 °C und wird durch die Verwendung im metallurgisch sinnvollen Bereich von Bismut die Solidustemperatur nicht unter 212 °C absenken.

Zahlreiche firmeninterne Untersuchungen und Verbundprojekte [11] haben gezeigt, daß mit einer Temperatur von 230 °C bis 235 °C über einen Zeitraum von 20 Sekunden an der Verbindungsstelle qualitativ einwandfreie Lötverbindungen erzielt werden können. Unter Berücksichtigung der notwendigen Prozeßsicherheit und der sich aufgrund unterschiedlicher thermischer Masse von Bauelementen ergebenden Temperaturunterschiede sind zwei Reflowlötprofile entwickelt worden, mit denen der MSL größer und kleiner Bauelemente bestimmt wird (siehe Abbildung 1).

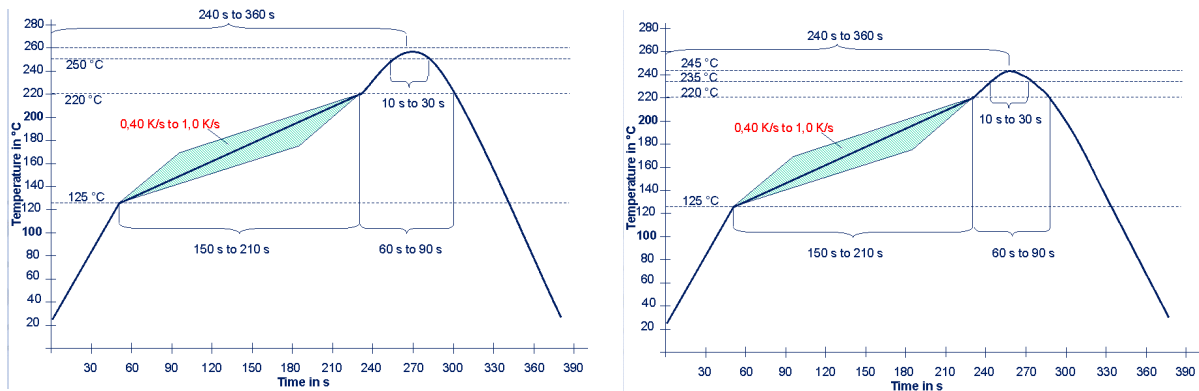


Abbildung 1: Reflowprofile zur Bestimmung des MSL für kleine (links) und große (rechts) Bauteile

Die Spezifikation der beiden Profile ist Tabelle 1 zu entnehmen.

Tabelle 2: Spezifikation der Reflowprofile

	Kleine Bauelemente	Große Bauelemente
Heizrata	Nicht spezifiziert	Nicht spezifiziert
Vorheizung	125 °C bis 220 °C 150 s bis 210 s 0,4 K/s bis 1,0 K/s	125 °C bis 220 °C 150 s bis 210 s 0,4 K/s bis 1,0 K/s
Peaktemperatur	260 °C -5/+0 °C	245 °C -5/+0 °C
Peakzeit	10 s bis 30 s (≥ 250 °C)	10 s bis 30 s (≥ 235 °C)
Abkühlrate	≤ 6 K/s	≤ 6 K/s
Zeit von 25 °C bis Peak	240 s bis 360 s	240 s bis 360 s

Die Einteilung in große und kleine Bauelemente orientiert sich hier an den im gültigen Standard J-STD 020A festgelegten Kriterien. Bei der Entwicklung der Lötprofile wurde insbesondere darauf geachtet, daß ein möglichst fertigungsnaher Prozeß abgebildet wird. Ebenfalls berücksichtigt wurden die Verarbeitungsempfehlungen der Lotpastenhersteller, die teilweise für die Verarbeitung bleifreier Lotpasten Lötprofile mit annähernd konstanter Heizrate von Raumtemperatur bis zur Spitzentemperatur empfehlen. Diese Empfehlung rührt daher, daß bei zu hoher eingebrachter Wärmemenge vor Erreichen der Schmelztemperatur des Lotes die im Flußmittel enthaltenen Aktivatoren bereits verbraucht sind und dadurch ein Zusammenfließen der Lotkugeln und Benetzen der Anschlüsse verhindert wird [12]. Um jedoch den Temperaturunterschied auf der Leiterplatte und die sich daraus ergebende Überhitzung kleinerer Bauelemente möglichst gering zu halten, bedürften solche Profile sehr geringer Transportgeschwindigkeiten durch den Ofen, was den Durchsatz entsprechend verringern würde. Die Kombination aus einem Sattel mit geringer Steigung in der Vorheizphase vor Eintritt in die eigentliche Lötzone stellt also einen notwendigen Kompromiß aus den unterschiedlichen Anforderungen von Seiten der Lotpaste, der Wärmebeständigkeit von Bauelementen und Leiterplatten und seitens der Baugruppenhersteller nach hohem Durchsatz dar. Ziel bei der Festlegung der Profile war außerdem zu garantieren, daß innerhalb der festgelegten Grenzen das gleiche Ergebnis für den Feuchtelevel ermittelt wird.

3.3 Benetzungstest

Neben der Benetzungsfähigkeit mit bleifreien Loten müssen die bleifreien Anschlußmetallisierungen während der Umstellungsphase auf bleifreie Lötprozesse auch die Benetzung der Anschlüsse durch Zinn-Blei-Lote gewährleisten. Die Prüfprozesse sind in den gängigen Normen wie IEC 60068-2-58 auf die Verarbeitungsprozesse mit SnPb-Pasten abgestimmt und können somit für den letzteren Fall weiter angewandt werden. Aufgrund der geänderten Metallurgie der Überzüge muß dieser Test jedoch explizit mit durchgeführt werden. Zum Benetzungstest für die Verarbeitung mit bleifreien Loten bedarf es jedoch der Festlegung einer Testlegierung und des Temperatur-Zeit-Regimes. Als Testlegierung wurde wiederum die ternär-eutektische SnAgCu-Legierung gewählt. Die festgelegten Grenzen für die Legierungszusammensetzung orientieren sich sowohl an den auf dem Markt verfügbaren Legierungen und deren Toleranzen als auch an der Notwendigkeit, die Analyseintervalle auf einen akzeptablen Zeitraum zu erweitern. Die Eigenschaften der Legierung dürfen sich innerhalb dieser Grenzen natürlich nicht maßgeblich ändern. Die Temperatur von 245 °C als Testtemperatur korreliert mit der auch für SnPb relativ hoch gewählten Temperatur von 215 °C im Tauchlöttest. Zu berücksichtigen ist hier, daß die Tauchlötprüfung lediglich eine Kontaktzeit von zwei bis drei Sekunden mit dem flüssigen Lot vorsieht, wohingegen in einem Reflowprozeß die Anschlüsse für etwa eine Minute mit dem flüssigen Lot in Kontakt stehen. In internen Versuchsreihen hat sich diese Temperatur-Zeit-Kombination als sinnvolle Testgröße herausgestellt. Die gewählte Temperatur kommt sowohl im Tauchlöttest als auch beim Einsatz der Benetzungskraftwaage zur Anwendung. Die genauen Daten sind Tabelle 1 zu entnehmen

Tabelle 3 Spezifikation des Lötbarkeitstests nach dem Dip & Look Verfahren und mittels Benetzungskraftwaage

Dip & Look Test (Tauchlötprüfung)			
Lotbad	SnPb40		SnAgCu*
Tauchzeit	3 s	2 s	3 s
Badtemperatur	215 °C	235 °C	245 °C
Flußmittel	25 % Kolophonium		25 % Kolophonium
	75 % Isopropanol		75 % Isopropanol
Kommentar	In Übereinstimmung mit IEC 60068-2-58		In Übereinstimmung mit IEC 60068-2-58 unter Verwendung von SnAgCu* bei 245 °C
Benetzungskraftwaagentest			
<ul style="list-style-type: none"> • In Übereinstimmung mit IEC 60068-2-69 unter Verwendung von SnAgCu* bei 245 °C • Sowohl Bad als auch Lotkugeltest sind anwendbar • Kriterien für das Bestehen oder Nicht-Bestehen des Test müssen für jedes Gehäuse individuell festgelegt werden 			
* Ag: 3,3 % – 4,3 %; Cu: 0,4 % - 1,1 %; Sn: Rest			

3.4 Whiskertest

Whisker sind nadelförmige Einkristalle von wenigen Mikrometern Durchmesser und bis zu mehreren Hundert Mikrometern Länge, die vornehmlich aus galvanisch abgeschiedenen Schichten herauswachsen (siehe Abbildung 2). Diese Whisker können Kurzschlüsse auf der Leiterplatte oder zwischen Bauelementen bewirken und müssen deshalb vermieden werden. Während die heute übliche SnPb-Metallisierung auf Bauelementanschlüssen als sicher

gegenüber der Bildung von Whiskern angesehen wird, ist bekannt, daß z.B. reine Zinnschichten und auch Zinnlegierungen mit geringen Legierungszusätzen in Abhängigkeit von verschiedenen Einflußgrößen zur Whiskerbildung neigen. Zu den Einflußgrößen zählen das Grundmaterial, die Schichtdicke, die Menge und Art von Verunreinigungen, die Korngröße, und als Folge dieser Größen sowie den Abscheidebedingungen die Spannungen, die in der Schicht herrschen [13,14].

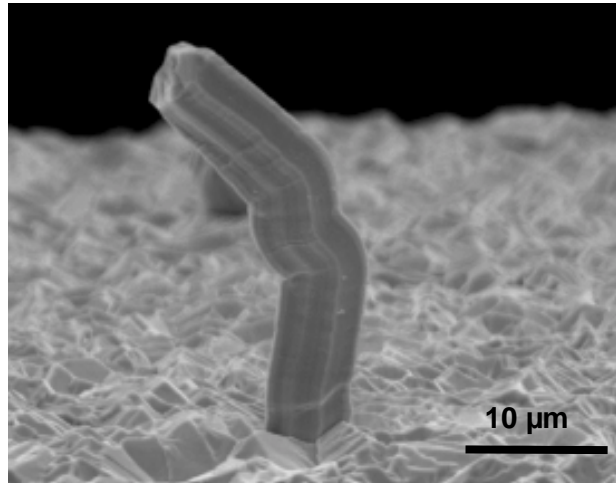


Abbildung 2 Whisker auf 8 µm dicker rein Zinn Schicht, abgeschieden auf Cu-Leadframe. Zwei Monate gelagert bei 55 °C.

Bisher liegen noch nicht genügend Erfahrungen vor, um die optimalen Bedingungen festzulegen, mit denen eine ausreichende Sicherheit gegenüber der Bildung von durch Whisker hervorgerufene Kurzschlüsse getestet werden kann. Es gilt jedoch als gesichert, daß nach einem Umschmelzen der galvanisch abgeschiedenen Schichten kein Whiskerwachstum mehr auftritt und somit also nur die Bildung von Whiskern relevanter Größe innerhalb der maximalen Lagerzeiten ausgeschlossen werden muß. Die drei Unternehmen legen hier eine Lagerzeit von zwei Jahren zugrunde. Zudem sind sich die Firmen einig, daß es unterschiedliche Arten von Whiskern gibt, die auch unterschiedliche Tendenzen zum Wachstum aufweisen. Whisker unterhalb einer bestimmten Länge sind also als zulässig zu bewerten. Geht man von einem minimalen Pitch (Abstand zwischen der Mitte benachbarter Bauelementanschlüsse) von 300 µm aus, verbleiben bei einer Anschlußbreite von 150 µm als Lücke zwischen den Beinchen noch 150 µm. Damit können also Whisker, die im schlimmsten Fall noch kürzer als der halbe Beinchenabstand sind, keine Kurzschlüsse verursachen. Als akzeptable Grenzlänge für Whisker wurden deswegen 50 µm nach einer Lagerzeit von zwei Jahren festgelegt.

4 Ausblick

Verschiedene Gremien befassen sich zur Zeit mit der Normung bleifreier Prozesse und Testverfahren für bleifreie Bauelemente sowohl für die Verarbeitung mit Zinn-Blei- als auch mit bleifreien Loten. Aus den Normungsgremien wird jedoch nicht vor Mitte 2002 mit neuen Standards zu rechnen sein. So bleiben zudem z.B. für einen dringend notwendigen einheitlichen und anerkannten Whiskertest noch grundsätzliche Fragen zu klären. Diese werden zur Zeit von Industriekonsortien unter der Beteiligung der wichtigsten Firmen unter der Schirmherrschaft z.B. der NEMI (National Electronics Manufacturers Initiative) oder der ITRI (International Tin Research Institute) erarbeitet, wobei die Verabschiedung eines standardisierten Whiskertests vermutlich nicht vor 2003 zu erwarten ist.

Die ebenfalls notwendige Neuklassifizierung von BGA-Bauteilen hinsichtlich ihrer thermischen Masse und der Wärmeverteilung zwischen Bauteiloberseite und Lotkugeln, die

sich auf das anzuwendende Temperaturprofil bei der Bestimmung des Feuchtelevels auswirkt, ist von Philips Semiconductors in dem zuständigen JEDEC-Gremium angeregt worden und bedarf ebenfalls noch eingehender Untersuchung. Wie bereits oben angeführt, wird sich dadurch möglicherweise die Normung der notwendigen Prüfprozesse weiter verzögern.

5 Zusammenfassung

Da sich weder auf nationaler noch auf internationaler Ebene in absehbarer Zeit die Verabschiedung anerkannter Prüfstandards für bleifreie Bauelemente abzeichnet, haben sich die drei größten europäischen Halbleiterhersteller auf Definitionen und Prüfbedingungen geeinigt und der Öffentlichkeit vorgestellt. Diese Übereinkunft sieht maximale Verunreinigungslevel von 1000 ppm für Blei und 900 ppm für die Summe aus Chlor und Brom bzw. für Antimontrioxid vor. Die Reflowprofile zur Bestimmung der Lötwärmebeständigkeit bzw. des Feuchtelevels weisen maximale Spitzentemperaturen von 245 °C bzw. 260 °C auf. Als Testlot für die Benetzungsfähigkeit bleifreier Bauelementanschlüsse hat man sich auf die ternär-eutektische Zinn-Silber-Kupfer-Legierung bei einer Prüftemperatur von 245 °C geeinigt. Auf einen einheitlichen Whiskertest konnte man sich aufgrund mangelnder Erfahrung bislang nicht festlegen, jedoch wurde eine Obergrenze für die akzeptable Länge eventuell vorhandener Whisker nach einer Lagerzeit von zwei Jahren von 50 µm vereinbart.

6 Literatur

- 1 IEC 60068-2-58 „Environmental Testing-Part 2-58: Tests – Test Td-Test methods for solderability, resistance to dissolution of metallization and to soldering heat of surface mounting devices (SMD)
- 2 IPC/JEDEC J-STD-020A, April 1999 „Moisture/Reflow Sensitivity Classification for Nonhermetic Solid State Surface Mount Devices“
- 3 Vorschlag für eine Richtlinie des Europäischen Parlaments und des Rates zur Beschränkung der Verwendung bestimmter gefährlicher Stoffe in elektrischen und elektronischen Geräten vom 13.06.2001 (http://europa.eu.int/eur-lex/de/com/pdf/2000/de_500PC0347_02.pdf)
- 4 Vorschlag für eine Richtlinie des Europäischen Parlaments und des Rates über Elektro- und Elektronikaltgeräte vom 13.06.2001 (http://europa.eu.int/eur-lex/de/com/pdf/2000/de_500PC0347_02.pdf)
- 5 National Center for Manufacturing Sciences, Lead-free solder project report No. 0401RE96, 1997
- 6 H. Reichl, H. Griese (Hrsg.): Proceedings „Electronics Goes Green 2000+“ Vol. 1 Technical Lectures. VDE-Verlag Berlin, Sept. 2000
- 7 IPC/JEDEC J-STD-006A, May 2001 „Requirements for Electronic Grade Solders Alloys and Fluxed and Non-Fluxed Solid Solders for Electronic Soldering Applications“
- 8 Sony Technical Standards SS-00250-4 „Test methods for electronic components, Lead-free soldering Parts Design Standards – Part 4: Solder Heat resistance test for TMDS, Lead-free soldering“

- 9 JPCA-ES-01-1999 „Test Method for Halogen-Free Materials“ Japan Printed Circuit Association
- 10 Infineon Technologies AG / Philips Semiconductors / STMicroelectronics: Pressemitteilung vom 12.Juli 2001
- 11 Improved Design Life and Environmentally Aware Manufacturing of Electronics Assemblies by Lead-Free Soldering: IDEALS. Brite/Euram Project BRPR-CT96-0140 Final Report
- 12 Geert Maas, Jan Kolsters, Jacob Klerk: „Tuning solder-curve and MSL Test-curve for lead-free reflow soldering“, Philips CFT, Report CTB 594-01-2272, 21.06.2001
- 13 Y. Zhang, C. Xu, C. Fan, A. Vysotskaya & J. A. Abys, “Understanding Whisker Phenomenon – Part I: Growth Rate”, SurFin’01, Nashville, TE, June 2001
- 14 C. Xu, C. Fan, A. Vysotskaya, J. Abys, and Y. Zhang, “ Understanding Whisker Phenomenon – Part II: Competitive Mechanisms”, SurFin’01, Nashville, TE, June 2001