

Die erste Generation

Nach SiC-Dioden bringt Infineon nun 1.200-V-SiC-Transistoren auf den Markt

Auf Grund der überlegenen physikalischen Eigenschaften von SiC kann nun neben Si-Superjunction-Bausteinen und IGBTs eine neue Klasse von Hochspannungs-Transistoren realisiert werden. Geringe statische und dynamische Verluste sowie die monolithische Integration einer Body-Diode sind Vorteile, die sich in Anwendungen wie im Photovoltaikbereich auszeichnen.

Von Wolfgang Bergner, Fanny Bjoerk, Daniel Domes und Gerald Debay

Die Auswahl des Bauelementkonzepts ist sowohl für die Zuverlässigkeit als auch für die zu erwartende Leistungsfähigkeit in der Applikation von entscheidender Bedeutung. SiC-MOSFETs oder -JFETs weisen hier zunächst eine vergleichbare Charakteristik auf: Beide Konzepte erlauben schnelle unipolare Schaltvorgänge, wie sie von Si-Superjunction-MOSFETs bekannt sind, in der 1.200-V-Sperrspannungsklasse. Wenn es um den Stand der Technik geht, zeigen MOSFETs und JFETs aber große Unterschiede.

Für Infineon besteht ein wichtiges Entwicklungsziel darin, von der firmeneigenen robusten Dioden-Fertigungslinie zu profitieren, dabei aber Prozesskonzepte zu vermeiden, für die derzeit noch keine Felderfahrungen vorhanden sind. Vor diesem Hintergrund fallen MOSFETs gegenüber den JFETs zurück. Das liegt vor allem daran, dass der Gate-Oxid-Prozess aufgrund der relativ hohen extrinsischen Defektdichte des SiC-Materialsystems ein hohes Qualitätsrisiko mit sich bringt. Auch wenn intrinsische Zuverlässigkeit und Schwellspannungs-Stabilität vielfach demonstriert wurden, bedarf es einer effektiven und erprobten Screening-Strategie, um eine hohe Ausleiferqualität sicherzustellen. Damit scheidet ein MOSFET-Konzept aus, so dass die Frage nach der optimalen JFET-Struktur zu beantworten ist [1].

Vertikaler oder horizontaler Kanal?

Vertikale JFETs haben den Vorteil, dass sie selbstsperrend (normally-off) sind [2]. Allerdings ist eine Ansteuerung mit negativer Spannung zum Ausschalten und einem relativ hohen bipolaren Einschaltstrom erforderlich. Darüber hinaus ist das nutzbare Schwellspannungsfenster zwischen selbstleitender Charakteristik bei null Volt und der Diodenflussspannung von +2,5 V relativ klein. Es wird zusätzlich durch eine ausgeprägte Barrierendegradation eingeengt, wodurch die Schwellspannung von der anliegenden Sperrspannung abhängig wird. Herstellungsseitig ist es sehr schwierig, die Schwellenspannung in diesem kleinen Prozessfenster zu zentrieren; dies erfordert eine anspruchsvolle Steuerung der kritischen Lithographie- und Strukturierungs-Prozessschritte. Zusätzlich ist es in der vertikalen JFET-Struktur nicht möglich, eine Body-Diode in den Transistor zu integrieren. Ferner tritt eine höhere Koppelung zwischen Gate und Drain auf, was sich deutlich im Verhältnis der Rückwirkungs- zur Ausgangskapazität zeigt [3].

Aufgrund dieser Überlegungen hat Infineon eine JFET-Struktur mit einem horizontalen Kanal (**Bild 1**) gewählt. Das im Prinzip eindimensionale Kanal-Design ermöglicht eine genaue Kontrolle der Schwellspannung durch Implantation und ergibt einen ausgezeichneten flächenspezifischen Einschaltwiderstand.

Es wurde bewusst eine selbstleitende JFET-Variante gewählt. Damit eröffnet sich ein breites Fenster zum Schalten zwischen Schwellspannung und Durchgreifspannung. Damit konnte eine einfache spannungsbasierte Ansteuerung (z.B. zwischen 0 und -20 V) für ein sicheres Ein- und Ausschalten mit ausreichenden Margen und ohne bipolare Verluste realisiert werden.

Für Anwendungen, die eine selbstsperrende Charakteristik (normally-off) erfordern, wird eine sogenannte „Direct driven“-Ansteuerung des Bauelements [4] mit einem hierfür entwickelten Ansteuerbaustein empfohlen. Hierbei wird in einer Kaskoden-Topologie ein einfacher selbstsperrender Silizium-MOSFET mit niedriger Sperrspannung – typisch 30 V – in Serie mit dem SiC-JFET geschaltet. Empfohlen wird ein p-Kanal-Transistor, da hier der Gate-Treiber sowohl für den JFET als auch den p-MOSFET auf das gleiche Potenzial referenziert werden kann (**Bild 2**). Die Streuinduktivität des p-Kanal-Bauelements liegt damit nicht im Ansteuerkreis. Während des normalen Betriebs leitet der Niederspannungs-MOSFET ohne dabei nennenswerte Auswirkungen auf den gesamten Durchlasswiderstand zu haben. Beim Anlauf der Schaltung oder im Falle einer Fehlfunktion wird der Niedervolt-MOSFET ausgeschaltet, wobei das JFET-Gate über eine Diode fest mit dem Source-Potential des MOSFETs verbunden ist. Der Vorteil dieses Konzepts ist, dass der JFET dynamisch wie ein stand-alone-Bauelement arbeitet, im Bedarfsfall aber auf die sicherheitsrelevanten Eigenschaften der klassischen Kaskodenstruktur zurückgegriffen werden kann. Dieses Konzept wurde in einem seriennahen Photovoltaik-Umrichter demonstriert. Es konnte experimentell gezeigt werden, dass dieses Konzept bei einer Reihe möglicher Fehler, wie Ausfall der Versorgungsspannung der Ansteuerung, den Umrichter jeweils in einem sicheren Betriebszustand hält [5].

Höher Schaltfrequenzen, weniger Verluste

Der selbstleitende CoolSiC zeigt ein Kennlinienfeld wie ein 600-V-CoolMOS mit guter Steuerbarkeit über das Gate und sehr hoher Stromtragfähigkeit (**Bild 3**). Mit dem Ziel kompaktere Systeme durch deutlich höhere Schaltfrequenzen zu realisieren, rückt die Reduzierung der dynamischen Verluste in den Mittelpunkt. Aufgrund der Materialeigenschaften von SiC weist der CoolSiC sehr kleine Bau-

element-Kapazitäten auf, die (**Bild 4**) eine glatte und nahezu ideale Charakteristik aufweisen.

Dies zeigt sich auch in der Gate-Ladungskurve: Messungen zeigen das Miller-Plateau bei Nennstrom bei ca. -7 V. Damit sind bereits mit einer einfachen Gate-Ansteuersetzung schnelle Schaltvorgänge mit hohen Steilheiten beim Ein- und Ausschalten realisierbar [6].

Der SiC-JFET wurde sowohl in diskreten Gehäusen [5] als auch in einem Halbbrücken-Modul [7] auf zwei unterschiedlichen Testplattformen getestet. **Bild 5** zeigt die Schaltverläufe des 1.200-V-CoolSiC in einem Easy 1B-Modul.

Der Einschaltvorgang zeigt die Verläufe am Low-Side-Transistor während der Kommutierung gegen die Body-Diode des High-Side-JFETs. Auffällig dabei ist, dass die Rückstromspitze nur so lange anhält, wie die Drain-Source-Spannung am Schalter fällt. Deshalb ist der Hauptteil des Rückwärtserholstroms kapazitiver Natur. Die monolithisch integrierte CoolSiC-Body-Diode erreicht nahezu die Leistung einer SiC-Schottky-Diode, die heute den Maßstab bezüglich Verlustenergien darstellt.

Die Schaltverluste liegen im Vergleich zur jüngsten High-Speed-IGBT-Generation von Infineon um den Faktor 2 niedriger. Im Vergleich zur langsameren Infineon Trenchstop-IGBT-Familie sind die Schaltverluste fast um eine Größenordnung niedriger. **Bild 6** zeigt den Vergleich der gesamten Schaltverluste für die einzelnen Bauelemente.

Der Vergleich zu Trenchstop-IGBTs

Um die Leistung des Bausteinkonzepts experimentell zu validieren, wurde ein seriennaher Dreiphasen Photovoltaik-Umrichter mit 17 kw Leistung gewählt [5]. Das Gerät verwendet einen Dreipunkt-Wechselrichter mit bipolar schaltendem Ast zum Neutralpunkt. Die zwei Hochfrequenz-Transistoren pro Phase – ursprünglich Trenchstop-IGBTs mit 1.200 V und 40 A – wurden durch jeweils drei parallele 1.200-V-SiC-JFETs mit 100 mΩ Einschaltwiderstand in Kombination mit den jeweiligen 30-V-p-Kanal-MOSFETs ersetzt.

Bild 7 zeigt den erzielten Wirkungsgrad des Umrichters als Funktion der Ausgangsleistung. Es ist eine deutliche Verbesserung des Wirkungsgrads über den gesamten Lastbereich erkennbar. Der Standard-Umrichter auf Basis von Si-Transistoren erreicht einen maximalen Systemwirkungsgrad von 98,2 %. Umrichter, die mit CoolSiCs ausgestattet sind, erlauben unter Erfüllung aller EMV-Anforderungen eine Wirkungsgradsteigerung um 0,6 %.

Der Wirkungsgrad als Funktion von Eingangsspannung und Last gemäß des sogenannten Photon-Tests ist in **Bild 8** dargestellt. Es wird deutlich, dass der Bereich, in dem ein Wirkungsgrad von mindestens 98 % erreicht wird, gegenüber dem Gerät mit Standard-IGBT-Bestückung deutlich ausgedehnt ist.

Aufgrund des gate-oxidfreien Bauelementkonzepts, das in vielen strukturellen Details auf unsere SiC-Schottky -Dioden referenziert werden kann, erreichen die Bauelemente eine sehr hohe Zuverlässigkeit, die gerade in langlebigen Applikationen wie Solarumrichtern von besonderer Bedeutung ist. Wie in einem seriennahen PV-Umrichter gezeigt wurde, lässt sich durch die CoolSiC-Bauelemente der Wirkungsgrad über einen weiten Eingangsspannungs- und Lastbereich hinweg erhöhen; dies ist die Systemvoraussetzung für eine deutliche Anhebung der Taktfrequenz.

Literatur

- [1] Treu, T.; et al.: Proceedings IAS 2007. Published on CD.
- [2] Datenblatt SJEP120R100. www.semisouth.com
- [3] Elpelt; et al.: Mat. Sci. Forum Vols. 645-648 (2010), Seite 933 – 936.
- [4] Björk, F.; et al.: ICSCRM 2010, Abstract Booklet, Seite 174.
- [5] Deboy, G.; Ludwig, H.; Mallwitz, R.; Rupp, R.: New SiC JFET with Integrated Body Diode Boosts Performance of Photovoltaic Systems. Proceedings PCIM, May 2011.
- [6] Hilsenbeck, J.; Björk, F.; Bergner, W.: A Mature 1200V SiC JFET Technology Optimized for Efficient and Reliable Switching. Proceedings PCIM, May 2011.
- [7] Domes, D.; Messelke, C.; Kanschat, P.: 1st industrialized 1200V SiC JFET module for high energy efficiency applications. Proceedings PCIM, May 2011.

Autoren

An dem Artikel wirkten mit: Wolfgang Bergner, Fanny Bjoerk, Gerald Deboy, alle Infineon Technologies Austria; Daniel Domes, Infineon Technologies in Deutschland.

Email: gerald.deboy@infineon.com

Bild 1. Querschnitt des CoolSiC-Bauelements.

Bild 2. Ansteuerung des selbstleitenden CoolSiC-Bauelements durch den speziell entwickelten Treiber (links) und dessen internes Blockschaubild (rechts).

Bild 3. Typisches Ausgangskennlinienfeld eines 1200-V-JFETs mit 35 mΩ Einschaltwiderstand bei 25 °C.

Bild 4. Eingangs-, Ausgangs- und Rückwirkungskapazität als Funktion der Drain-Source-Spannung ($U_{GS} = -19$ V; $f = 1$ MHz) für ein 1200-V-Bauelement mit 35 mΩ Einschaltwiderstand.

Bild 5. Schaltkurve eines „direct driven“-JFET-Moduls bei $T_j = 125$ °C; $U_{DC} = 600$ V; $I_D = 30$ A und externem Gatewiderstand von 0 Ω.

Bild 6. Schaltverluste (Ein- und Abschalten) eines 1200-V-SiC-JFETs (50 mΩ) im Vergleich zu High-SpeedIGBT mit SiC-Schottky-Diode und konventionellem 1200-V-IGBT mit schneller Si-PIN-Diode bei $U_{DS} = 800$ V; $T_j = 75$ °C und externem Gatewiderstand von 3 Ω.

Bild 7. Vergleich des Wirkungsgrads zwischen 40-A-Trenchstop-IGBT und je drei parallelen 1200-V-CoolSiC mit 100 mΩ Einschaltwiderstand in einem Dreiphasen-Solarumrichter mit 17 kW Leistung. Entnommen aus [5].

Bild 8. Gemessener Systemwirkungsgrad als Funktion der Eingangsspannung und der Last. Links: Bestückung mit Si-IGBTs; rechts: Bestückung mit CoolSiC-Bauelementen. Entnommen aus [5].