

アプリケーション・ノート : AN-994

SMD（表面実装）アセンブリを
効果的に行うには

第 5.0 版

Gil Alivio

John Ambrus

Tim McDonald

Richard Dowling

© インターナショナル・レクティファイアー・ジャパン

この文献の無断複製・転載を禁じます。

内容：

- ・セクションI： $R_{th(JA)}$ の測定法
- ・セクションII： 表面実装パッケージの熱特性評価
- ・セクションIII： 基板への取り付け
- ・セクションIV： はんだペースト
- ・セクションV： 温度プロファイル
- ・セクションVI： 再処理

セクションI： $R_{th(JA)}$ の測定法

ここでは、デバイスの実装、ヒートシンクの方法、およびさまざまなパッケージの熱抵抗測定に使用した試験方法について説明します。熱抵抗測定用に、デバイスをはんだ付けで実装する標準プリント基板を開発しました。2オンスCu付きのFR-4材料を使用し、基板の大きさは4.75x4.5インチで、裏面は金属のベタです。3種類のPCB配線パターンを試験しました。1番目のものは1平方インチの銅パターン、2番目は被測定デバイス（DUT）の実装面積のみをカバーする最小銅パターン（「変形最小パターン」と呼びます）、3番目は「絶対最小パターン」で、金属部分を各リード実装に必要なエリアのみに限定したものです（図1を参照してください）。

熱抵抗の測定は業界の慣行に従っておこないました。

まず、基準となる温度の推定をVs_d等の温度に敏感な電気パラメータ（TSEP）を測定しそれを校正した値と比較してT_j（接合部温度）を求めます。つぎに電力値のわかっている加熱用電気パルスを印加して再度TSEPを測定します。その値を校正表と比較して接合部温度を求め、加熱パルスによる温度上昇を計算します。おなじみの式より、

$$\Delta T = R_{TH} \times P_D \quad (式1)$$

ここで

$$\Delta T = T_j - T_{Ref}$$

接合部温度と基準温度（ここでは、周囲温度、ケース温度、またはパッケージリードの温度）との差（°C）。

R_{TH} =接合と基準点（周囲、ケース、またはパッケージのリード）との熱抵抗（°C/W）。

P_D =消費電力（W）

温度上昇と消費電力の実測値を代入することにより、熱抵抗が計算できます。このようにして、次の表に示すすべてのパッケージの代表的なサンプルについて測定を行いました。

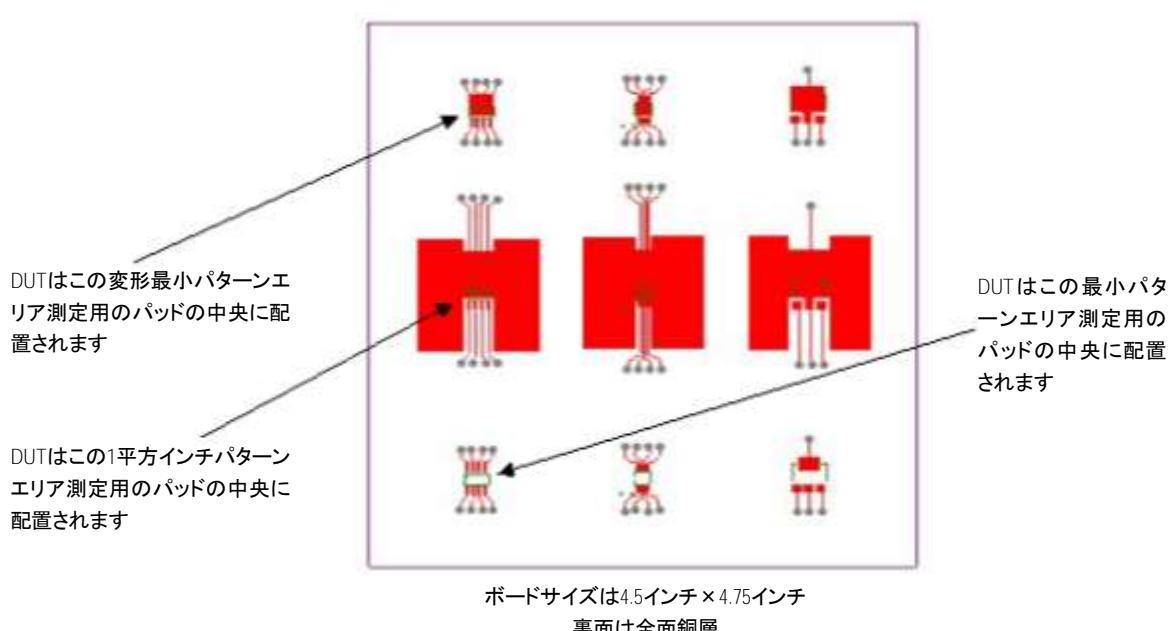


図 1

1 このアプリケーション・ノートは表面実装タイプのデバイスにのみ適用されます。TO-220、TO-247、Fulpak等は除外されこのアプリケーション・ノートでは取り扱われません。

セクションII: 表面実装パッケージの熱特性評価

表1はインターナショナル・レクティファイア社が現在提供しているSMDパッケージの最大 $R_{th(JA)}$ および通常 $R_{th(JL)}$ を示したものです。 $R_{th(JC)}$ の値については、それぞれのデータシートを参照してください。

測定は3種類のPCBパターン上に実装されたデバイスに対して行いました。つまり、図1に図示されているように、1平方インチ、変形最小エリア、最小エリア、です。

表1の最大 $R_{th(JA)}$ 値に基づいて、図2~4の各PCBパターンの周囲温度対消費電力のグラフをご覧ください。

露出したヒートシンク付きの大きいパッケージ(D2-Pak、D-PakおよびSOT-223)の方が、概してより大きい消費電力に対応できることに注意してください。

また、PCBパターンの金属部分が大きくなるほど熱抵抗が小さくなることにも注目してください。3種類の金属パターンでの測定も、この傾向を反映しています。

パッケージタイプ	R_{th} (サンプルサイズ 3個/パッケージタイプ)						
	1平方インチ		変形最小エリア		最小エリア		通常 $R_{th(JL)}$
	通常 $R_{th(JA)}$	最大 $R_{th(JA)}$	通常 $R_{th(JA)}$	最大 $R_{th(JA)}$	通常 $R_{th(JA)}$	最大 $R_{th(JA)}$	
u-3	169.2	230.0	237.1	308.2	263.6	342.6	139.3
TSOP6(デュアル)	73.4	125.0	134.7	175.1	170.7	222.0	35.5
TSSOP8	60.9	83.0	106.4	138.3	117.0	152.1	35.5
u-6	47.1	75.0	112.5	146.3	124.9	162.4	14.7
u-8	39.9	70.0	102.4	133.2	126.1	163.9	17.0
TSOP6(シングル)	47.3	62.5	112.0	145.6	118.5	154.0	17.0
SO-8(デュアル)	54.5	62.5	73.1	95.1	94.7	123.1	28.7
SOT-223	27.2	60.0	49.0	63.7	66.1	86.0	4.9
SO-8	33.5	50.0	66.3	86.2	70.6	91.8	10.6
D-Pak	20.2	26.3	42.0	54.6	59.5	77.3	2.0
D2-Pak	18.0	23.3	33.6	43.7	36.7	47.7	1.6

注:

Direct FETパッケージに関しては、そのPCBへの接続法が独自なため、専用の熱試験基板を作成して使用しました。したがって熱抵抗の測定結果も2つの表に分かれていますが、文書の読みやすさを考慮して、図の表示は一体化してあります。

パッケージタイプ	R_{th} (サンプルサイズ 3個/パッケージタイプ)						
	1平方インチ		変形最小エリア		最小エリア		通常 $R_{th(JL)}$
	通常 $R_{th(JA)}$	最大 $R_{th(JA)}$	通常 $R_{th(JA)}$	最大 $R_{th(JA)}$	通常 $R_{th(JA)}$	最大 $R_{th(JA)}$	
小型缶DirectFET	32.1	60.0	49.2	64.0	68.1	88.5	NA
中型缶DirectFET	32.3	60.0	55.6	72.3	62.2	80.9	NA

表 1: さまざまなSMD/パッケージの R_{th} 通常値と最大値

注:

- * $R_{th(JL)}$ と $R_{th(JA)}$ 1平方インチは、同時測定。 R_{th} は、ドレイン・リードを基準に測定。
- 測定条件についてはセクションIを参照してください。
- PCBは全 R_{th} に大きく影響します。もし、PCB材料の特性または寸法が弊社が使用したものと大きく異なる場合は、実際の $R_{th(actual)}$ も異なる可能性があります。

図 2 : 変形最小電力消費(T_{ambient})

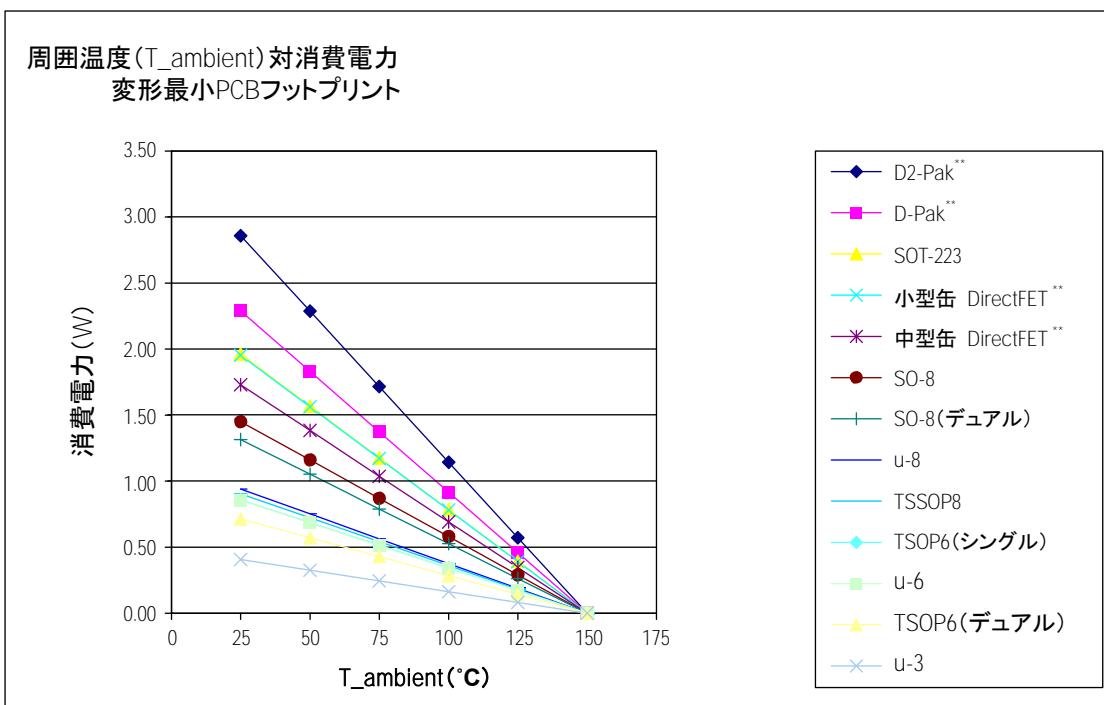


図 3 : 1平方インチ 消費電力(T_{ambient})

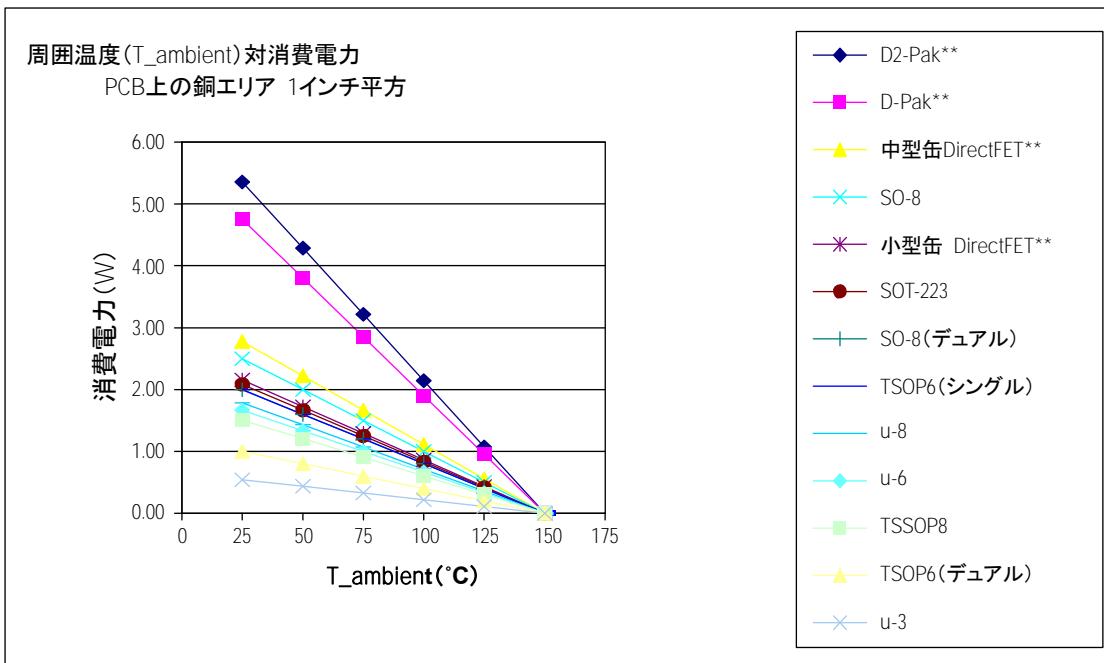
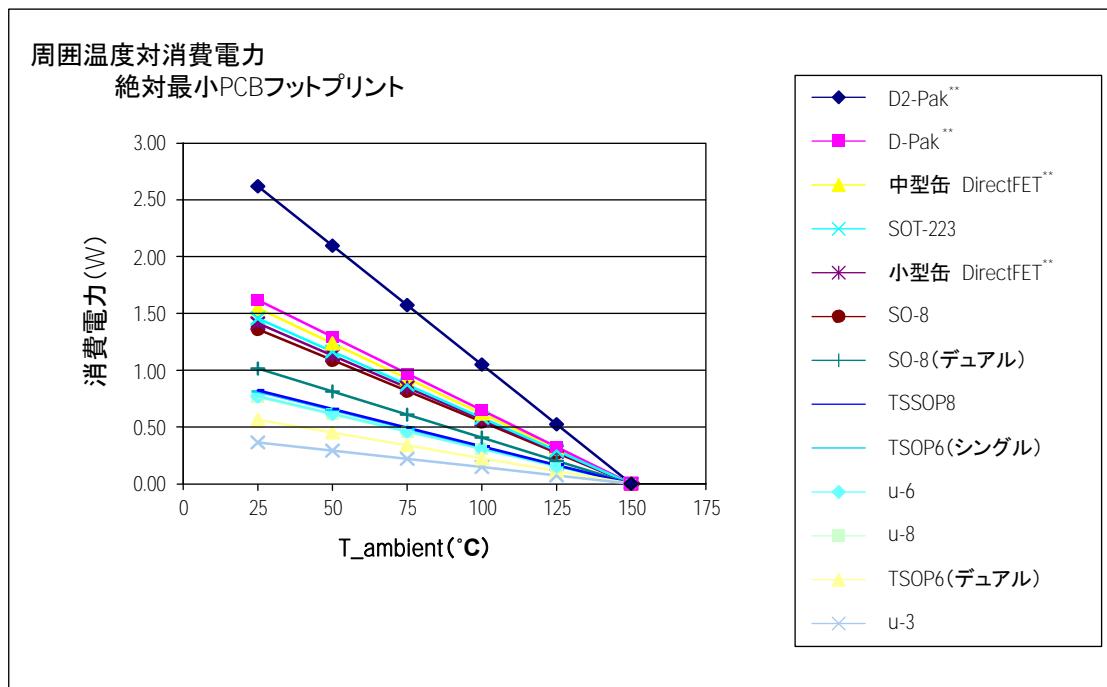


図 4 : 絶対最小消費電力($T_{ambient}$)



セクションIII: 基板への取り付け

大部分の設計者や技術者におなじみのプリント回路基板は、はんだ付けの際にリード付の部品を保持するための穴が開いたものです。他方、表面実装部品はその定義によりリードがなく、はんだの強度のみで機械的および電気的な接続を行います。多くのPCBアセンブリでは、基板の両面にデバイスを実装する必要があります。リフロープロセスは通常、1回実行します。基板の両面に同時にペーストを塗ります。次に基板の上面に部品を配置します。部品を固定するために上面に接着剤を塗ります。ボードを裏返し別の面上に部品を載せます。この時点で、部品を搭載したボードに加熱処理を行ってはんだペーストを溶かし、部品を基板に接続することができます。実装プロセス完了後は接着剤は何の役目も果たしません。

使用する接着剤は、基板のハンドリングおよびはんだ付け時に十分な接着力を有していかなければなりません。同時に、はんだ付け前に、間違って配置された部品を交換するためには、部品が搭載されたボードに影響することなく特定部品を剥離することが可能でなければなりません。さらにまた、予熱サイクル中に部品の接着を

保持でき、かつリフローまたはウェーブはんだ付けの際ははんだフローを阻害してはなりません。このタイプで通常使用される接着剤は非活性レジン(R)から作られており、酸化を減らすためフォーミングガス雰囲気中で使用されます。いくつかの接着剤は弱活性レジン(RMA::resin mildly activated)であり、通常の工場雰囲気中で使用可能です。この場合の活性は、はんだ付け面およびペースト中のはんだ粒子のわずかな酸化を低減するためのものです。

セクションIV: はんだペースト

表面実装アプリケーションに使用可能なはんだペーストにはさまざまな種類があります。代表的なものは、特定の粒径をもつプレアロイはんだパウダーの均質な混合物で構成されています。

表面実装プロセスに必要な成分としてフラックスもソルダーペーストに含まれています。

今日の高密度アセンブリではSMD部品のピン間距離も著しく縮小されてきました。ピン間距離0.4mm未満は当たり前となり、はんだブリッジ、はんだ不足、およびデバイス配置精度等の問題が起きています。はんだス

テンシル厚、寸法と位置合わせ精度、はんだペースト組成と粒径、すべてがこれらアセンブリのはんだ付けに不可欠です。

ファインピッチ・デバイス技術の最新の進歩により、はんだペースト選択のための簡単なガイドラインを提供するのは本文書の範囲を超えていきます。詳細な、アプリケーション個別の推奨については、はんだペーストの販売者またはPCB基板の製造メーカーから専門的な助言を得てください。

セクションV: 温度プロファイル リフローはんだ付けの温度プロファイル

表面実装の電子部品に関連した大きな問題、特に内部膨張係数の不一致に関連したものに、はんだ付けプロセスの熱衝撃があります。鉛フリー・アセンブリの到来により、表面実装デバイスの新しい処理技術を開発・実施する必要性が高まりました。通常の鉛フリーはんだは従来の鉛ベースのはんだよりも融点が高くなります。従来のアセンブリではピークリフロー温度が220°Cから245°Cで良かったものが、鉛フリーのアセンブリでは245°Cから260°Cのリフロー温度が必要となります。表面実装デバイスの信頼性を著しく低下させる過熱状態を防止するため、高温のピークリフロー温度ではより細かなリフロー条件の制御が必要となります。

リフロー・プロファイルを選択する際には、鉛ベースの、または鉛フリーのアセンブリに加わる熱ストレスを最適化するよう注意が必要です。

A) 赤外線/対流はんだ付け温度/時間プロファイル

重要なパラメータを、はんだペーストおよびデバイスの体積別に表2に示してあります。

過熱に対する考慮に加えて、温度不足は逆にリフロー・プロファイルの際のデバイスの機械的な結着力不良をもたらす可能性があります。予熱および後冷却シーケンスを注意深くコントロールすることが必要です。予熱サイクルを適切にコントロールすることにより、はんだ溶融サイクルの前にアルコールや水等の揮発性成分を蒸発させて除去できます。

これにより、ボイドまたははんだボールの形成確率を減らすことができます。

このための熱処理条件は、赤外線/対流オーブン、気相、またはウェーブはんだ装置等、いくつかの方法を用いて適用可能です。推奨する熱処理法は、次に示す赤外線/対流式はんだ付け温度/時間プロファイルおよびウェーブはんだです。

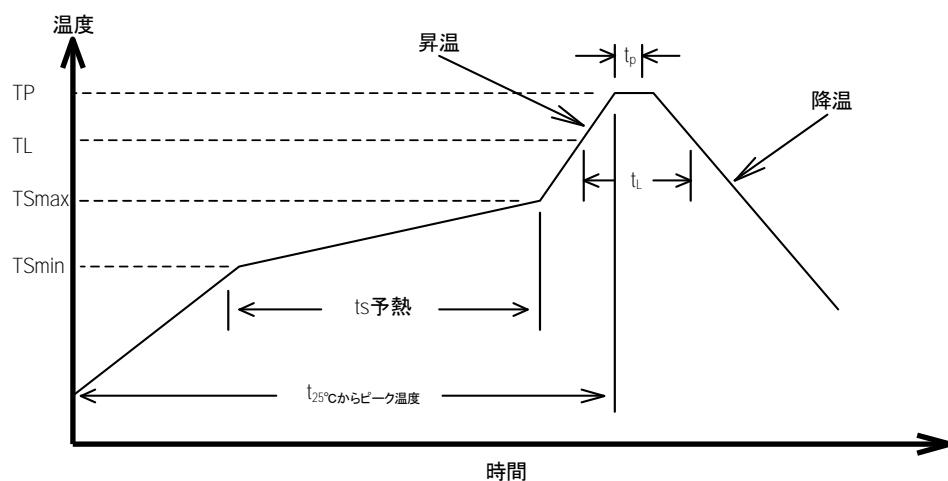


表 2

プロファイルの特徴	Sn-Pb共晶はんだアセンブリ		鉛フリー ² アセンブリ	
	*大型	**小型	*大型	**小型
平均昇温速度 (TLからTpへ)	最大 3°C/秒		最大 3°C/秒	
予熱 ▪ 最低温度(Tsmin) ▪ 最高温度(Tsmax) ▪ 時間(最低から最高温度へ) ts	100°C 150°C 60~120秒		150°C 200°C 60~180秒	
TsmaxからTLへの昇温速度	-		最大 3°C/秒	
上記温度保持時間 ▪ 温度(TL) ▪ 時間(tL)	183°C 60~150秒		217°C 60~150秒	
ピーク温度(Tp)	225°C+0/-5°C	240°C+0/-5°C	260°C+0/-5°C ³	
実際のピーク温度から 5°C以内への時間(tp)	10~30秒	10~30秒	10~30秒	
降温速度	最大 6°C/秒		最大 6°C/秒	
25°Cからピーク温度までの 時間	最大 6分		最大 8分	

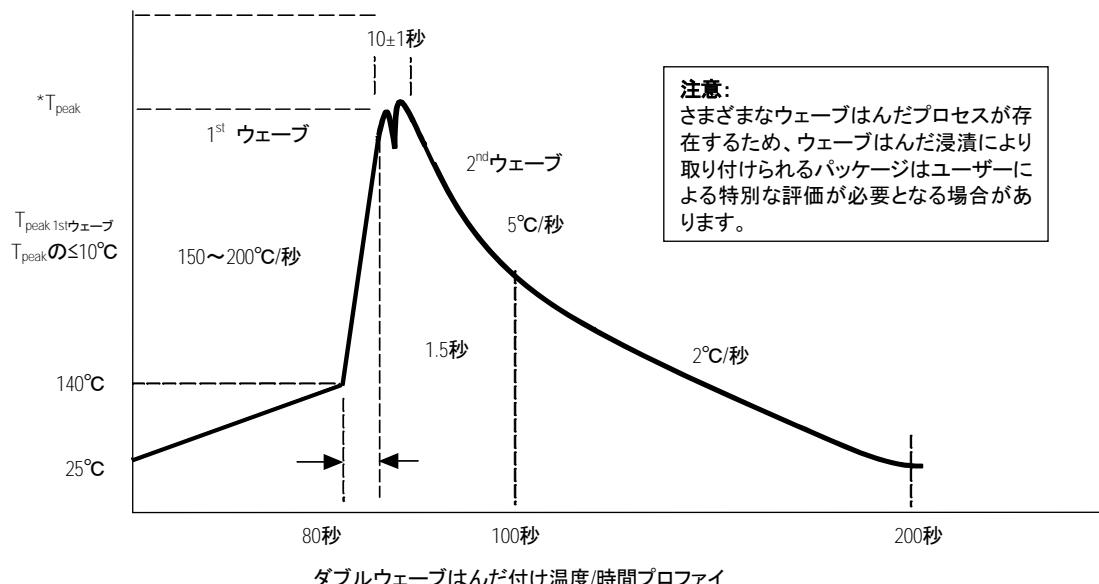
* 大型: TO-220、D2pakおよびより大型のもの
(パッケージ厚 \geq 2.5 mmまたはパッケージ体積 \geq 350 mm³)

** 小型:Dpak、Ipakおよびより小さいもの(パッケージ厚 $<$ 2.5 mmまたはパッケージ体積 $<$ 350 mm³)

² 鉛フリーのデバイスは型番に「Pbf」のサフィックスがついています。デバイスの状況が不明の場合は、弊社営業担当または工場にお問い合わせください。

³ いくつかの大型パッケージ(たとえば、PLCC-44/MQFP64)の推奨ピークリフロー温度は 250°C +0/-5°Cです。ご不明の場合は詳細を弊社営業担当にお問い合わせください。

B) ウエーブはんだ付け 温度/時間プロファイル



さまざまなパッケージに対するウェーブはんだの評価

パッケージ	リフロー 温度	備考
DPAK	235	非鉛フリー
SOICN-8L	240	非鉛フリー
SOICW-28L	240	非鉛フリー
SOICN-14L	240	非鉛フリー
D2PAK	225	非鉛フリー
SOICW-16L	240	非鉛フリー
D2PAK	260	鉛フリー
DPAK	260	鉛フリー*
SOICN-14L	260	鉛フリー
SOICN-16L	260	鉛フリー
SOICN-8L	260	鉛フリー
SOICW-16L	260	鉛フリー

* 詳細はメーカーにお問い合わせください。

鉛フリー/共晶 リフローの推奨条件

パッケージ	パッケージ サイズ	リフロー1 鉛フリー @	リフロー2 共晶 @
DPAK	S	260	245
D2PAK	L	250	225
TO-220	L	250	225
TO-247	L	250	225
TO-262	L	250	225
D-61-8	L	250	225
PDIP-8	L	250	225
PDIP-14	L	250	225
PDIP-16	L	250	225
PDIP-20	L	250	225
PDIP-28	L	250	225
SOICN-8	S	260	245
SOICN-14	S	260	245
SOICN-16	S	260	245
SOICW-16	S	260	245
SOICW-20	S	260	245
SOICW-28	S	260	245
Micro-3/SOT23	S	260	245
Micro-6/TSOP 6	S	260	245
Micro-8	S	260	245
SMA	S	260	245
SMB	S	260	245
SMC	S	260	245
MLP-6 3x3	S	260	245
MLP-20 4x4	S	260	245
MLP-28 5x5	S	260	245
MLP-48 7x7	S	260	245
TSSOP 8	S	260	245
SSOP 20	S	260	245
TSSOP 24	S	260	245
PLCC 44	L	250	225
SOT 223	S	260	245
MQFP 64	L	250	225

厚み>25mmまたは体積>350mm³ ならば、リフロー 250+0/-5°C(鉛フリー)、225+0/-5°C(SnPb共晶)
 厚み<25mmおよび体積<350mm³ ならば、リフロー 260+0/-5°C(鉛フリー)、240+0/-5°C(SnPb共晶)

セクションVI: 再処理

基板にはんだ付けされたSMDを取り換える際の一番の問題は、基板上で隣接する部品を過熱しないで、対象部品のすべての接続を同時に溶融するのに十分な熱をいかに加えるかということです。この目的のためには通常、先端が特殊な形状をした半田ごてを使用しますが、SMDパッケージの種類が多いため、それぞれに対応した 多数のこて先を準備する必要があります。また、はんだが溶融した時に基板からデバイスを引き抜けるよう、これらのこて先はデバイスをグリップする機能を持つ必要があります。

新しいデバイスをSMDアセンブリに再実装する際には、ツールを使用して逆の手順を実行する 必要もあります。上記のリフローを行う前に、新しい部品に フラックスを塗布する必要があります。