

## DirectFET<sup>®</sup> パッケージ技術 検査のアプリケーション・ノート

©インターナショナル・レクティファイアー・ジャパン  
この文献の無断複製・転載を禁じます。

## はじめに

インターナショナル・レクティファイアー（IR）社の小型金属パッケージである DirectFET 技術を使うと、表面実装されたパワー MOSFET を裏表の両面から放熱できます。電力密度と電流密度を 2 倍にできるため、部品点数とシステム・コストを削減できます。これらの利点は、半導体チップの表面に、はんだ付け可能なコンタクトを設けて、MOSFET のゲートとソースを直接、プリント回路基板にはんだ接続できるようにしたからです。半導体チップの裏面に銅クリップが接着してあるので、MOSFET のドレイン接続も基板にはんだ付けできます。

DirectFET に搭載するデバイスによって変わりますが、一般に、3 つの電氣的接続（ゲート、ソース、ドレイン）があります。ただし、機械的な接続は 7 つ以上あります。すなわち、ゲート・パッドが 1 つ、ソース・パッドが 1 つ以上、ドレイン・パッドが 4 つ。そして、2 つのドレイン・レールは、各々 2 つのパッドに分割されています。この構造を図 1 と図 2 に示します。

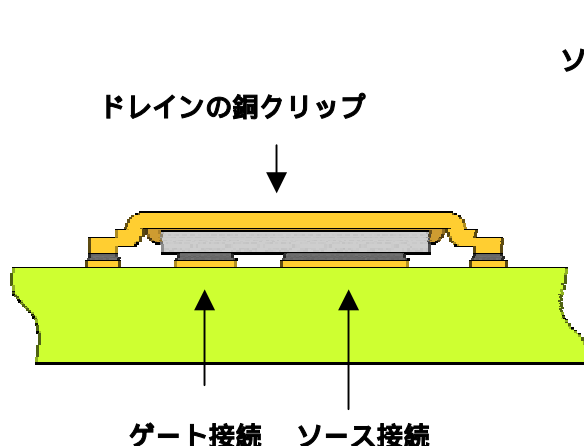


図 1 DirectFET を横から見た断面図

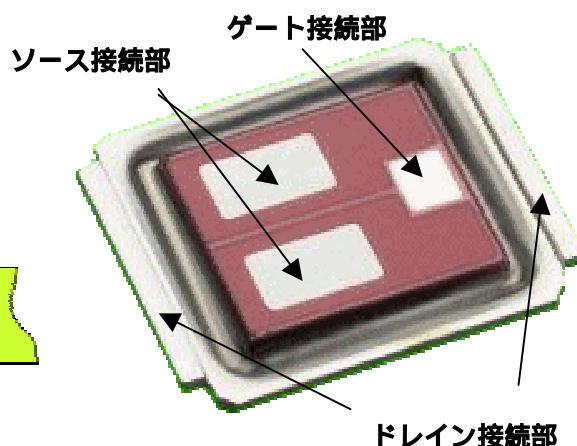


図 2 DirectFET を裏から見た図

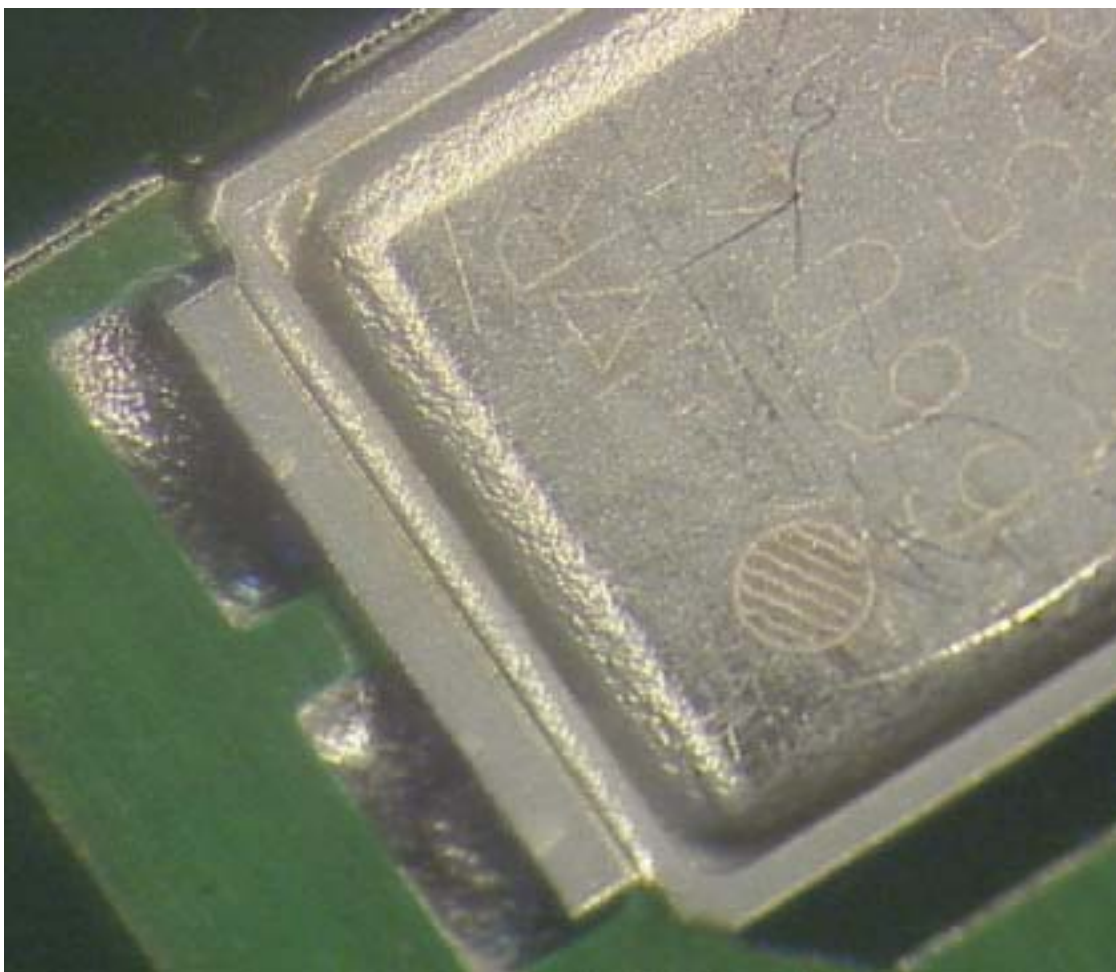
IR 社独自の個性的な構造なので、従来型の表面実装デバイス（SMD）の検査基準と、DirectFET デバイスの検査基準は異なります。このアプリケーション・ノートでは、デバイスとプリント回路基板との間のはんだ接続の品質検査を行う方法について説明します。

他の 2 つのアプリケーション・ノート（AN-1035 および AN-1050）では、DirectFET デバイスを回路基板に実装する方法と注意点、および広く使われている材料との間に発生する相互作用について説明します。これらの資料の日本語は [www.irf-japan.com](http://www.irf-japan.com) から、英文は [www.irf.com](http://www.irf.com) から入手できます。

## 検査技術

### 背景

DirectFET デバイスのドレイン接続は、外部にあるヒレ状の部分ではんだ接続します（図 3）。これは、業界規格（例えば IPC-A-610）に従って、従来型の表面実装デバイスと同様に目視検査できます。



**図3 外部のヒレ状の部分が DirectFET のドレイン接続**

ただし、ゲートとソースの接続部は DirectFET デバイスの裏面なので、確実に検査するためには他の検査技術が必要です。最も効果的な方法はX線を使った顕微鏡検査です。

### **光学検査**

光学検査では、デバイスのねじれ、回転、傾き、ねじれを伴う傾きなどのアセンブリ工程問題を検出できます。これには、BGA（ボール・グリッド・アレー）のデバイスを検査するときに使うカメラを使った装置があります。DirectFET デバイスの裏側のはんだ接続の検査に使えます。

### **X線検査**

多くのメーカーがX線検査装置を提供しています。2次元または3次元の製品があり、バッチでもインラインでも使われています。X線を使って製造工程全体を検査することは希です。この技術は、一般に製造工程や製品の立ち上げ時に、さらに量産工程からの抜き取りサンプルに対して使われます。

## 製造工程がうまくいった例

図 4 と図 5 は DirectFET の接続がうまくいったときの例です。図 6 は X 線検査の画像です。



図 4 ヒレ状のはんだ接続がうまくいった場合はデバイスが自動的に中心に配置される

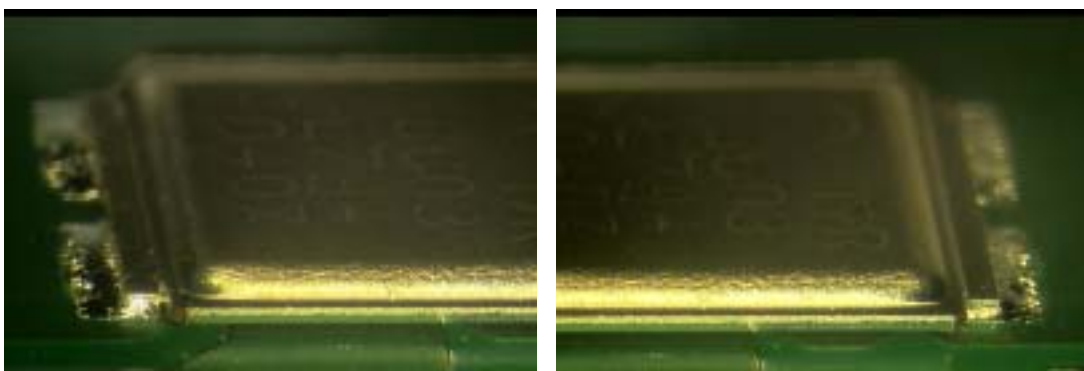


図 5 デバイスがプリント回路基板と平行に実装されている

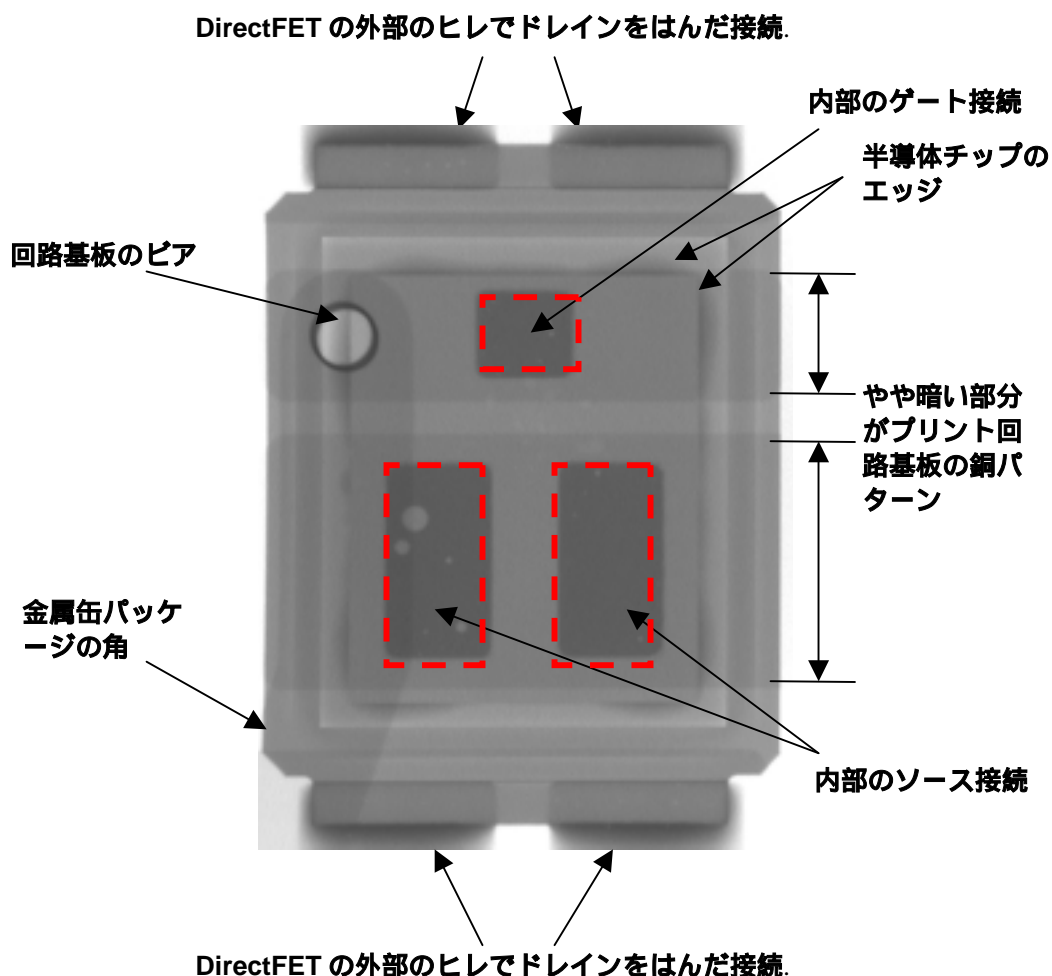


図 6 X線による画像

## 不合格基準の概要

このアプリケーション・ノートの以下の部分では、DirectFET デバイスをプリント回路基板に実装するときには生じる典型的な問題について説明します。それぞれの場合に対して、デバイスの合否を判定する基準を示します。次頁の表にこれらの基準をまとめました。詳しい情報に関する説明も追加してあります。

すべてのはんだ接続の場合と同様に、DirectFET デバイスをうまく接続するための重要な要素は使用するはんだの量です。はんだが少な過ぎると、接続に空洞（ボイド）が生じ（極端な場合は断線）、はんだが多過ぎると、はんだボールが生じます（極端な場合は短絡）。

症状	デバイス不合格基準	頁
デバイスのねじれ	はんだ接合面積が 75%未満のゲート・パッドまたはソース・パッドが存在する。 はんだ接合面積が 50%未満のドレイン・パッドが存在する。	6
デバイスの回転	180 度までの回転。	7
デバイスの傾き	はんだ接合面積が 75%未満のゲート・パッドまたはソース・パッドが存在する。 はんだ接合面積が 50%未満のドレイン・パッドが存在する。 プリント回路基板に対して 3 度以上傾いている。	8
デバイスがねじれて傾いている	はんだ接合面積が 75%未満のゲート・パッドまたはソース・パッドが存在する。 はんだ接合面積が 50%未満のドレイン・パッドが存在する。 プリント回路基板に対して 3 度以上傾いている。	9
はんだボイド	プリント回路基板上のパッドの接合面積が 75%未満のはんだ接続が存在する。	10
はんだボール	ゲート・パッドと最寄りのドレイン・パッドの間にはんだボールが存在する。 短絡を生じるはんだボールが存在する。	12
不確実な接続	プリント回路基板上のパッドの接合面積が 75%未満のはんだ接続が存在する。	14
断線	はんだ接続が存在しないか、または断線している。	16
短絡	回路の絶縁された複数の点を電氣的に接続するはんだブリッジが存在する。例えば、ゲート・パッドとドレイン・パッドとの間（2 つのドレイン・パッド間ではない）。	16

## 故障の形態

注：この資料には、説明のために意図的に発生させた問題が記載されています。通常、これらの問題は発生しません。

## デバイスのねじれ

図 7 に示すように、デバイスがパッド上にねじれて実装された場合について説明します。デバイスは明らかにねじれていますが、4 カ所すべてのドレイン接続に外側のヒレ状のはんだ接続が認められます。X 線画像は、ゲート接続部とソース接続部のはんだ接続が良好であることを示しています。

次のいずれかの場合には、ねじれたデバイスを不合格にします。

- ・ゲート接続部またはソース接続部に接合面積が 75%未満のものがある。
- ・ドレイン接続部に接合面積が 50%未満のものがある。



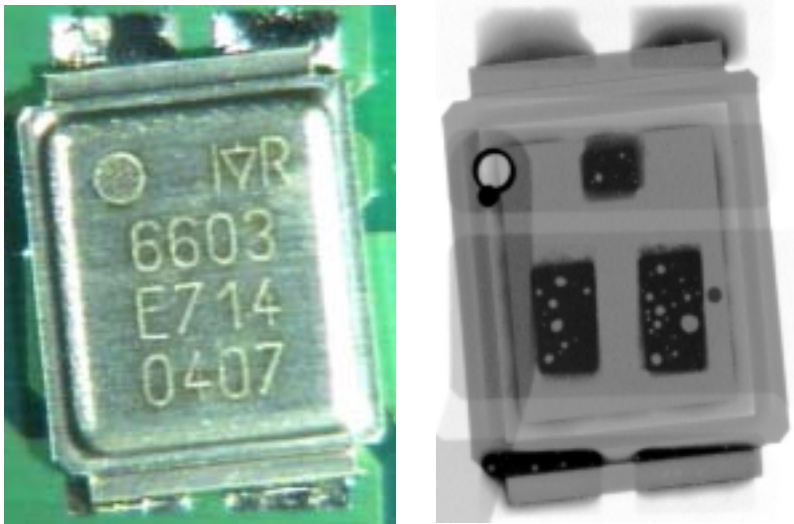


図7 デバイスのねじれ（右はX線画像）

### デバイスの回転

図8に示すようにデバイスが正しくない向きに実装された場合について説明します。ドレイン接続部の外部のヒレ状のはんだ接続は良好ですが、X線画像はゲート接続部とソース接続部に問題があることが分かります。写真からデバイスのマーキングが逆になっていることが分かります。

すべてのデバイスを不合格にします。

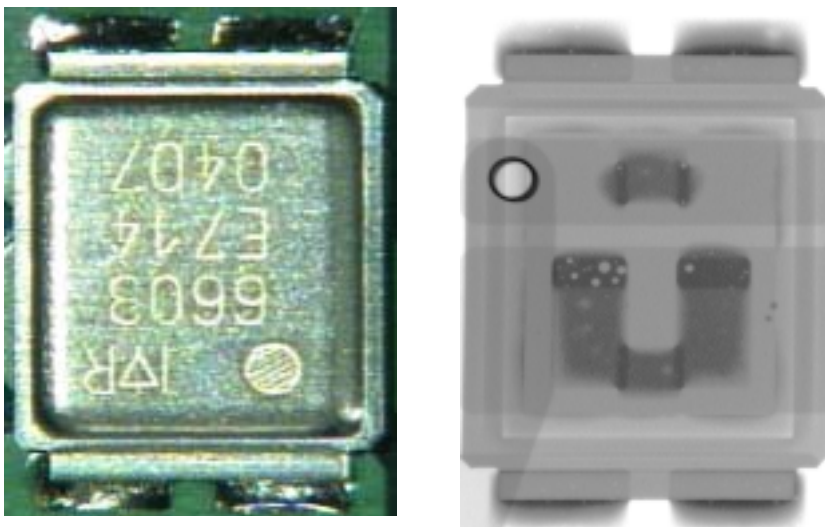


図8 デバイスの回転

## デバイスの傾き

デバイスがプリント回路基板に並行でない場合を図 9 に例を示します。デバイスの中心は合っていますが、上からの目視検査によると、写真の下側のドレイン接続部には上側よりも多くのはんだがあることが分かります。これは、はんだ付け工程に問題があることを示しています。すなわち、はんだがデバイスの下側に染み込んでいます。側面からの目視検査によると、デバイスがプリント回路基板に対して 3 度以上傾いていることが分かります。これも、デバイスの下のはんだに問題があることを示しています。X 線画像で、この問題を確認します。ゲート接続が確立せず、かつソース接続部の上側に不鮮明な部分があり、接続が傾いていることを表しています。

次のいずれかの場合には傾いたデバイスを不合格にします。

- ・ゲート接続部またはソース接続部に接合面積が 75% 未満のものがある。
- ・ドレイン接続部に接合面積が 50% 未満のものがある。
- ・傾き角度が 3 度を超えている。

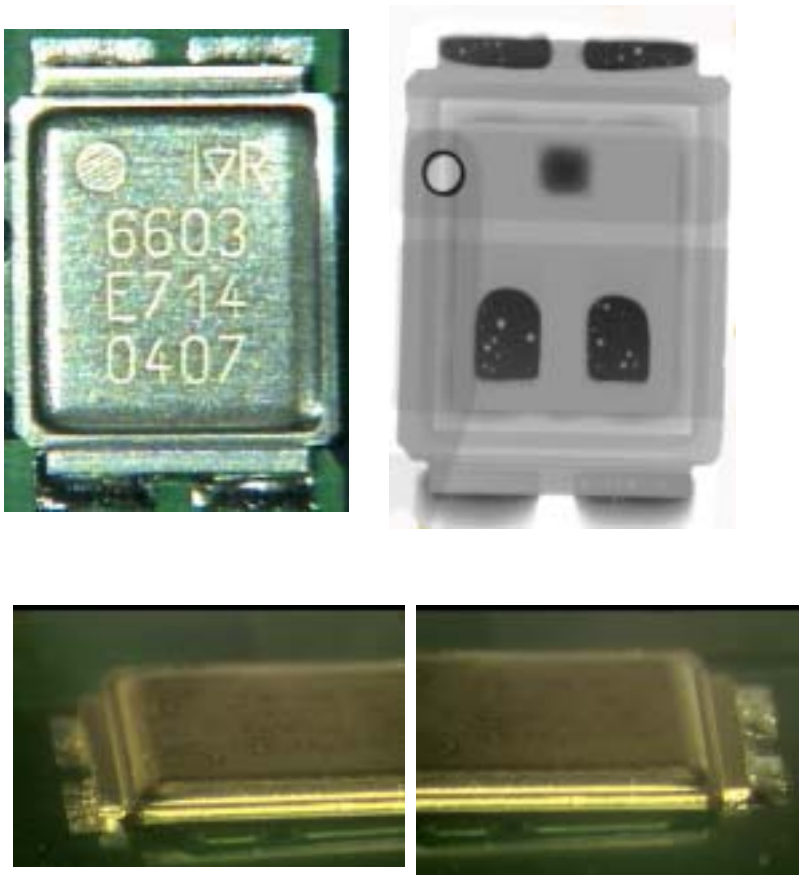


図 9 デバイスの傾き（下の図で左側が持ち上がっていることが分かります）



## デバイスがねじれて傾いている

図 10 に示すようにデバイスがパッドに対して曲がっており、かつプリント回路基板に対して並行でない場合です。上からの目視検査によってねじれが、側面からの目視検査により傾きが、それぞれ分かります。X線画像には、ねじれによって接続部の面積が小さくなり、傾きによってパッドの鮮明度が損なわれ、それらを組み合わせた効果が示されています。デバイスの右側の接続部の形成が良くありません

次のいずれかの場合には、ねじれて傾いたデバイスを不合格にします。

- ・ゲート接続部またはソース接続部に接合面積が 75% 未満のものがある。
- ・ドレイン接続部に接合面積が 50% 未満のものがある。
- ・傾き角度が 3 度を超えている。

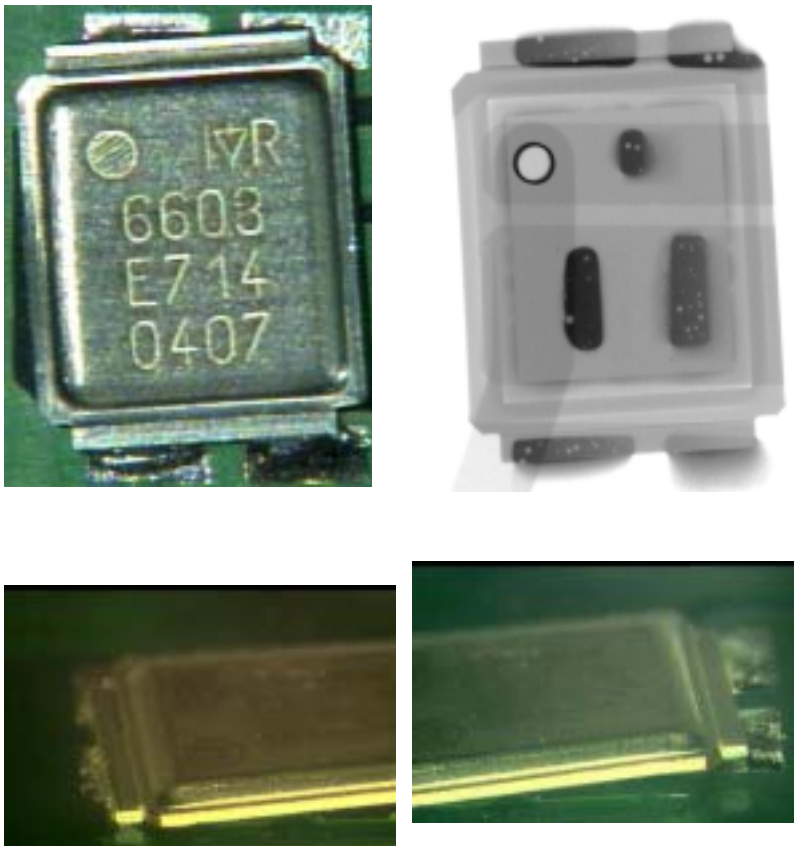


図 10 デバイスがねじれて傾いている

## はんだボイド

図 11 に示すように、接続部にはんだがない領域があるときを「はんだボイド」と呼びます。

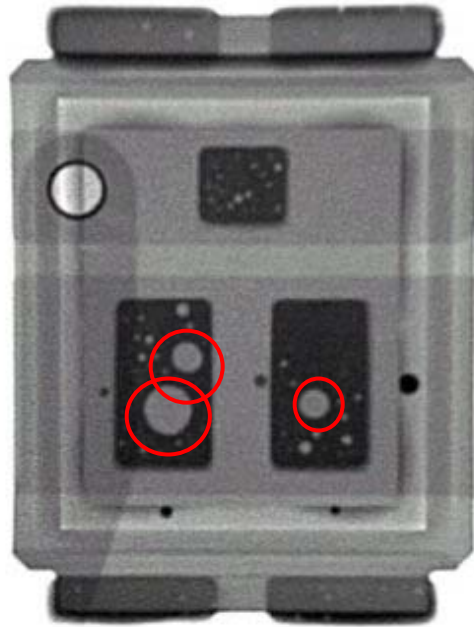


図 11 はんだボイドの例

多くの業界規格（例えば IPC-A-610）は、接続面積の最大 25% までのボイドを許容しています。IR 社は、はんだボイドが 30% のデバイスで、かつパラメータまたは長時間信頼性のテスト結果に劣化がないデバイスで信頼性テストを実施してきました。

はんだボイドの程度を正確に測定するためには、画像処理および / またはピクセル・カウント・ソフトを使用することが重要です。画像から直感的にはんだボイドのパーセント値を求めようとすると、不正確になることは避けられず、誇張された結果になってしまいます。一般に、真の値の 2 倍のボイド・レベルと判定する傾向があります。

図 12 と図 13 に 2 つの例を示します。これらの例では、目視では接続部の面積の約 20% が影響を受けていると評価されましたが、画像処理ソフトは真の値がわずか 12 ~ 13% です。この例から、優れた画像処理ソフトの重要性は明確です。



図 12 ゲート接続のはんだボイド



図 13 左のソース接続部のはんだボイド

## はんだボール

はんだボールは、リフロー処理後に残った余分なはんだからできる球のことです（図14）。極端な場合には、短絡することがあります。

他の表面実装デバイスの場合と同様に、DirectFET デバイスの組み立ての目的は、はんだボールが発生しないで接続領域で優れたはんだ接合を実現することです。しかし、常に最適なはんだ量を実現できるとは限らず、はんだボールが形成されてしまうことがあります。はんだ量の他に、不適切なリフロー・プロファイル（温度上昇速度が速過ぎる）によっても、はんだボールが発生することがあります。これは、溶剤および/またはフラックスが沸騰して、はんだ本体から、はんだ粒子が飛び散るために発生します。

はんだボールは望ましいものではありませんが、少々のはんだボールは必ずしも問題になるとは限りません。はんだボールが DirectFET デバイスの機能、性能、信頼性を損なうことを示す根拠はありません。これは、デバイスが実装された後、はんだボールが短絡が発生させる領域に移動しないためです。さらに、半導体チップ表面が保護膜によって被われていることもあります。

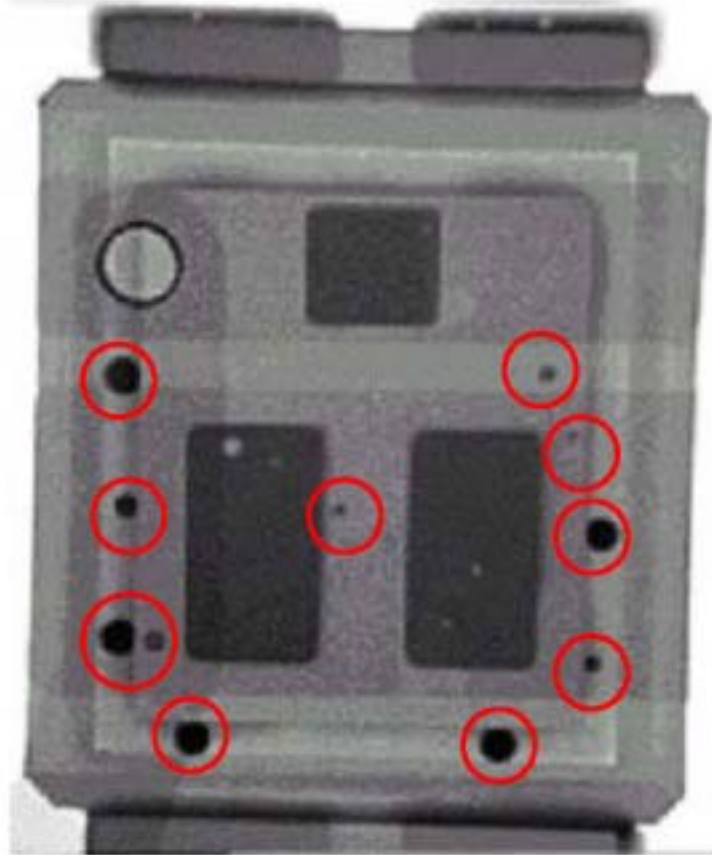


図 14 はんだボールの例

ゲート・パッドの近くにあるはんだボールだけが問題になります（図 15）。ボール自体は短絡を発生させませんが、フラックスの染み、はんだ粒子または汚れが、ある状況のもとで短絡または漏れを発生させることがあります。これは非常に希ですが、リフロー時にデバイスが動くと、悪化することがあります。

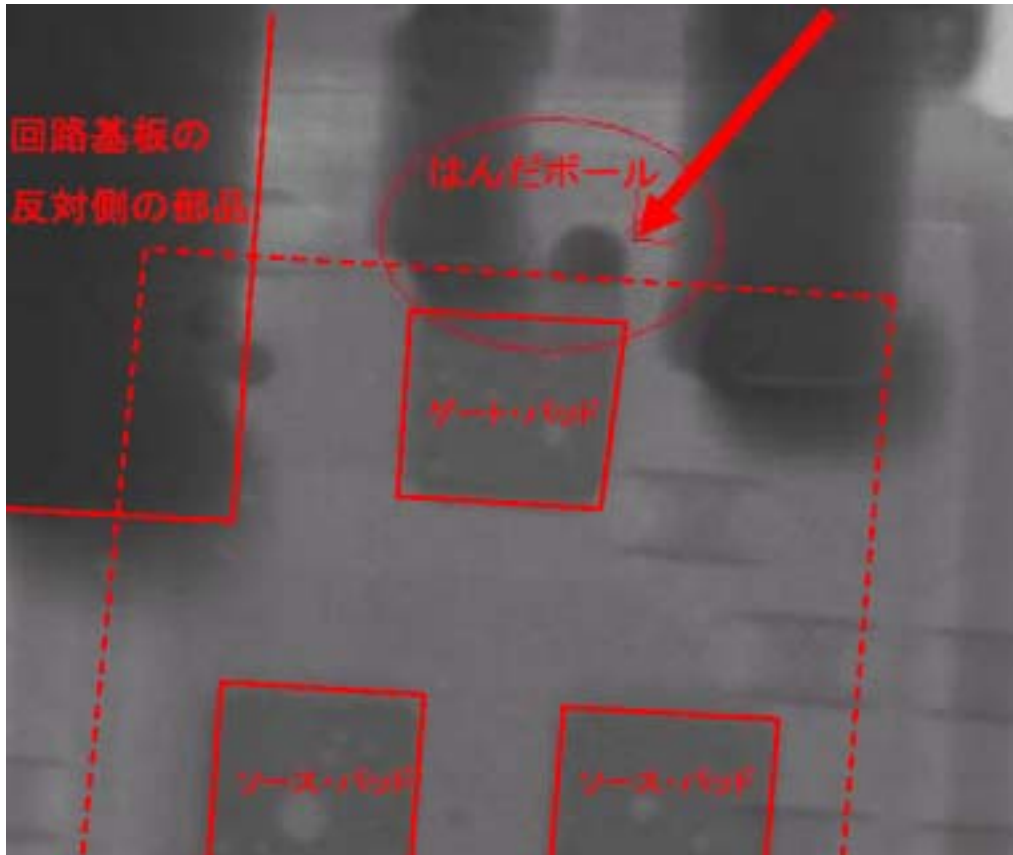


図 15 問題になりそうなはんだボールの例

はんだボールの検査では以下を考慮します。

1. 場所：はんだボールがゲート・パッドの近くに、すなわちゲート・パッドと最寄りのドレイン・パッドの間に存在するときのみ問題になります。
2. 短絡：短絡の検査に電気試験を使います。デバイスを実装するときに短絡がなければ、後で、はんだボールによって短絡が発生することはないと思われます。

はんだボールの数と大きさは問題ではありません。ただし、はんだボールが頻繁に発生する場合には、SPC（統計的プロセス制御）技術を使って原因の特定と対策を実施してください。

## 不確実な接続

不確実な接続とは、パッドの全面が接触していない接続のことです。極端な場合には、断線することがあります。不確実なはんだ接続は、図 16 に示すように X 線画像上に変則的なパターンや形状として表示されます。

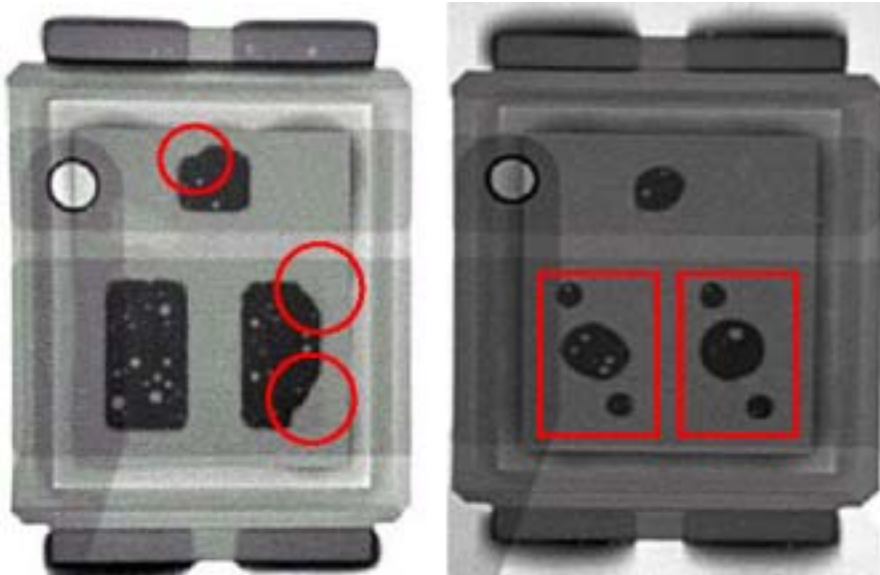


図 16 不確実な接続の例

不確実な接続は、影響する面積が接続の 25%を超えない限り、許容されます。このレベルを超えない限り、デバイスを不合格にしたり、手直ししたりする必要はありません。ただし、不確実な接続がしばしば発生する場合には、プロセス・エンジニアリングまたは最適化、さらに歩留まり改善を実施して、状況を修正する必要があります。

ボイドの場合と同様に、画像処理またはピクセル・カウント・ソフトを使って、影響を受ける範囲を評価します。図 17 と図 18 に例を示します。



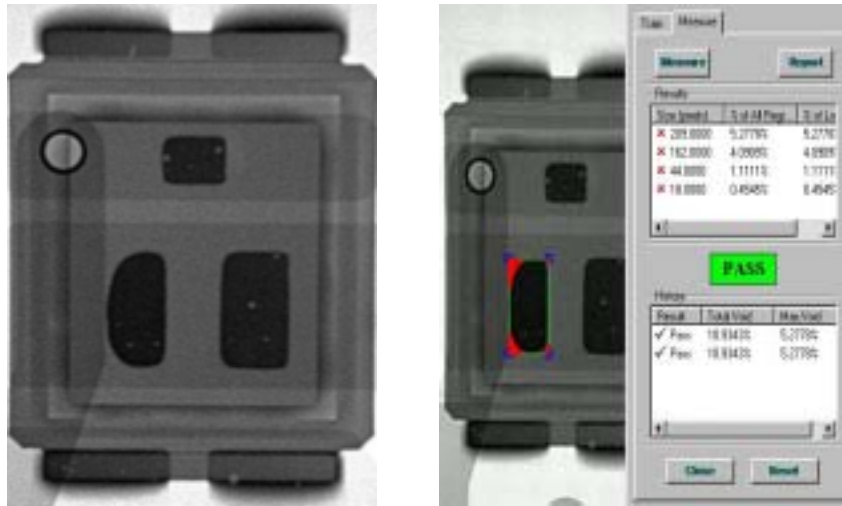


図 17 不確実なソース接続の例：接続面積の 11% が不確実



図 18 不合格の例（60% が不確実）と合格の例（18% が不確実）

## 断線

断線は電氣的接続不良のことです。断線は、X線画像に弱々しい不鮮明なパッドとして表示されます。図 19 に、断線の次の 2 つの例を示します。

1. 左の画像は、ソース・パッドの断線を示しています。このデバイスには電氣的接続がないので、不合格判定するか、手直しが必要です。
2. 右の画像には、ドレインの 2 つのパッドの内の一方が断線しています。もう一方が完全に接続していても接続面積は最大 50% なので、他の接続に欠陥がなくとも、不合格とする必要があります。

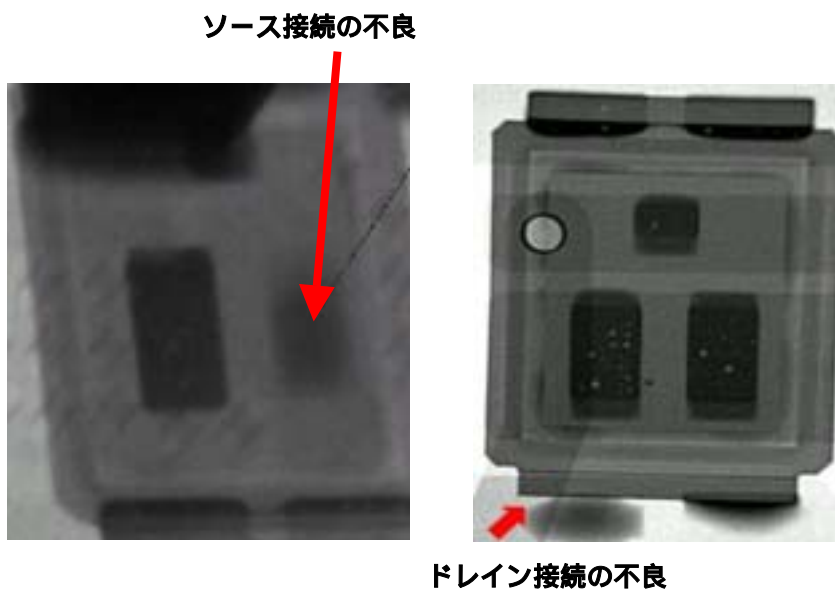


図 19 断線の例 (X線画像)

## 短絡

短絡は、互いに絶縁されているべき複数のコンタクト間が偶発的に接続されてしまった場合です。はんだボールの場合と同様に、はんだが多過ぎる場合に発生します。図 20 に短絡の次の 2 つの例を示します。

1. 左の画像には、2 つのソース・パッド間に生じたはんだブリッジが表示されています。望ましいものではありませんが、2 つのパッドは電氣的に同電位であるため許容できます。
2. 右の画像には、ゲート・パッドとプリント回路基板上のパターンとの間に生じたはんだブリッジが表示されています。これは不合格にするか、手直しが必要です。X線で検出されない場合は、電氣的な試験で検出できます。

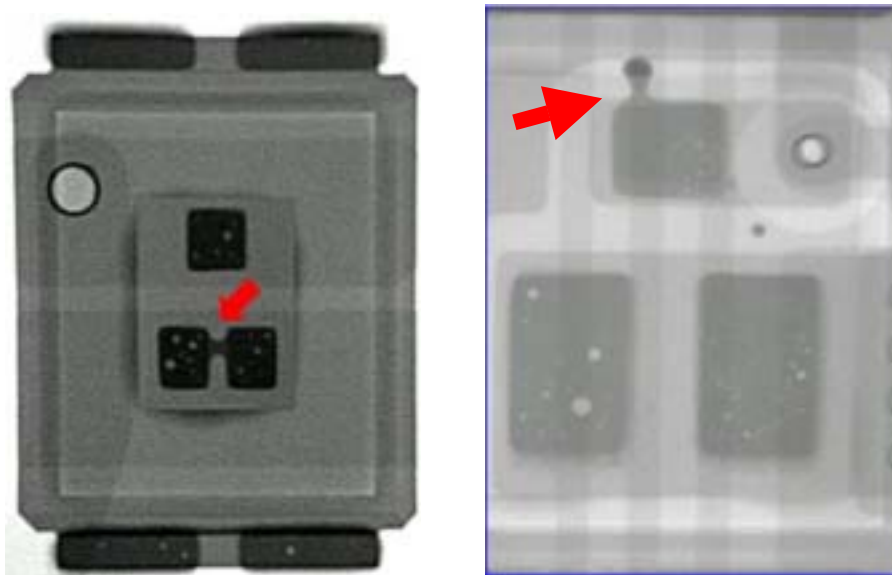


図 20 短絡の例（X線画像）

## 設計の問題

X線は製造工程の不具合を検査する役割のほかに、プリント回路基板の設計の問題も検出できます。

図 21 は、半導体チップのエッジを超えてはみ出しているプリント回路基板上のゲート・パッドの例です。ゲート接続部のエッジと半導体チップのエッジとの間の保護膜で覆われた半導体チップの境界が問題の発生を防止していますが、プリント回路基板のパッドは正確でなければなりません。

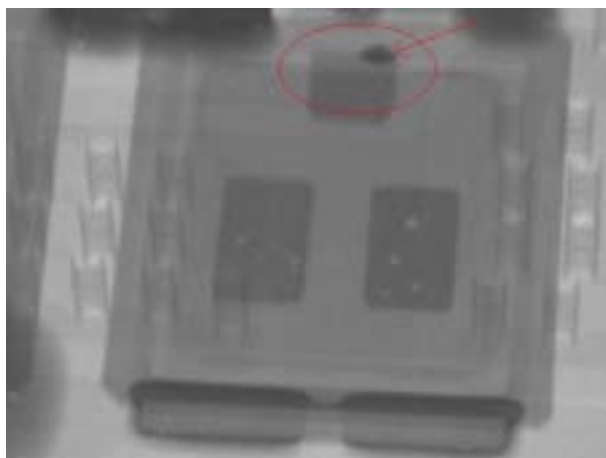


図 21 プリント回路基板のゲート・パッドが大きすぎる場合

図 22 に、はんだ接続上の不鮮明なエッジを示します。この原因は、ゲート・パッドとソース・パッドを決定するはんだマスクが十分でないことによります。両パッドは、銅パターンのエッジだけで決定されています。

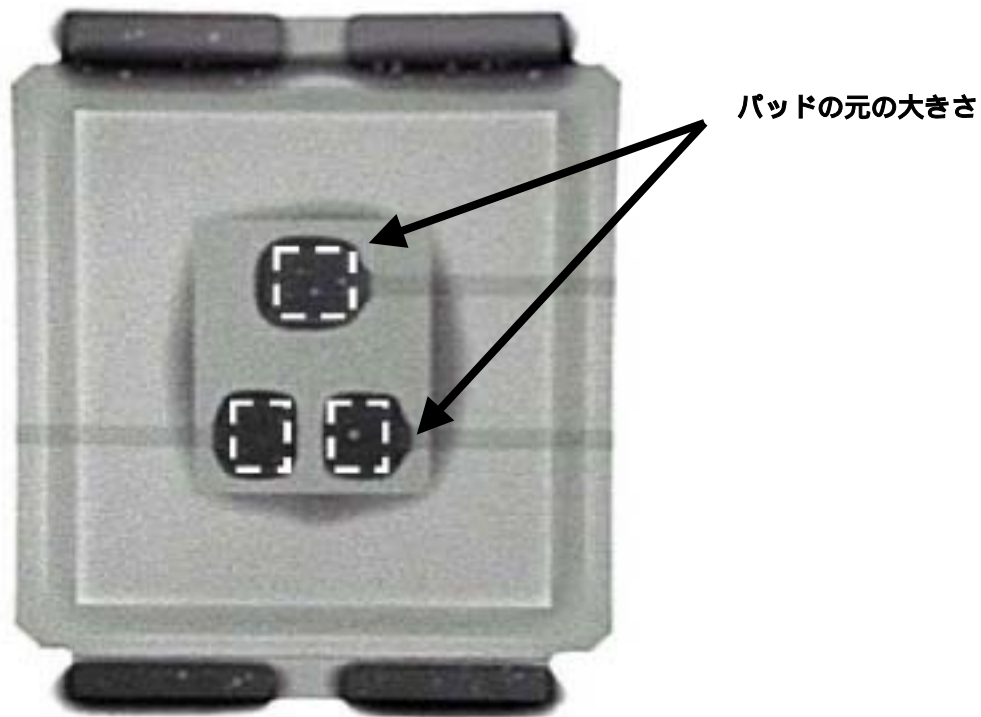


図 22 パッドのはんだマスクが不十分な例

International  
**IOR** Rectifier

<お問い合わせ先>

インターナショナル・レクティファイアー・ジャパン株式会社

〒170-6051 東京都豊島区東池袋 3-1-1、サンシャイン 60 51F

営業部 TEL : 03-3983-0086 FAX : 03-3983-0642

©インターナショナル・レクティファイアー・ジャパン

この文献の無断複製・転載を禁じます。